

전압제어형 PIN 다이오드 감쇄기 설계를 위한 새로운 PIN 다이오드 모델

A New PIN Diode Model for Voltage-Controlled PIN Diode Attenuator Design

장 병 준 · 염 인 복 · 이 성 팔

Byung-Jun Jang · In-Bok Yom · Seong-Pal Lee

요 약

본 연구에서는 전압제어형 PIN 다이오드 감쇄기에 사용될 수 있는 새로운 PIN 다이오드 모델을 제안하였다. 종래의 PIN 다이오드 모델의 문제점인 DC해석과 전압/감쇄 특성의 오류의 원인을 분석하였고 분석된 결과를 바탕으로 종래 모델의 문제점을 해결할 수 있는 새로운 PIN 다이오드 모델을 제시하였다. 제시된 모델은 간단한 구성으로 상용 시뮬레이터에 쉽게 삽입되어질 수 장점이 있다. 모델의 유용성을 검증하기 위하여 전압제어형 감쇄기를 설계하여 DC특성과 입력전압에 따른 감쇄특성을 실험한 결과 제시된 모델이 종래 모델이 갖는 문제점을 해결할 수 있을 뿐만 아니라 전압제어형 감쇄기를 정확하게 설계할 수 있음을 확인하였다. 본 논문에서 제시된 모델은 PIN 다이오드를 이용한 다양한 초고주파 회로 설계시 적용되어질 수 있을 것으로 사료된다.

Abstract

This paper presents a new model that can precisely simulate the attenuation characteristics of the voltage-controlled PIN diode attenuators. After carefully investigating the problems in the conventional PIN diode models, a new PIN diode model was proposed and verified with experimental data. The proposed model is well operated when it is used in the voltage-controlled mode as well as current-controlled mode, and is simple and straightforward model, since the PN junction diode of this model has the same curve as that of the PIN diode. This model is very effective to design voltage-controlled attenuator and its implementation in commercial simulators is simple and accurate. This model will allow RF and Microwave designers to better use the PIN diodes in various circuits.

Key words : 감쇄기, PIN 다이오드, 다이오드 모델, 전압제어

I. 서 론

PIN 다이오드는 RF/Microwave 신호를 제어하는 다양한 회로에 사용되어지며 예를 들어 스위치, 위상 변위기, 감쇄기 등에 광범위하게 사용되어지고 있다. 특히 PIN 다이오드 감쇄기는 이동 통신 중계기 및 위성중계기의 자동 이득 제어회로(AGC :

Automatic Gain Control)나 출력 레벨 조절 회로 등에 널리 사용되어진다^[1].

일반적으로 PIN 다이오드 감쇄기는 입력전류에 의해 그 감쇄특성이 조절된다. 이는 기본적으로 PIN 다이오드가 전류제어 소자이며, 감쇄기의 특성을 결정하는 RF 저항값이 입력전류에 반비례하고 이에 따라 감쇄특성이 로그함수적으로 변하기 때문이다

한국전자통신연구원 통신위성개발센터(Communications Satellite Development Center, ETRI)

· 논문 번호 : 20020829-104

· 수정완료일자 : 2002년 10월 29일

[2]. 하지만 회로적으로 전류원을 만들기 어렵고 부가적인 전압-전류 변환기가 필요할 뿐만 아니라 입력전류를 지수적으로 가변시켜야 하기 때문에 전류구동형 PIN 다이오드 감쇄기의 구동회로는 매우 복잡하다[3]. 따라서 PIN 다이오드 감쇄기를 전압제어형으로 구성하면 구동회로가 간단해질 수 있으므로, 최근 이러한 전압제어형 PIN 다이오드 감쇄기에 대한 연구가 활발히 진행되고 있다[4],[5].

전압제어형 PIN다이오드 감쇄기를 설계하기 위해서는, 입력전압과 감쇄특성의 관계를 정확히 예측할 수 있는 PIN 다이오드 모델이 필요하다. 종래에 사용되어온 PIN 다이오드 모델은 기본적으로 전류제어형 감쇄기에 맞도록 설계되어 있으므로 입력전압과 감쇄량과의 관계를 정확히 모델링할 수 없는 단점이 있다.

본 논문에서는 이러한 종래의 PIN 다이오드 모델의 문제점을 기술하고, 이러한 문제점을 해결할 수 있는 새로운 모델을 제안하였다. 제안된 모델은 종래 모델의 단점인 DC해석 및 전압/감쇄 특성 해석시 발생하는 오류를 해결할 수 있을 뿐만 아니라 상용 시뮬레이터에서 간단하게 구현할 수 있는 장점이 있다. 제안된 모델의 유용성을 입증하기 위하여 전압제어형 PIN 다이오드 감쇄기를 설계하여 실험한 결과 제안된 모델이 종래의 모델보다도 정확하게 실험치에 근접한 결과를 얻을 수 있음을 확인하였다.

II. PIN 다이오드 모델

그림 1(a)는 병렬로 연결된 PIN 다이오드 감쇄기의 회로도를 나타낸다. 감쇄기는 PIN 다이오드, RF 초크 인덕터 및 2개의 DC 블록 커패시터로 구성되어 있다. 이러한 감쇄기를 해석하기 위한 종래의 PIN 다이오드 모델은 그림 1(b)에 나타나 있다[6]-[8]. 그림에서 가변 저항 R_{rf} 은 RF 주파수에서의 등가 저항을 나타내며, 다음 식에 의해 주어진다[6].

$$R_{rf} = K/I_d^x \quad (1)$$

여기서 I_d 는 mA로 표시되는 DC 바이어스 전류이며, 상수 K 와 지수항 x 는 측정치로부터 계산되어지는 파라미터이다. 모델에 나타는 PN 결합 다이오드는 PIN 다이오드의 DC특성을 모델링하기 위한

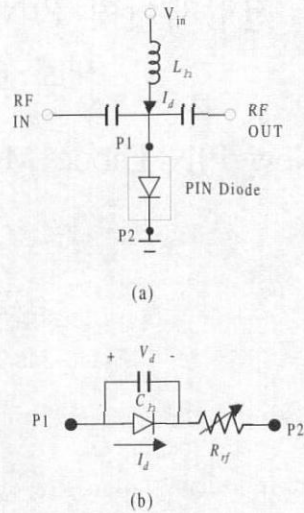


그림 1. (a) PIN 다이오드 감쇄기의 회로도
(b) 종래의 PIN 다이오드 모델

Fig. 1. (a) Schematic diagram of a PIN Diode attenuator
(b) Conventional PIN diode model.

SPICE 모델이다. 이 다이오드는 RF에서는 바이패스 커패시터에 의해 보이지 않게 된다. 보통 PIN 다이오드 제작사들은 PIN 다이오드의 DC 특성을 측정하여 구한 SPICE 파라미터와 고주파(보통, 1 GHz)에서 측정된 입력전류 대 RF저항의 값을 제시한다. 이러한 두 종류의 파라미터를 이용하여 그림 1(b)의 PN 다이오드와 RF 저항을 모델링하여 감쇄기 설계에 이용하게 된다.

종래의 모델의 단점은 DC 해석시 RF등가 저항 R_{rf} 이 포함된다는 것이다. 그림 1(a)에서 입력 바이어스 전압 V_m 과 다이오드에 흐르는 전류 I_d 는 다음 식에 의해 주어진다.

$$V_m = V_d + R_{rf} I_d = V_d + R_{rf} f(V_d) \quad (2)$$

여기서 $f(V_d)$ 는 다이오드의 I-V 특성을 나타내는데 보통 다음 식으로 표현되어진다[9].

$$I_d = f(V_d) = I_s \left(e^{\frac{q}{kT} V_d} - 1 \right) \quad (3)$$

식 (2)와 (3)으로부터 전압제어 감쇄기의 입력 바이어스 전압 V_m 이 실제 다이오드에 걸리는 전압 V_d

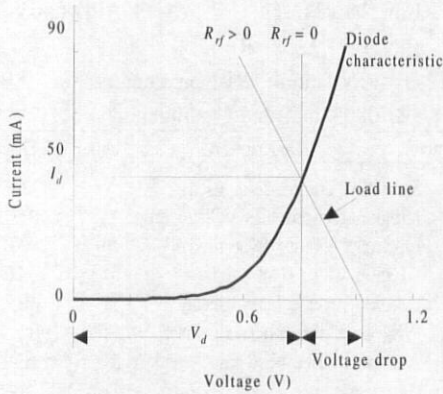


그림 2. DC I-V 특성곡선에서 R_{rf} 에 의한 전압 강하
Fig. 2. Voltage drop due to R_{rf} in DC I-V characteristic.

보다 전압강하 $R_{rf} I_d$ 만큼 커지게 됨을 알 수 있다. 그림 2는 DC I-V 그림에서 이러한 효과를 부하선을 이용하여 보여준다. 그림 2에서 R_{rf} 가 영인 경우는 전압강하가 존재하지 않으나, R_{rf} 가 영보다 큰 경우는 입력전압이 부하 선로의 기울기에 의해 V_d 보다 전압강하 $R_{rf} I_d$ 만큼 커지게 된다. 이러한 효과는 R_{rf} 가 클수록, 즉 PIN 다이오드의 I-영역의 두께가 클수록 크게 나타난다. 이 전압강하 성분 $R_{rf} I_d$ 는 실제 PIN다이오드 해석시 포함되어서는 안되는 값으로서, 종래의 모델이 입력전압 대 감쇄특성에 해석하는데 있어 이러한 전압강하 성분만큼 오류가 있음을 알 수 있다.

따라서 종래의 PIN 다이오드 모델은 DC해석시 RF저항이 표현되는 단점을 가지고 있으며, 이 저항은 전압제어형 PIN 다이오드 감쇄기 해석시 전압/감쇄 특성을 왜곡시킨다. 이러한 문제점을 해결하기 위하여 본 논문에서는 그림 3과 같은 새로운 PIN 다이오드 모델을 제안하였다. 새로운 PIN 다이오드 모델은 RF 저항이 DC해석시 포함되지 않도록 CCCS(Current Controlled Current Source) 소자를 이용하여 분리하였다. 또한 RF회로와 DC회로를 분리하기 위하여 이상적인 인덕터와 캐패시터를 사용하여 분리하였다. 이렇게 모델을 구성함으로써, RF해석 부분과 DC해석 부분이 완전히 분리되어 종래의 모델에서 발생하는 DC해석시 RF저항 성분이 포함되는 문제점을 완벽하게 해결할 수 있다. 또한 제안된 모델은 기존의 상용 비선형 시뮬레이터에서 사

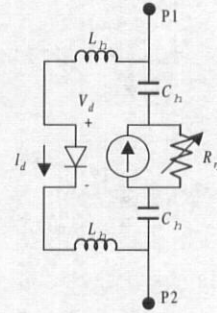


그림 3. 제안된 PIN 다이오드 모델
Fig. 3. Proposed PIN diode model.

용하는 소자를 가지고 쉽게 구현이 가능할 뿐만 아니라 비선형 해석시 발생할 수 있는 수렴문제나 계산시간 지연 등의 문제점도 내포하고 있지 않다. 다음 장에서는 제안된 모델을 검증하기 위한 감쇄기를 설계하고, 측정된 모델을 종래의 모델과 본 논문에서 제안된 모델을 이용하여 비교함으로써 본 논문의 유용성을 알아본다.

III. 감쇄기 설계 및 결과

본 논문에서 제안된 모델을 검증하기 위하여 Alpha사의 APD-0805-000 PIN 다이오드 칩을 이용하여 전압제어형 감쇄기를 제작하였다. 설계, 제작 및 실험 방법에 대한 자세한 설명은 참고 문헌 [4]와 [10]에 자세히 나타나 있다. 참고 문헌 [4]는 기존의 모델을 사용하여 설계되었으며, 기존의 모델을 사용할 경우의 모델링 방법이 자세히 나타나 있다. 참고 문헌 [10]은 본 논문에서 제작된 감쇄기와 같은 thin-film 하이브리드 회로를 제작하는 일반적인 방법이 기술되어 있다.

감쇄기는 15 mil 두께의 Alumina (Al_2O_3) 기판을 이용하여 제작되었으며, 설계주파수는 12.5 GHz 대역에서 대역폭 5 GHz 정도가 되도록 설계되었다. 그림 4는 설계된 감쇄기의 회로도를 나타낸다. APD-0805-000 PIN 다이오드는 크기는 $13 \times 13 \text{ mil}^2$ 이며 $8 \mu\text{m}$ 의 I-영역 두께와 0.05 pf의 기생 캐패시턴스를 갖는다.

시뮬레이션은 Harmonic Balance 시뮬레이터인 Libra™ 상에서 종래의 모델과 새롭게 제안한 모델을 구현하여 그 해석 결과를 시험 결과와 비교하였

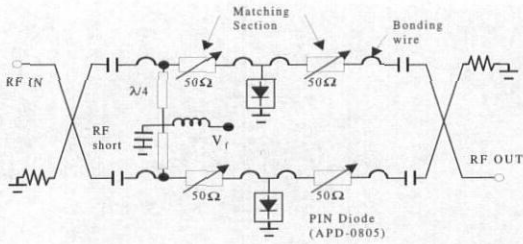


그림 4. 전압제어형 PIN 다이오드 감쇄기의 회로도
Fig. 4. Voltage-controlled PIN diode attenuator circuit diagram.

다. 그림 5는 Libra™ 상에서 구현된 본 논문에서 제안된 모델을 나타낸다. 종래의 모델의 구현은 참고 문헌 [4]에 나타나 있어 본 논문에는 표현하지 않았다. 구현시 CCCS는 이상적인 전류원을 나타내며, R1은 0의 저항값을, R2는 무한대의 저항값을 나타낸다.

상용 시뮬레이터인 Libra™ 상에서 모델을 구현하기 위하여 DC특성을 해석하기 위한 PN 다이오드 모델 'DIODE'와 RF특성을 해석하기 위한 PIN 다이오드 모델 'NLPIN'을 사용하였다. PN 다이오드 모델은 다이오드의 DC 측정으로부터 계산할 수도 있으며, 제작사의 Data Sheet로부터 얻을 수 있다. 본 논문에서는 Data Sheet상에 나와 있는 데이터를 이용하였다. RF특성은 Data Sheet의 입력전류에 따른 RF저항 곡선을 curve fitting하여 구하였다. 파라미터 중 V_f 와 R_s 를 이용하여 Data Sheet의 값과 같은 특성이 나오도록 미세 조절하였다. 이렇게 구한 파라미터의 값들이 표 1과 표 2에 나타나 있다.

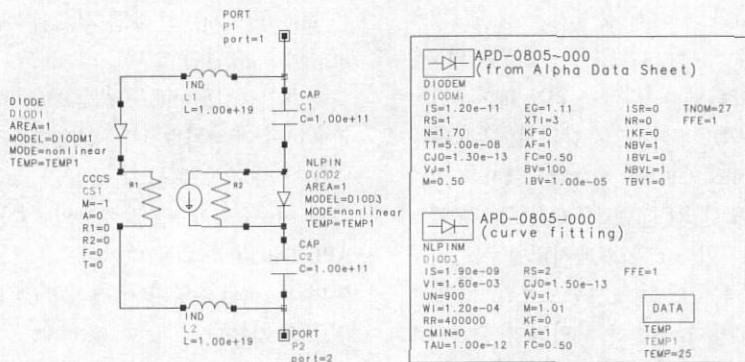


그림 5. Libra™ 시뮬레이터로 구현된 제안된 PIN 다이오드 모델
Fig. 5. Proposed PIN Diode model for Libra™ simulator.

표 1. Libra™ 시뮬레이터로 구현된 APD-0805 PIN 다이오드의 RF 파라미터

Table 1. PIN diode RF parameters for APD-0805 in Libra™ simulator.

Parameter	Description	Unit	Default
IS	Saturation current (Not used)	A	1.9E-9
V _f	I region forward bias voltage drop	V	0.0016
UN	Electron Mobility (Not used)	cm ² /V*S	900
WI	I region width (Not used)	M	1.2E-4
R _R	I region reverse bias resistance	Ω	4E5
C _{MIN}	PIN punch through capacitance	F	0
TAU	Ambipolar lifetime within I region (Not used)	S	1E-12
R _S	Ohmic resistance	Ω	2
C _{JO}	Zero-bias junction capacitance	F	1.5E-13
V _J	Junction potential	V	1
M	Grading coefficient	-	1.01

표 2. Libra™ 시뮬레이터로 구현된 APD-0805 PIN 다이오드의 DC 파라미터

Table 2. PIN diode DC parameters for APD-0805 in Libra™ simulator.

Parameter	Description	Unit	Default
IS	Saturation current	A	1.2E-11
R _S	Series resistance	Ω	1.0
N	Emission coefficient	-	1.7
TT	Transit time (Not used)	S	50E-9
C _{JO}	Zero-bias junction capacitance (Not used)	F	0.13E-12
V _J	Junction potential (Not used)	V	1
M	Grading coefficient (Not used)	-	0.50
E _G	Energy gap	eV	1.11
XTI	Saturation current temperature exponent	-	3
T _{NOM}	Nominal ambient temperature at which these model parameters were derived	°C	27

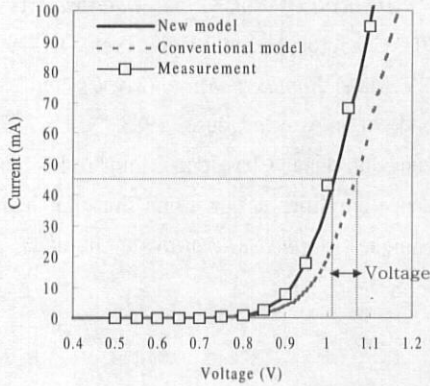


그림 6. 입력전압의 변화에 따른 PIN 다이오드 감쇄기의 I-V 특성곡선 비교

Fig. 6. I-V characteristics simulated by the proposed model and the conventional model as a function of input voltage with measured values.

그림 6은 설계된 PIN다이오드 감쇄기의 DC I-V 특성을 나타낸 것이다. 앞 절에서 설명한 바와 같이 종래의 모델은 DC해석시 RF저항 성분이 포함되므로 I-V곡선이 오른쪽으로 천이하게 된다. 반면에 제안된 모델은 DC해석시 RF저항 성분이 포함되지 않으므로 실제 실험치와 거의 동일하게 계산된다.

그림 7은 제작된 전압제어 감쇄기의 입력전압에 따른 감쇄특성을 나타낸다. 감쇄특성 역시 제안된

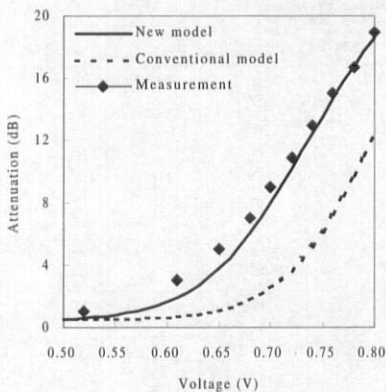


그림 7. 입력전압의 변화에 따른 PIN 다이오드 감쇄기의 감쇄 특성 비교

Fig. 7. Attenuation characteristics simulated by the proposed model and the conventional model as a function of input voltage with measured values.

모델이 실측치에 근접함을 알 수 있다. 종래의 모델은 그림 6과 같이 RF 저항에 따른 전압강하만큼 실측치와 차이가 남을 알 수 있다.

이상의 실험 결과를 바탕으로 본 논문에서 제안된 PIN 다이오드 모델이 전류제어형 감쇄기뿐만 아니라 전압제어형 감쇄기의 설계에 사용될 수 있으며, 그 특성도 종래의 모델보다 우수함을 알 수 있다. 본 논문에서는 감쇄기에만 제안된 모델의 유용성을 알아보았지만 PIN 다이오드를 이용한 다양한 초고주파 회로, 즉 위상천이기, 스위치 등에도 유용하게 사용되어질 수 있다.

IV. 결 론

본 논문에서는 전압제어형 PIN 다이오드 감쇄기에 사용될 수 있는 새로운 PIN 다이오드 모델을 제안하였고 실험 결과를 통해 그 유용성을 입증하였다. 종래의 PIN 다이오드 모델이 갖는 입력전압 대 감쇄 특성의 부정확성의 원인을 분석하였고, 이러한 분석결과를 바탕으로 입력전압 대 감쇄 특성이 정확히 계산할 수 있는 모델을 제안하였다. 제안된 모델은 상용 시뮬레이터에 적용하기가 간편할 뿐만 아니라 그 정확도가 매우 우수함이 실험결과로부터 확인되었다. 본 모델은 실제로 PIN 다이오드를 이용한 다양한 회로 등에 포함되어질 수 있을 것으로 보인다.

참 고 문 헌

- [1] S. Iordanescu, G. Simion, C. Anton and A. Muller, "Broadband Microwave PIN diode Attenuators", *1998 International Semiconductor Conference*, pp. 601-604, 1998.
- [2] HP Application Note 922, "Application of PIN Diodes".
- [3] J. F. White, "Microwave Semiconductor Engineering", *Applied Microwave & Wireless*, 1995.
- [4] 장병준, 염인복, 이성광, "Ku-대역 위성중계기용 전압제어형 PIN 다이오드 감쇄기 및 온도 보상회로 설계", *한국전자과학회논문지 제13권 제5호*, pp. 484-491, 2002년 6월.

[5] Byung-Jun Jang, "Voltage-controlled PIN Diode Attenuator with a Temperature-Compensation Circuit", *IEEE Microwave Wireless Compon. Lett.*, Vol. 13, No. 1, pp.7-9, Jan. 2003.

[6] J. Walston, "Spice Circuit Yields Recipes for PIN Diodes", *Microwaves and RF*, Nov. 1992.

[7] G. Hiller, "A CATV Attenuator Using the Single Package SMP1307-027 PIN Diode Array", *Applications Note, Alpha Industries*, 1999.

[8] APLAC v.7.10e, Helsinki Univ. Tech, Oct. 1997.

[9] S. A. Mass, *Nonlinear Microwave Circuit*. Norwood, MA: Artech House, 1988.

[10] Byung-Jun Jang, Cha-Hong Min, "A ku-band balance amplifier design using thin-film hybrid technique", *Applied Microwave & Wireless*, pp. 72-78, Jan. 2002.

장 병 준



1986년 3월~1990년 2월: 연세대학교 전자공학과 (공학사)
 1990년 3월~1992년 2월: 연세대학교 전자공학과 (공학석사)
 1992년 3월~1997년 2월: 연세대학교 전자공학과 (공학박사)
 1995년 3월~1999년 1월: LG전자

(주) 선임연구원

1999년 1월~현재: 한국전자통신연구원 통신위성개발센터 선임연구원

[주 관심분야] 마이크로파/밀리미터파 회로(MMIC, Hybrid) 설계, 무선통신시스템

염 인 복

1990년: 한양대학교 전자공학과 (공학사)
 1992년 9월~1995년 5월: 무궁화 위성 현장교육 참여 (영국 Matra Marconi사)
 1990년 2월~현재: 한국전자통신연구원 위성RF부품연구팀장 선임연구원
 [주 관심분야] 위성통신중계기, MMIC회로, 필터설계

이 성 팔

1978년: 서울대학교 전기공학과 (공학사)
 1986년: Polytechnic Institute of New York 전기전자공학과 (공학석사)
 1990년: Polytechnic Institute of New York 전기전자공학과 (공학박사)
 1980년~현재: 한국전자통신연구원 통신위성개발센터 책임연구원
 [주 관심분야] 위성통신시스템