

2008년 12월

08ZB1500-01-8050P

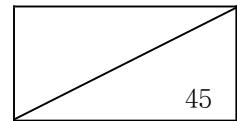
수요자 중심 화합물반도체 부품산업기반 강화

Establishment of Basis for Compound Semiconductor
Components Technology Based on Industrial Demand



2008년 12월

08ZB1500-01-8050P



수요자 중심 화합물반도체 부품산업기반 강화

Establishment of Basis for Compound Semiconductor Components

Technology Based on Industrial Demand



한국전자통신연구원
Electronics and Telecommunications
Research Institute

인사말씀

유무선통신 시스템은 정보통신기술의 급격한 수요 증대에 따라 주파수 대역과 속도면에서 비약적으로 발전해 왔으며 유무선통신 시스템의 송신수신을 위한 Front-End에는 고속/고주파 특성과 수광/발광 특성을 활용하는 화합물 반도체 기반의 전자소자와 광소자가 필수적으로 사용되고 있으며 기술의 고난이도와 국가적 기술 전략성 때문에 국내외적인 많은 관심을 받고 있습니다.

화합물반도체 기반의 초고주파부품은 그 특성상, 소량 다품종의 전형적인 중소기업 생산 형태를 취하고 있으나, 우리나라 초고주파 부품기업의 영세성과 낮은 기술 수준 등으로 국내 초고주파부품 분야의 경쟁력이 극히 취약하고 전량을 수입에 의존하는 구조적인 문제를 내포하고 있습니다. 따라서 R&D 기술과 소요 산업기술을 직접적으로 연계함으로써 산업기술의 수준을 강화하고, 수요자 중심의 부품을 개발함으로써 TTM (Time-To-Market) 제품을 효과적으로 확보할 수 있는 국가주도의 종합적인 활성화 정책이 절실한 시점입니다. 본 연구사업을 통해서 화합물반도체 기반의 초고주파 부품산업의 허브를 구축하고 전주기적 연구수행 체계를 구축함으로써 국내 초고주파부품 산업의 활성화를 통한 국제적 경쟁력 강화에 크게 기여할 것으로 기대됩니다.

끝으로, 본 연구과제 수행을 위해 후원을 해주신 연합이사회 산업기술연구회 관계자 및 한국전자통신연구원 관계자 여러분께 깊은 감사를 드리며, 아울러 본 연구과제를 성실히 수행한 연구원들의 노고를 치하하는 바입니다.

2008년 12월

한국전자통신연구원 원장 최문기

제 출 문

본 연구보고서는 일반사업 연구과제인 "수요자 중심
화합물반도체 부품산업기반 강화"의 결과로서, 본 과제에 참여한
아래의 연구팀이 작성한 것입니다.

2008년 12월

연구책임자 : 부	장 남은수 (광/RF 소자연구부)
연구참여자 : 팀	장 김해천 (초고주파소자개발팀)
팀	장 윤형섭 (RF/광산업화기술팀)
팀	장 유현규 (디지털 RFSOC 설계팀)
책임연구원	이경호 (RF/광산업화기술팀)
책임연구원	임종원 (초고주파소자개발팀)
책임연구원	문재경 (초고주파소자개발팀)
책임연구원	주철원 (시스템통합기술팀)
책임연구원	백규하 (RF/광산업화기술팀)
책임연구원	이상석 (플렉시블소자팀)
선임연구원	지홍구 (초고주파소자개발팀)
선임연구원	강동민 (초고주파소자개발팀)
선임연구원	장우진 (초고주파소자개발팀)
선임연구원	안호균 (초고주파소자개발팀)
선임연구원	민병규 (RF/광산업화기술팀)
선임연구원	김성일 (RF/광산업화기술팀)
선임연구원	이종민 (RF/광산업화기술팀)
선임연구원	오명숙 (RF/광산업화기술팀)
선임연구원	배현철 (시스템통합기술팀)
연 구 원	본다rik (전파환경연구팀)

요약문

I. 제목

수요자 중심 화합물반도체 부품산업기반 강화

II. 연구목적 및 중요성

화합물반도체 기반의 초고주파부품은 그 특성상, 소량 다품종의 전형적인 중소기업 생산 형태를 취하고 있으나, 우리나라 초고주파 부품기업의 영세성과 낮은 기술 수준 등으로 국내 초고주파부품 분야의 경쟁력이 극히 취약, 전량을 수입에 의존하는 구조적인 문제를 내포하고 있다. 따라서 R&D 기술과 소요 산업기술을 직접적인 연계함으로써 산업기술의 수준을 강화하고, 수요자 중심의 제품개발을 공동으로 추진함으로써 TTM (Time-To-Market) 제품을 효과적으로 확보 할 수 있는 국가주도의 종합적인 활성화 정책이 절실하다.

본 연구는 초고주파부품 산업 활성화를 위해 우선적으로 초고주파부품의 산업 수요 지향적 실용화 기술개발 체계 구성하고 기존의 연구사업을 통해 확보한 화합물반도체 기반의 연구결과물을 수요자 요구 규격에 맞도록 재가공하거나 고도화할 수 있는 상용화 지원체계를 구축하며 MPW 정기 shuttle 운영을 통한 지속적 제품을 개발한다. 중소업체 위주의 화합물반도체 기반의 초고주파 부품산업 활성화를 위하여 범국가적 산학연 협력 체계를 구축하고 산업체를 지원함으로써 국내 초고주파 부품산업의 경쟁력 강화를 통한 산업 전후방효과를 극대화한다. 또한 화합물반도체 기반의 초고주파부품 산업화 허브를 통한 중소업체 간의 정보교류를 활성화하고 시험/인증센터와 연계지원으로 마케팅을 지원하고 국내 화합물반도체 기반의 양산 관련 기관 및 산업체와 연계를 추진한다.

III. 연구내용 및 범위

본 연구는 초고주파부품 산업 활성화를 위해 화합물반도체 기반의 초고주파부품 산업화 협력을 통한 중소업체 간의 정보교류를 활성화하고 초고주파부품의 산업 수요 지향적 상용부품 개발 체계을 구성하여 국내 초고주파부품산업의 경쟁력 강화에 기여하기 위한 연구내용 및 범위는 다음과 같다.

- 수요자 중심 초고주파부품 산업화 HUB 구축
- 화합물반도체 기반의 상용화 품목 발굴
- 1~10GHz 초고주파부품 library 고도화를 통한 시제품 개발
- Pilot Production 기술 개발
- 산업체의 신규 시스템 개발 시 필요한 prototype 적기 제공
- 신뢰성 인증기관과 공조를 통한 시제품 신뢰성 평가

IV. 연구결과

본 연구과제의 1차년도 주요 연구결과는 다음과 같다

1. 2GHz 대역 1W, 2W급 InGaP HBT 전력 증폭기 (PA) 모듈 개발

- InGaP HBT Power Tr Cell 제작 완료
- 1W 전력증폭기 칩 제작 완료(P1dB: 32.3 dBm, Pgain: 15 dBm)
- 2W 전력증폭기 칩 제작 완료 (P1dB: 33.6 dBm, Pgain: 12 dBm)

2. 이동통신 중계기용 PHEMT PA MMIC 개발

- 수요자 요구사항 정의서 및 사양 도출
- PHEMT 전력소자 시제품 제작 완료

- PHEMT 전력 MMIC 설계 완료
- PHEMT 전력 MMIC 제작 완료
- PHEMT 증폭기 패키지 및 측정 완료 (ETRI Q-마크 획득 및 기술이전)

3. 저잡음 MHEMT 소자 개발

- Noise Figure: 0.6 dB (Frequency: 26 GHz)
- Associated gain: 12.8 dB (Frequency: 26 GHz)

4. 범용 PHEMT SPDT 스위치 개발

- 수요자 요구사항 정의서 및 사양 도출
- PHEMT 스위치 시제품 제작 완료
- SPDT 스위치 MMIC 설계 완료
- SPDT 스위치 MMIC 제작 완료
- SPDT 스위치 패키지 및 측정 완료

V. 기대성과 및 건의

본 연구는 화합물반도체 기반의 초고주파부품 산업화 허브구축을 통한 산학연간의 정보교류를 활성화와 초고주파부품 산업의 경쟁력 강화에 기여하고 고부가가치 화합물반도체 기반의 설계 및 제품 생산 상용화 관련 일괄 기술 확보를 통해서 국책 연구소와 초고주파부품 산업체간 신속한 기술 교류를 통한 국내 초고주파부품 기술을 고도화하여 다양한 산업체 신규 시스템 개발시 필요한 시제품을 적기에 공급하여 emerging market을 선점한다. 또한, 화합물반도체 기반의 초고주파부품의 국내 수요를 전량 공급하여 수입대체를 이루고, 이를 통해 산업체가 자생하여 기술을 고도화할 수 있는 기반을 제공함으로써 수출을 통한 해외시장 점유하는 효과를 도모할 수 있다.

ABSTRACT

I . TITLE

Establishment of Basis for Compound Semiconductor Components
Technology Based on Industrial Demand

II . THE OBJECTIVES

Commercial compound semiconductor(CS) components are used for a variety of niche applications apart from Si applications at mostly small quantities. They are assembled by medium-to-small companies using imported CS devices and integrated circuits(ICs') due to the lack of domestic manufacturing basis for devices and ICs'. This current domestic situation calls this industry's attention for a comprehensive invigorating move that can improve technological level of industry by connecting R&D to industrialization and providing cooperation for demand-oriented product development. This move would provide the effective ways for the development of time-to-market products.

In this context, this study is aimed for the vitalization of high frequency components industry by providing the basis for the development and commercialization schemes that not only further develop R&D prototypes to commercially viable ones but also provide fabrication services of multi wafer project shuttles. This study would at the same time provoke country-wise industry-academia-research cooperation system to help medium-to-small enterprises in this industry establish the thrust for the market penetration. Also, this study is to provide a hub for the active environment in this industry for the exchange of information and manpower. This study would also assist industry's marketing activities by establishing the

relationship with test/certification organizations and mass production facilities.

III. THE CONTENTS AND SCOPE OF THE STUDY

The contents and scope of this study is listed below:

- Establishment of the hub for the industrialization of demand-oriented high frequency components
- Pursuit for the prospective CS components for commercialization
- Prototyping of 1~10GHz components through library improvement
- Establishment of pilot production technology
- Delivery of the timely prototyping of industry demand
- Establishment of the reliability technology through the cooperation with related organizations

IV. RESULTS

The results of the 1st year of this study are listed below:

1. The development of 1W, 2W InGaP HBT power amplifier (PA) modules at 2GHz
 - Design of InGaP HBT power Tr Cells
 - Fabrication of 1W power Amplifier chips (P1dB: 32.3 dBm, Pgain: 15 dB)
 - Fabrication of 2W power Amplifier chips (P1dB: 33.6 dBm, Pgain: 12 dB)
2. Development of PHEMT PA MMIC for mobile communication repeater
 - Definition of customer requirements specifications
 - Fabrication of PHEMT power Tr prototypes

- Design of PHEMT power MMIC
- Fabrication of PHEMT power MMIC
- Packaging and evaluation of PHEMT PA (acquisition of ETRI Q-mark and technology transfer)

3. Development of low noise MHEMT device

- Noise Figure: 0.6dB (Frequency: 26 GHz)
- Associated gain: 12.8 dB (Frequency: 26 GHz)

4. Development of general-purpose PHEMT SPDT switch

- Definition of customer requirements specifications
- Fabrication of PHEMT switch prototype
- Design of SPDT switch MMIC
- Fabrication of SPDT switch MMIC
- Packaging and evaluation of SPDT switch

V . EXPECTED RESULT & PROPOSITION

This study is to provide the basis for the cooperative environment in the CS components industry through the establishment of the industry-academia-research hub, and, thereby, contribute to the improvement of the competitiveness of CS components industry. The success of this study will establish the design-fabrication-package-test-and-marketing productive cycles within this industry, so that domestic companies can not only penetrate into already-present market, but also even take the optimistic position in the emerging market. Eventually, CS components demand will be self-supplied domestically and further result in the minimizing of import expenses and the maximizing of export profits.

CONTENTS

CHAPTER 1. Overview of the Research	3
SECTION 1. Need for the Research	3
SECTION 2. Objectives of the Research.....	4
CHAPTER. 2 Development of power amplifier modules of 1W and 2W at 2GHz.....	7
SECTION 1 Design of InGaP HBT power amplifiers (PA's) of 1W and 2W at 2GHz	7
SECTION 2 Fabrication and evaluation of InGaP HBT PA's	1 3
SECTION 3 Conclusions.....	2 1
CHAPTER 3. Development of PHEMT PA MMIC's for mobile communication repeater.....	2 5
SECTION 1 Design of 2GHz PHEMT PA.....	2 5
SECTION 2 Fabrication of PHEMT PA.....	2 9
SECTION 3 Measurement and evaluation of PHEMT PA	3 6
SECTION 4 Conclusions.....	4 1

CHAPTER 4. Development of low noise MHEMT devices	4 5
SECTION 1 Development of process for low noise MHEMT device	4 5
SECTION 2 Conclusions.....	4 9
CHAPTER 5. Development of general-purpose PHEMT SPDT switch	5 3
SECTION 1 Design of PHEMT SPDT switch	5 3
SECTION 2 Fabrication and evaluation of PHEMT SPDT switch	5 7
SECTION 3 Conclusions.....	5 9
CHAPTER 6. Conclusions	6 3
Abbreviations	6 7
List of Technical Documents.....	6 9

TABLES

<Table 2-1> Comparison of specifications and design results of PA.....	12
<Table 2-2> InGaP/GaAs HBT epitaxy structure.....	13
<Table 2-3> Comparison of specifications, design results, and measurement results of 1 W, 2 W PA	21
<Table 3-1> Characteristics of Designed Power Amplifier.....	28
<Table 3-2> Characteristics of Power Amplifier	36
<Table 3-3> Evaluation Board Test	37
<Table 5-1>. Comparison of specifications and design results	54
<Table 5-2> Comparison between specifications and simulated results (ver.1.1)	56
<Table 5-3>. Comparison of specifications, design results, and measurement results.....	59
<Table 5-4> Comparison between simulated and measured results (ver.1.1)	59

FIGURES

<Figure 2-1> Mask layout.....	7
<Figure 2-2> 1 W power device.....	8
<Figure 2-3> 2 W power device	9
<Figure 2-4> 1 W PA circuit.....	10
<Figure 2-5> 1 W power device unit cell.....	10
<Figure 2-6> Simulation results of 1 W PA.....	11
<Figure 2-7> 2 W PA circuit.....	11
<Figure 2-8> Simulation results of 2 W PA.....	12
<Figure 2-9> Fabrication process flow of InGaP/GaAs HBT MMIC	14
<Figure 2-10> Current gain uniformity of unit device (emitter size $2 \times 20 \mu\text{m}^2$)in 4-inch wafer ($I_b=0.1\text{mA}, V_{ce}=1\text{V}$)	16
<Figure 2-11> Output characteristics of 1 W power device.....	17
<Figure 2-12> Output characteristics of 2 W PA.....	18
<Figure 2-13> Layout(a) and photograph(b) of fabricated 1 W PA circuit	19
<Figure 2-14> Power characteristics of fabricated 1 W PA.....	19
<Figure 2-15> Layout(a) and photograph(b) of fabricated 2 W PA circuit	20
<Figure 2-16> Power characteristics of fabricated 2 W PA	20
<Figure 3-1> ETRI Source-Load Pull Setup	26
<Figure 3-2> Photograph of pHEMT Power Device	26
<Figure 3-3> Power Chacteristics of Device	27
<Figure 3-4> Scatering Parameters of Designed Power Amplifier	28
<Figure 3-5> Layout of Designed Power Amplifier	29
<Figure 3-6> Cross-section of T-gate using SiNx dielectric thin film	31
<Figure 3-7> Flowchart of AlGaAs/InGaAs pHEMT process	33

<Figure 3-8> DC characteristics of AlGaAs/InGaAs pHEMT	34
<Figure 3-9> Photograph of Manufactured Power Amplifier	36
<Figure 3-10> Power Characteristic and Gain Contour	37
<Figure 3-11> Evaluation Board Test Result and Circuits at Each Frequency	38
<Figure 3-12> Low and High Temperature Impact Test	39
<Figure 3-13> High Temperature Impact Test	40
<Figure 3-14> Low Temperature Impact Test	40
<Figure 4-1> InAlAs/InGaAs MHEMT Epitaxial Layer on GaAs Substrate.....	46
<Figure 4-3> Cross-sectional T-gate of 0.1 μ m MHEMT Devices.....	47
<Figure 4-3> I-V Characteristics of 0.1 μ m MHEMT Devices.....	47
<Figure 4-4> Transconductance Characteristics of 0.1 μ m MHEMT Devices.....	48
<Figure 4-5> Current Gain, h21 , and MSG/MAG vs. Frequency for 0.1 μ m MHEMT.....	48
<Figure 4-6> Minimum Noise Figure and Associated Gain vs. Frequency for 0.1 μ m MHEMT.....	49
<Figure 5-1>. Circuit diagram of general-purpose SPDT switch (ver.1.0).....	53
<Figure 5-2>. Simulation dersign results of general-purpose SPDT switch circuit (ver.1.0).....	54
<Figure 5-3> Schematic of reflective-typed SPDT switch (ver.1.1)	54
<Figure 5-4> Simulated results of reflective-typed SPDT switch (ver.1.1)	56
<Figure 5-5>. Layout(a) and photograph(b) of SPDT switch circuit (ver.1.0)	57
<Figure 5-6> Characteristics of pHEMT SPDT switch chip ; (a) insertion loss, (b) isolation, (c) reflection loss.....	57
<Figure 5-7> Microscopic views of reflective-typed SPDT switches (ver.1.1)	58
<Figure 5-8> Measured results of reflective typed SPDT switch (ver.1.1)	58

목 차

제 1 장 서론.....	3
제 1 절 연구의 필요성	3
제 2 절 연구의 목적	4
제 2 장 2GHz 대역 1W, 2W 급 InGaP HBT 전력 증폭기 (PA) 모듈 개발.....	7
제 1 절 2GHz 대역 1W 급, 2W 급 InGaP HBT 전력 증폭기 (PA) 설계.....	7
제 2 절 InGaP HBT 전력증폭기 (PA) 제작 및 측정	1 3
제 3 절 결 론.....	2 1
제 3 장 이동통신 중계기용 PHEMT PA MMIC 개발.....	2 5
제 1 절 2GHz 대역 PHEMT 전력증폭기 (PA) 설계	2 5
제 2 절 PHEMT 전력증폭기 (PA) 제작	2 9
제 3 절 PHEMT 전력증폭기 (PA) 측정 및 평가	3 6
제 4 절 결 론.....	4 1

제 4 장 저잡음 MHEMT 소자 개발.....	4 5
제 1 절 저잡음 MHEMT 공정 및 소자개발	4 5
제 2 절 결론	4 9
제 5 장 범용 PHEMT SPDT 스위치 개발.....	5 3
제 1 절 PHEMT SPDT 설계	5 3
제 2 절 PHEMT SPDT 제작 및 측정	5 7
제 3 절 결 론	5 9
제 6 장 결 론.....	6 3
약어표.....	6 7
기술문서 구성표.....	6 9

표목차

<표 2-1> 전력증폭기 개발규격과 설계 결과의 비교.....	12
<표 2-2> InGaP/GaAs HBT 애피구조.....	13
<표 2-3> 1 W급, 2 W급 전력증폭기의 개발규격, 설계 결과, 측정 결과의 비교.....	21
<표3-1> 설계된 전력증폭기 특성	28
<표3-2> 전력증폭기 주요 특성	36
<표3-3> 기관 실장 측정	37
<표 5-1>. 개발규격과 설계 결과의 비교.....	54
<표 5-2>. 개발규격과 설계 결과의 비교(ver.1.1)	56
<표 5-3>. 개발규격, 설계 결과, 측정 결과의 비교.....	59
<표 5-4>. 설계 결과와 측정 결과의 비교 (ver.1.1)	59

그림목차

<그림 2-1> 마스크 레이아웃.....	7
<그림 2-2> 1 W급 전력소자.....	8
<그림 2-3> 2 W급 전력소자.....	9
<그림 2-4> 1 W급 전력증폭기 회로도.....	10
<그림 2-5> 1 W급 전력증폭기 전력소자 단위셀.....	10
<그림 2-6> 1 W급 전력증폭기 시뮬레이션 결과.....	11
<그림 2-7> 2 W급 전력증폭기 회로도.....	11
<그림 2-8> 2 W급 전력증폭기 시뮬레이션 결과.....	12
<그림 2-9> InGaP/GaAs HBT MMIC 제작 공정 흐름도.....	14
<그림 2-10> 4 인치 웨이퍼내에서 기본소자(에미터크기 $2 \times 20 \mu\text{m}^2$)의 전류이득 균일도 ($I_b=0.1\text{mA}$, $V_{ce}=1\text{V}$)	16
<그림 2-11> 1 W급 전력소자 출력특성.....	17
<그림 2-12> 2 W급 전력증폭기 출력특성.....	18
<그림 2-13> 제작된 1 W급 전력증폭기 회로의 레이아웃(a)과 칩 사진(b)	19
<그림 2-14> 제작된 1 W급 전력증폭기 전력특성.....	19
<그림 2-15> 제작된 2 W급 전력증폭기 회로의 레이아웃(a)과 칩 사진(b)	20
<그림 2-16> 제작된 2 W급 전력증폭기 전력특성.....	20
<그림3-1> ETRI Source-Load Pull Setup	26
<그림3-2> pHEMT 전력소자의 사진	26
<그림3-3> 전력소자의 전력 특성	27
<그림3-4> 설계된 전력증폭기의 산란계수	28
<그림3-5> 설계된 전력증폭기의 레이아웃	29

<그림3-6> SiNx 유전체 박막을 이용한 T-형 게이트 형성을 위한 공정단면도	31
<그림3-7> AlGaAs/InGaAs pHEMT 공정의 흐름도	33
<그림3-8> AlGaAs/InGaAs pHEMT의 전형적인 DC 특성들	34
<그림3-9> 제작된 전력증폭기 사진	36
<그림3-10> 전력증폭기의 전력특성과 이득 Contour	37
<그림3-11> 각 주파수별 실장 테스트 결과와 회로도	38
<그림3-12> 온도 충격 테스트	39
<그림3-13> 고온 테스트	40
<그림3-14> 저온 테스트	40
<그림 4-1> GaAs 기판을 사용한 InAlAs/InGaAs MHEMT 의 에피구조.....	46
<그림 4-3> $0.1\mu\text{m}$ MHEMT 소자의 T- 게이트 단면.....	47
<그림 4-3> $0.1\mu\text{m}$ MHEMT 소자의 I-V 특성	47
<그림 4-4> $0.1\mu\text{m}$ MHEMT 소자의 transconductance 특성.....	48
<그림 4-5> $0.1\mu\text{m}$ MHEMT 소자의 주파수에 따른 h_{21} 과 MSG/MAG 변화.....	48
<그림 4-6> $0.1\mu\text{m}$ MHEMT소자의 주파수에 따른 잡음지수와 이득 변화.....	49
<그림 5-1>. 범용 SPDT 스위치 회로(ver.1.0)도.....	53
<그림 5-2>. 범용 SPDT 스위치 회로(ver.1.0)의 시뮬레이션 설계 결과.....	54
<그림 5-3>. 반사형 SPDT 스위치 회로(ver.1.1)도.....	54
<그림 5-4>. 반사형 SPDT 스위치 회로(ver.1.1)의 시뮬레이션 결과.....	56
<그림 5-5>. 범용 SPDT 스위치 회로(ver.1.0)의 레이아웃(a)과 칩 사진(b)	57
<그림 5-6>. pHEMT SPDT 스위치 칩의 특성; (a) 삽입 손실, (b) 격리도, (c) 반사 손실.....	57
<그림 5-7> 반사형 SPDT 스위치 회로(ver.1.1) 사진.....	58
<그림 5-8> 반사형 SPDT 스위치 칩(ver.1.1)의 측정결과.....	58

제 1 장 서 론

제 1 장 서론

제 1 절 연구의 필요성

유무선통신 시스템의 송신/수신을 위한 Front-End에는 고속/고주파 특성과 수광/발광 특성을 활용하는 화합물반도체 기반의 전자소자와 광소자가 필수적으로 사용되는데, 기술의 고난이도와 국가적 기술전략성 때문에 국내외적으로 수급이 용이하지 않은 품목이 많다. 소요 품목이 민수와 국방용으로 대부분 소량다품종이지만, 소자의 개발에서부터 집적회로 및 모듈화에 필요한 제작환경 구축에는 설계, 제작, 측정 등의 반도체 청정생산시설(Clean Room)과 고도화된 기술인력이 소요되는 초기투자가 막대한 특징을 가진다.

관련 국내 산업체는 주로 중소벤처기업으로서, 소요되는 초고주파부품을 전량 해외에서 수입에 의존하고 있어 수요자중심의 성능확보, 납기, 가격 등에서 많은 어려움을 겪고 있는 실정이다. ETRI에서는 이미 15년 이상의 화합물반도체 관련 국책연구사업 수행을 통해 광/전자소자의 제작이 가능한 청정실험실과 장비를 구비하고 숙련된 전문인력의 경험을 바탕으로 다수의 우수한 화합물반도체 연구시제품을 보유하고 있다.

따라서 기획보된 화합물반도체 기본 기술들을 안정적 정부재원을 바탕으로 효율적으로 활용하여, 산업체의 소량다품종 초고주파 부품의 수요에 부응하는 상용화 연구가 필요하다. 본 사업을 통해 화합물반도체 기반의 초고주파 부품산업의 혀브를 구축하고 전주기적 연구수행 체계를 구축함으로써 국내 초고주파부품 산업의 활성화를 통한 국제적 경쟁력 강화가 시급하기 때문에 연구가 필요하다.

제 2 절 연구의 목적

우리나라의 전자부품의 주요 품목별 수입현황을 보면 ‘04년 10월 현재 반도체 부품이 74.2%로 절대적인 비중을 차지하고 있으며, 광통신부품의 경우 점차 개선은 되고 있으나, 2004년 내수시장이 3,025억원 정도 임에도 불구하고 국내 생산은 1,460억원으로 절반에 못 미치는 수준으로 수입의존도가 매우 높다.

한편 화합물반도체 기반의 초고주파부품은 그 특성상, 소량 다품종의 전형적인 중소기업 생산 형태를 취하고 있으나, 우리나라 초고주파 부품기업의 영세성과 낮은 기술 수준 등으로 국내 초고주파부품 분야의 경쟁력이 극히 취약, 전량을 수입에 의존하는 구조적인 문제를 안고 있다. 따라서 R&D 기술과 소요 산업기술을 직접적으로 연계함으로써 산업기술의 수준을 강화하고, 수요자 중심의 제품개발을 공동으로 추진함으로써 TTM (Time-To-Market) 제품을 효과적으로 확보 할수 있는 ETRI에서는 4인치 Pilot 생산기반을 구축하여 준양산이 가능한 환경에서 자체 설계, 제작 및 테스트를 수행하여 왔으며 향후 수요자 중심의 부품 공급을 위한 산업체와의 협력을 통한 화합물반도체 부품 생산 및 공급을 위한 전주기적인 체계를 구축하고자 한다.

특히 중소업체 위주의 화합물반도체 기반의 초고주파 부품산업 활성화를 위하여 범국가적 산학연 협력 체계를 구축하고 산업체를 지원함으로써 국내 초고주파 부품산업의 경쟁력 강화를 통한 산업 전후방효과를 극대화함과 동시에 화합물반도체 기반의 초고주파부품 산업화 협력을 통한 중소업체 간의 정보교류를 활성화하고 시험/인증센터와 연계지원으로 마케팅을 지원하고자 한다. 뿐만 아니라 국내 화합물반도체 기반의 양산 관련 기관 및 산업체와 연계를 추진 국내 화합물반도체 기반의 초고속/초고주파 설계/제작/측정/평가의 일괄 지원 시스템을 구축하여 향후 우리나라 화합물반도체 관련산업의 혁신적이고 독창적인 중흥을 유도하고자 한다.

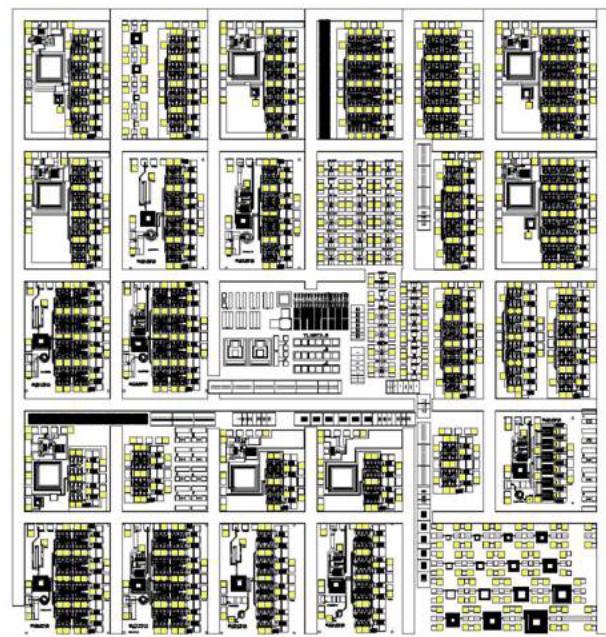
제 2 장 2GHz 대역 1W, 2W급
InGaP HBT 전력 증폭기 (PA)
모듈 개발

제 2 장 2GHz 대역 1W, 2W 급 InGaP HBT 전력 증폭기 (PA) 모듈 개발

제 1 절 2GHz 대역 1W급, 2W급 InGaP HBT 전력 증폭기 (PA) 설계

1. 1 W급, 2 W급 전력소자 설계

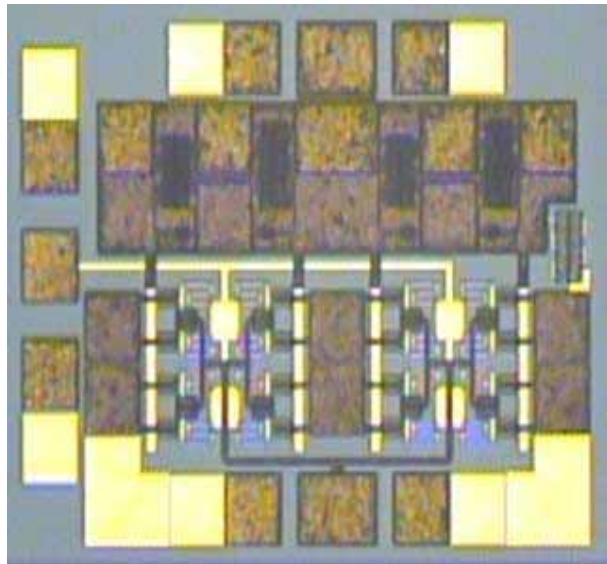
주파수대역이 2 GHz인 출력전력이 1 W급 과 2 W급인 전력소자와 전력증폭기를 설계하였다. 전력증폭기를 설계 하기 위한 기본 소자는 InGaP HBT를 사용하였다



<그림 2-1> 마스크 레이아웃.

소자 설계의 구성은 소자설계의 결과물인 마스크의 레이아웃을 참고로 한다.

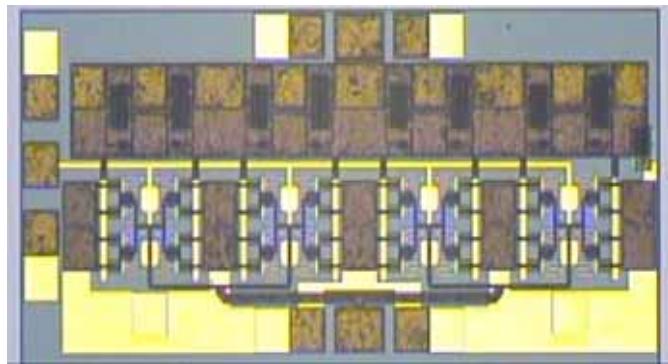
<그림 2-1>에 마스크 레이아웃을 나타내었다. 전력소자는 매칭회로와 바이어스 회로가 없는 전력소자이며 1 W급 전력소자와 2 W급 전력소자를 설계 하였다. 1 W급 전력소자와 2 W급 전력소자는 기본적인 형태는 동일하며 원하는 출력 전력을 얻기 위해 소자의 개수와 소자의 크기를 변경하여 설계 및 제작 하였다.



<그림 2-2> 1 W급 전력소자.

<그림 2-2>는 설계 후 제작된 1 W급 전력소자이다. 기본 에미터 크기는 가로 $2 \mu\text{m}$, 세로 $30 \mu\text{m}$ 이며, 개별 소자내에 2개의 finger를 가지는 2 finger 소자이다. 2 finger를 가진 개별 소자가 1줄에 4개씩 총 4줄로 구성되어 총 소자의 갯수는 16 개이다. 총 에미터 면적은 $1920 \mu\text{m}^2$ 이다. 소자의 입력단은 분리하여 RF 신호가 입력되는 입력단과 입력 바이어스를 인가하는 바이어스 단으로 분리하여 소자의 이득의 감소를 줄이고 소자간의 열 적 결합에 의한 current gain collapse를 억제하도록 설계 하였다. 기판은 $100 \mu\text{m}$ 의 두께로 lapping한 후 backside plating을 하였으며 전력소자 내에 backside via를 6개 배치하여 열 적 안정성이 향상되도록

설계하였다. 아래가 신호 입력단이며 위쪽은 출력단이다. 왼편에 패드는 바이어스 인가단이다. 온웨이퍼 측정을 위해서 패드는 150 μm pitch 간격을 갖는 G-S-G 혹은 G-P-G 패드로 구성되어 있다. 소자간의 phase delay 차이가 없도록 입력패드에서 16개 소자간의 입력 경로는 일정하게 하였으며 출력단은 두꺼운 플레이팅 금속을 사용하여 저항 및 열 방출이 잘 이루어질 수 있게 하였다.



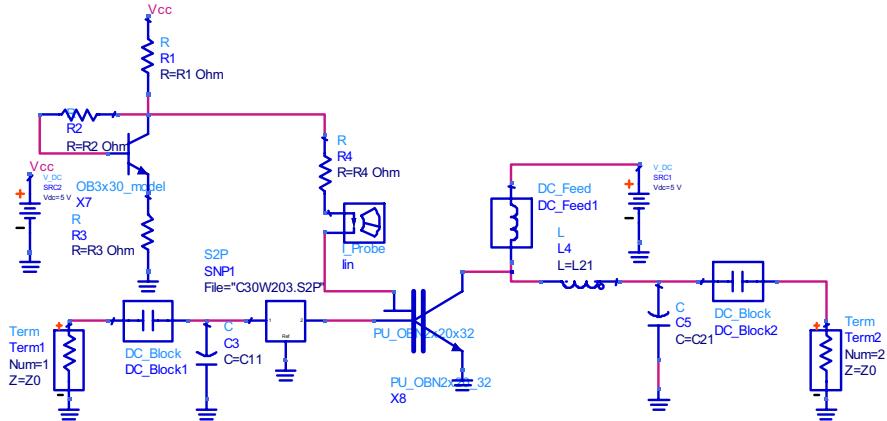
<그림 2-3> 2 W급 전력소자.

<그림 2-3>은 설계 후 제작된 2 W급 전력소자의 침사진이다. 기본 에미터 크기는 가로 2 μm , 세로 30 μm 이며, 개별 소자내에 2개의 finger를 가지는 2 finger 소자이다. 1 W 전력소자와 기본적인 구조는 같으며 개별 소자가 1줄에 4개씩 총 8줄로 구성되어 총 소자의 갯수는 32 개이다. 총 에미터 면적은 $3840 \mu\text{m}^2$ 이다. 1 W급 전력소자의 두배의 면적을 갖도록 설계 하였으며 다른 형태는 유사하다.

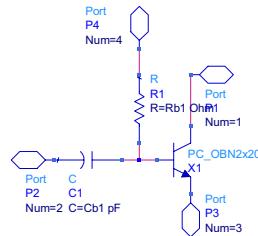
2. 1 W급, 2 W급 전력증폭기 설계

1 W급 전력증폭기 기본소자인 OB220 (에미터 사이즈 $2 \times 20 \mu\text{m}$)인 HBT소자를 병렬로 64개 연결하여 전력소자를 만들어 입력정합과 바이어스회로를 부가하여 전력증폭기(PA)를 개발하였다. 단일전원과 패키지를 고려한 레이아웃을 하였다.

<그림 2-4>는 1 W급 전력증폭기의 회로도를 보여준다.

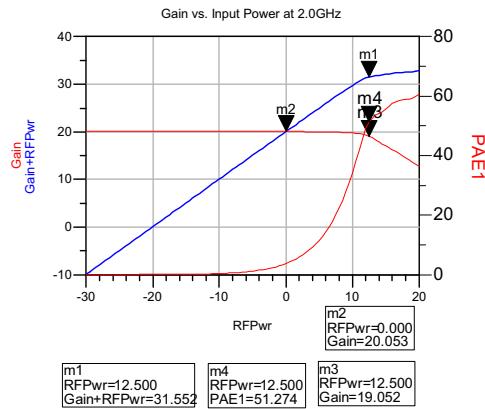


<그림 2-4> 1 W급 전력증폭기 회로도.



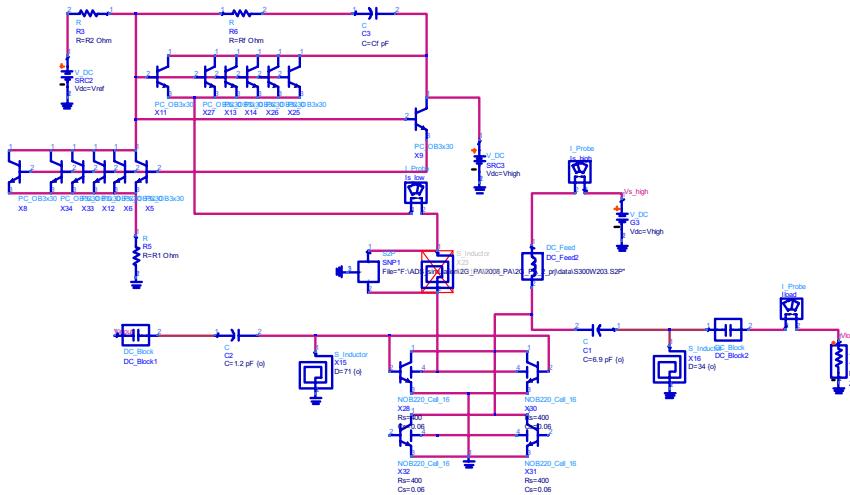
<그림 2-5> 1 W급 전력증폭기 전력소자 단위셀.

전력증폭기에 사용하는 전력소자는 단위셀은 <그림 2-5>처럼 ballistic 병렬저항과 직렬 캐패시터를 연결하여 여러소자를 묶었을 때 생기는 gain collapse 현상을 없앴다. 전력소자의 동작점을 정한 후 입력정합과 출력정합을 하여 ADS 회로 시뮬레이터를 이용하여 설계하였다. 실제 출력정합은 off-chip으로 제작시에는 들어가지 않는다. 전력증폭기 시뮬레이션 결과는 <그림 2-6>에 나타나 있다. 설계주파수는 2GHz 대역에서 출력전압과 전력이득 및 입출력정합을 고려하여 설계하였다.

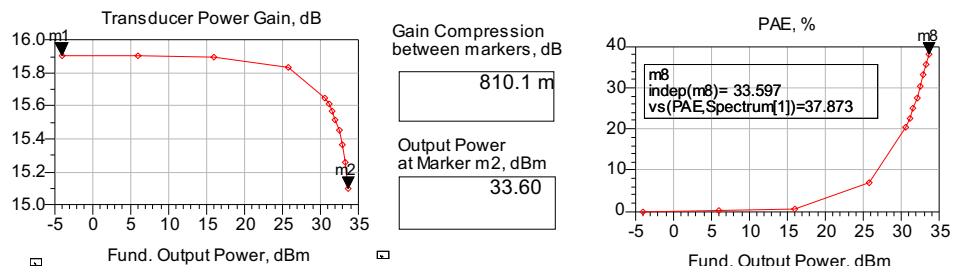


<그림 2-6> 1 W급 전력증폭기 시뮬레이션 결과.

2 W급 전력증폭기는 에미터 크기가 $2 \times 20 \mu\text{m}$ 인 HBT소자를 병렬로 64개 연결하여 전력소자를 만들어 입력정합과 바이어스회로를 부가하여 전력증폭기를 설계하였다. 입력매칭은 한 개의 캐패시터와 한 개의 인덕터를 사용하였으며 출력매칭은 설계시에만 고려하였으며 실제 레이아웃에서는 포함하지 않았다. <그림 2-7>은 2 W급 전력증폭기의 회로도를 보여준다.



<그림 2-7> 2 W급 전력증폭기 회로도.



<그림 2-8> 2 W급 전력증폭기 시뮬레이션 결과.

2 W급 전력증폭기 시뮬레이션 결과는 <그림 2-8>에 나타나 있다. 1 W급 전력증폭기와 2 W급 전력증폭기의 설계 사양과 설계 결과를 <표 2-1>에 비교하였다.

<표 2-1> 전력증폭기 개발규격과 설계 결과의 비교.

설계 사양(specifications)	전력증폭기 회로 설계 결과
1 W급 전력증폭기 - $P_{1dB} > 30\text{dBm}$, Pgain > 10dB	1 W급 전력증폭기 - $P_{1dB} = 31.55\text{dBm}$, Pgain = 20.1dB
2 W급 전력증폭기 - $P_{1dB} > 33\text{dBm}$, Pgain > 10dB	2 W급 전력증폭기 - $P_{1dB} = 33.6\text{dBm}$, Pgain = 15.9 dB

제 2 절 InGaP HBT 전력증폭기 (PA) 제작 및 측정

1. InGaP/GaAs HBT 소자 제작

0.8 ~ 2.5 GHz 대역에서 2 W의 최대출력을 갖는 전력증폭 MMIC 칩 제작을 위하여 에미터층으로 InGaP 층을 갖고 베이스층으로 GaAs 층을 사용한 HBT 구조로 <표 2-2>의 에피웨이퍼를 사용하였다.

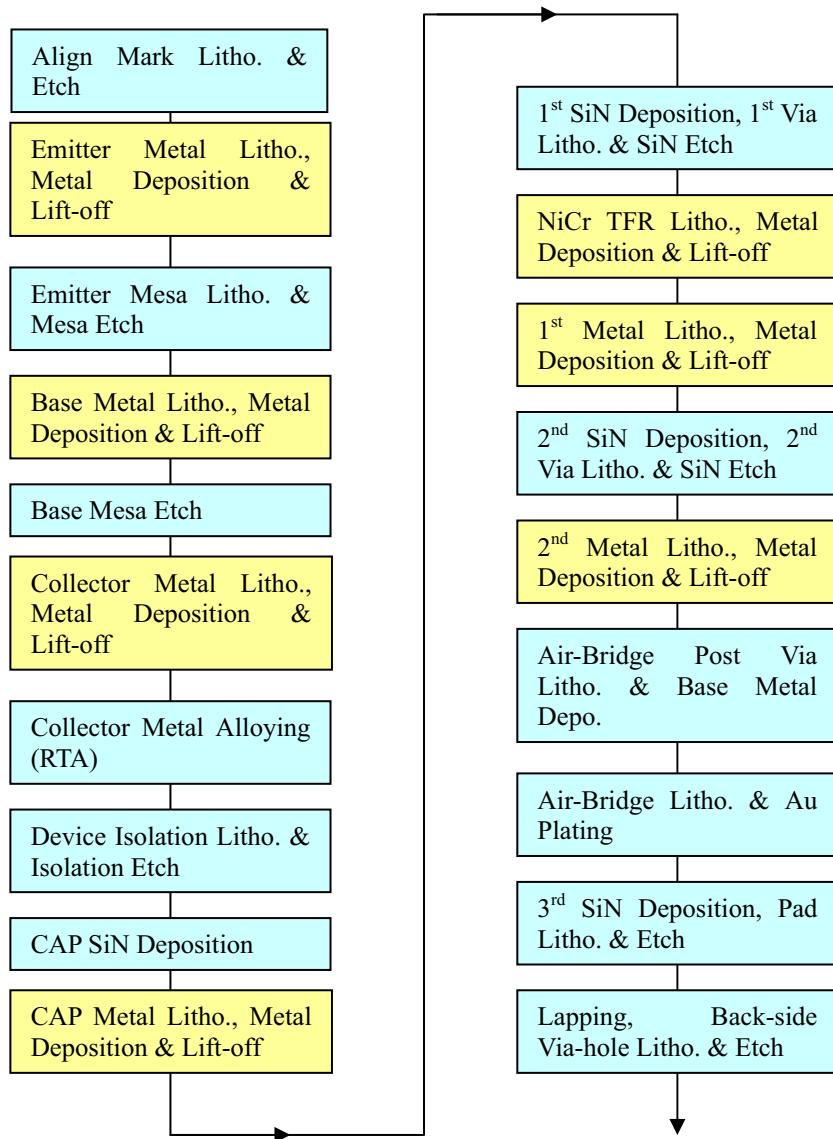
<표 2-2> InGaP/GaAs HBT 에피구조.

Layer	Material	Thickness (nm)	Doping (cm^{-3})
Emitter cap	n ⁺ -InGaAs	50	$>2 \times 10^{19}$
	n ⁺ -InGaAs → GaAs	50	$>2 \times 10^{19}$
	n-GaAs	150	4×10^{18}
Emitter	N-GaAs	50	5×10^{17}
	N-In _{0.5} GaP	50	5×10^{17}
Base	p ⁺ -GaAs	80	4×10^{19}
Collector	n-GaAs	850	1×10^{16}
Subcollector	n ⁺ -GaAs	500	4×10^{18}
Buffer	GaAs	1000	undoped
Substrate	GaAs	(620μm)	semi-insulated

* n-type dopant : Si or Te

** p-type dopant : C

InGaP/GaAs HBT 에피구조는 전력증폭기로서 작동시 안정성을 갖도록 파괴전압이 충분히 높도록 설계하였다. 즉, 에미터-컬렉터간 파괴전압 (Vceo)이 14V 이상으로서 동작전압(5V)의 약 2.8 배의 값을 갖는다. 이는 에피구조중 컬렉터층의 도핑 농도를 낮추고 두께를 증가시키므로서 가능하였다. <그림 2-9>는 본 연구에서 사용된 InGaP/GaAs HBT MMIC 제작 공정의 흐름도이다. 전면공정에 사용된 포토마스크의 수는 총 16 개였으며, 후면 비아홀 공정에 1 개의 마스크가 사용되었다.



<그림 2-9> InGaP/GaAs HBT MMIC 제작 공정 흐름도.

HBT 소자는 수직구조를 가지므로 다른 어떤 능동소자보다 제작 공정 중에 식각공정의 횟수가 많으며 식각깊이가 깊다. 따라서, 생산성을 고려할 때 웨이퍼간 또는 웨이퍼내의 위치에 따른 식각 균일성은 매우 중요한 요소로 안정화된 식각

공정의 사용이 매우 중요하다. 따라서, 생산성을 고려할 때 웨이퍼간 또는 웨이퍼내의 위치에 따른 식각 균일성은 매우 중요한 요소로 안정화된 식각 공정의 사용이 매우 중요하다. 본 연구에서는 습식식각 공정에서 발생하는 불균일성을 개선하고자 ICP(Inductively Coupled Plasma) 건식식각 공정을 주로 사용하였다. 반응가스는 BCl_3 를 사용하였으며 식각속도는 에피층에 따라 60 ~ 90 nm/min 내에서 변화하였다. 예외적으로 에미터층으로 사용된 InGaP 층의 식각은 HCl 용액으로 습식식각하였는데, 이는 GaAs 와의 선택적 식각 특성을 이용하여 전류이득 및 오프셋 전압의 균일도가 높은 소자를 얻는데 도움이 되기 때문이다.

에미터, 베이스 및 컬렉터 전극은 각각 Ti/Pt/Au, Pt/Ti/Pt/Au 및 AuGe/Ni/Au를 사용하였다. Ti/Pt/Au 와 Pt/Ti/Pt/Au는 오믹접합을 위해 열처리가 필요없으나, n^+ 도핑의 GaAs 층에 형성되는 AuGe/Ni/Au 컬렉터 전극의 경우에는 330°C에서 20sec 와 380°C에서 20sec 간 2 단계 열처리함으로써 낮은 접촉저항특성을 갖도록 하였다.

2. 수동소자 제작 및 후면 공정

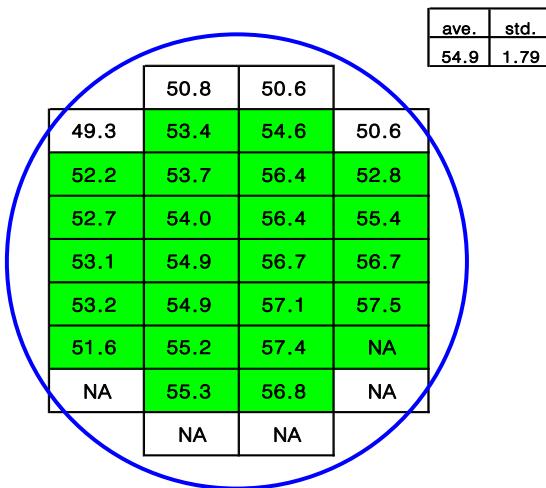
전력증폭기에 바이어스회로, 정합회로 등이 포함된 MMIC 제작을 위해 본 연구에서 사용된 수동소자는 인덕터, 커패시터, 저항이다. 커패시터는 금속(1st Metal)과 금속(CAP Metal) 사이에 규소질화물(Silicon Nitride)이 위치하도록 적층한 MIM(Metal Inductor Metal) 커패시터를 사용하였다. PECVD 방법으로 증착한 규소질화물의 두께는 100 nm이며 단위면적당($1000 \mu\text{m}^2$) 정전용량은 1pF 이다. 인덕터는 원형 또는 정방형의 나선형태로서 에어-브릿지 형태로 Au 도금 공정을 사용하여 제작하였다. 바이어스 회로 및 전력소자의 안정화 저항으로 사용된 박막저항은 NiCr 으로 제작되었다. 이 박막저항의 면저항은 20 ohm/sq.가 되도록 하였다.

1 W 급 이상의 전력증폭기는 사용중 발생하는 열량으로 인해 소자의 발진 및

고장을 일으킬 수 있다. 이는 전력증폭기의 신뢰성 측면에서도 고려되어야 할 중요한 요소로서 본 연구에서는 전면공정이 완료된 웨이퍼를 $100 \mu\text{m}$ 으로 얇게 하는 랩핑공정과 더불어, 전력소자에서 발생하는 열을 효율적으로 방출하고자 칩의 후면에서 비아홀을 뚫고 금도금한 형태의 후면 비아홀 형성 공정을 적용하였다. 한편으로 이러한 후면 비아홀은 패키징시 필요한 MMIC 칩의 전면에 위치한 접지 패드를 후면으로 전기적으로 연결하는 역할을 하여, 와이어 본딩 시 발생할 수 있는 불안정한 접지에 의해 발진을 방지할 수 있었다.

3. 웨이퍼내의 소자 특성 균일성

<그림 2-10>은 본 연구에서 제작된 웨이퍼의 각 필드의 PCM (Process Control Monitor)내에서 에미터크기 $2 \times 20 \mu\text{m}^2$ 인 기본소자의 전류이득의 분포를 보여준다.



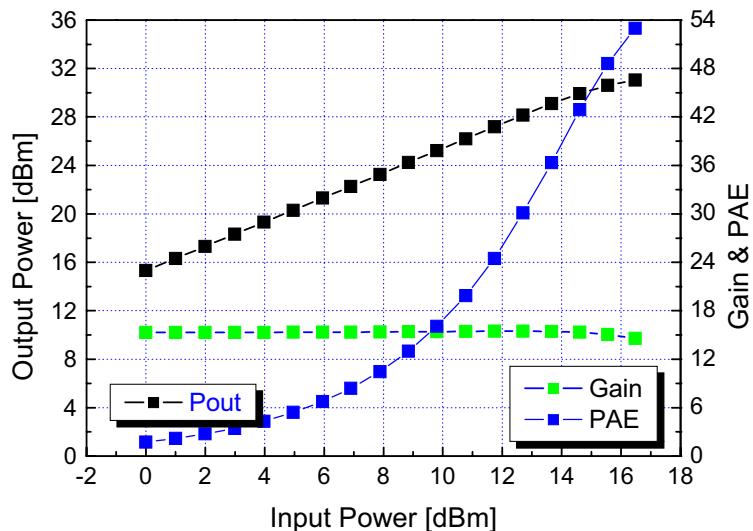
<그림 2-10> 4 인치 웨이퍼내에서 기본소자(에미터크기 $2 \times 20 \mu\text{m}^2$)의 전류이득 균일도 ($I_b=0.1\text{mA}$, $V_{ce}=1\text{V}$).

4 인치 웨이퍼에서 각 필드의 크기는 $19.5 \times 9.5 \text{ mm}^2$ 로서 웨이퍼의 가장자리를 제외하면 총 24 개의 필드가 존재한다 공통에미터(CE, common emitter) I-V 곡선

측정에서 베이스전류가 $100 \mu\text{A}$ 이고, 에미터-컬렉터 전압(V_{ce})이 1.0 V 일 때 전류이득 값을 측정하였다. 기본소자의 전류이득은 평균 54.9, 표준편차는 1.79로 전류이득 기준 $\pm 4\%$ 의 매우 우수한 균일도를 갖는 제작 공정임을 확인할 수 있었다.

4. 1 W급, 2 W급 전력소자의 측정 결과

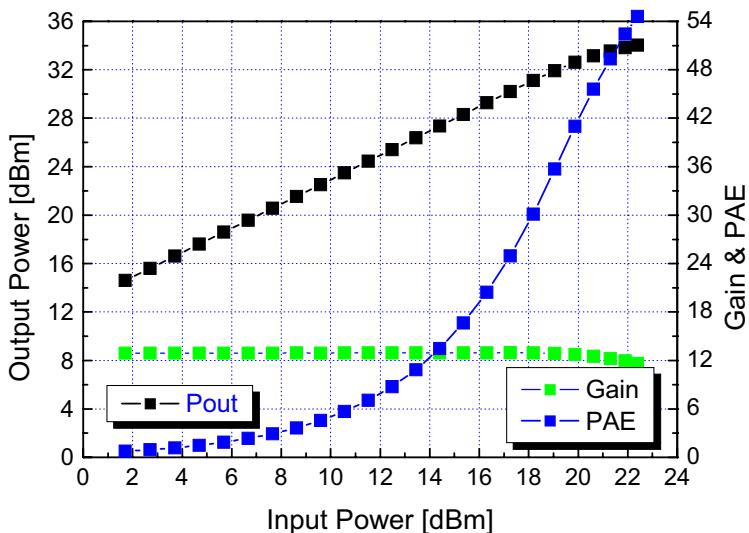
제작한 1 W급, 2 W급 전력소자의 측정 결과이다. 전력소자는 모두 SP-12 패키지를 사용하여 패키지를 하였으며 로드풀 시스템을 사용하여 측정하였다. 본 시험의 항목을 만족하기 위하여 전력소자를 출력단에 +5V를 인가한 상태에서 적절한 입력 전류를 고정하고, 낮은 곳에서부터 입력전력을 증가하여 P1dB를 전력소자의 출력 부분에서 확인하여 특성을 살펴 보았다.



<그림 2-11> 1 W급 전력소자 출력특성.

<그림 2-11>에 1 W급 전력소자의 출력 특성을 나타내었다. 출력단에 +5V를 인가한 상태에서 적절한 입력 전류를 고정하고, 낮은 곳에서부터 입력전력을 증가하여

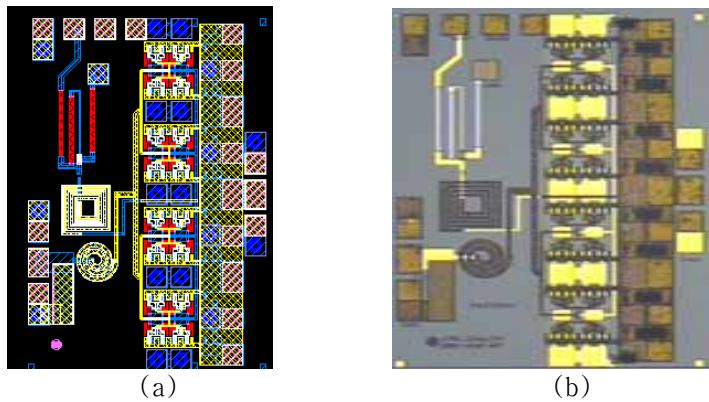
P_{1dB} 를 전력소자의 출력 부분에서 확인하여 특성을 살펴 보았다. 출력특성은 이득은 15.5, P_{1dB} 값은 31.1 dBm 이었다. <그림 2-12>에 2 W 급 전력소자의 출력특성을 나타내었다. 측정 한결과 이득은 12.9, P_{1dB} 값은 33.8 dBm 이었다.



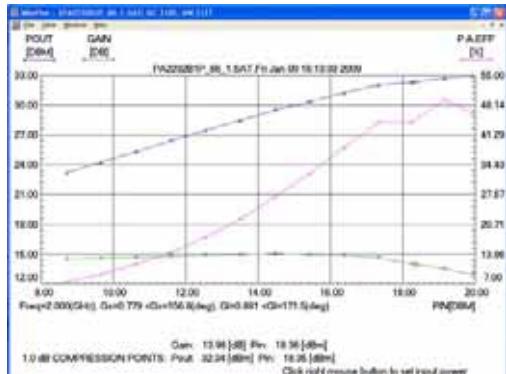
<그림 2-12> 2 W급 전력증폭기 출력특성.

5. 1 W급, 2 W급 전력증폭기의 측정 결과

설계된 1 W급 전력증폭기 MMIC회로의 크기는 $1.15 \times 1.7 \text{ mm}^2$ 로 <그림 2-13>은 제작된 칩의 사진을 보여준다. <그림 2-14>는 제작된 전력증폭기의 전력특성을 보여주는데 2 GHz에서 P_{1dB} = 32.34 dBm, P_{gain} = 15 dB, P.A.E. = 48%로 측정되어 우수한 특성을 보였다.

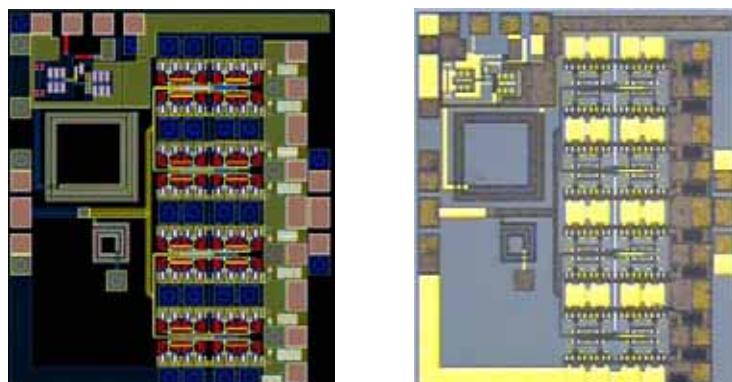


<그림 2-13> 제작된 1 W급 전력증폭기 회로의 레이아웃(a)과 칩 사진(b).



<그림 2-14> 제작된 1 W급 전력증폭기 전력특성.

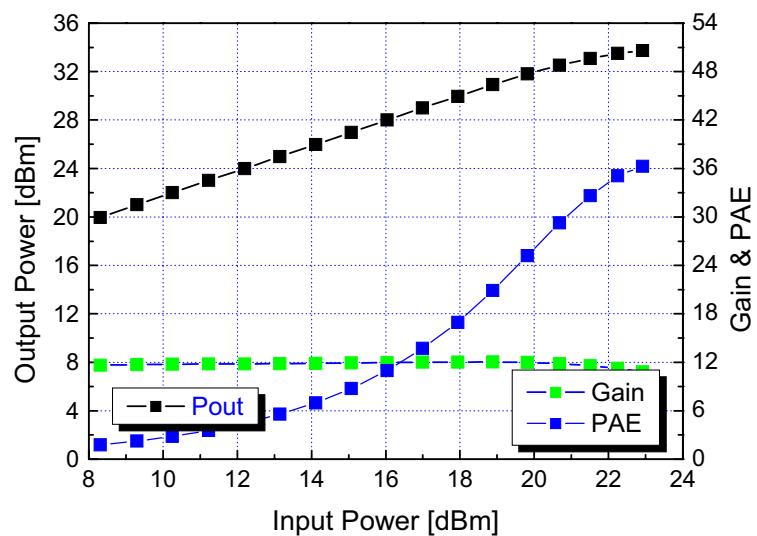
설계된 2 W급 전력증폭기 MMIC회로의 크기는 $1.55 \times 1.81 \text{ mm}^2$ 로 <그림 2-15>는 제작된 칩의 사진을 보여준다. <그림 2-16>은 제작된 전력증폭기의 전력특성을 보여주는데 2 GHz에서 $P_{1\text{dB}} = 33.6 \text{ dBm}$, $P_{\text{gain}} = 12 \text{ dB}$, P.A.E. = 36%로 측정되어 우수한 특성을 보였다. 설계결과와 비교해 보면 출력전력은 33.6 dBm으로 설계치와 같은 결과를 얻었으나 이득은 3.8 dB감소하였다. 또한, 실제 설계 시에는 입력단 바이어스 회로에 5V가 인가되도록 설계 되었으나 측정 결과는 전류값이 설계치 보다 증가하는 것을 볼 수 있는데 이러한 문제의 원인은 설계에 사용한 소자의 모델의 정확도가 부족한 것으로 생각된다.



(a)

(b)

<그림 2-15> 제작된 2 W급 전력증폭기 회로의 레이아웃(a)과 칩 사진(b).



<그림 2-16> 제작된 2 W급 전력증폭기 전력특성.

제 3 절 결 론

1 W급 및 2 W급 전력증폭기를 InGaP HBT를 기본소자로 하는 전력소자로 1단으로 설계 및 제작하였다. 바이어스회로를 부가하고 입력정합과 출력정합을 하여 설계한 후 출력정합은 off-chip에서 할 예정이므로 빼고 측정시 Power Load-pull 하여 결과를 얻었다. 1 W급 전력증폭기는 설계시 $P_{1dB} = 31.55 \text{ dBm}$, $P_{gain} = 20.1 \text{ dB}$ 이었으나 제작후 측정결과는 $P_{1dB} = 32.34 \text{ dBm}$, $P_{gain} = 15.0 \text{ dB}$ 로 P_{1dB} 는 증가하고 P_{gain} 은 감소하였다. 2 W급 전력증폭기는 설계시 $P_{1dB} = 33.6 \text{ dBm}$, $P_{gain} = 15.8 \text{ dB}$ 이었으나 제작후 측정결과는 $P_{1dB} = 33.6 \text{ dBm}$, $P_{gain} = 12.0 \text{ dB}$ 로 P_{1dB} 는 설계치와 같은 결과를 얻었으나 P_{gain} 은 감소하였다. 이는 소자의 모델의 정확도 향상과 측정시 나타나는 손실등을 감소시키면 개선될 것으로 생각된다. <표 2-3>에 전력증폭기의 개발규격과 설계 결과 및 측정 결과를 비교하였다.

<표 2-3> 1 W급, 2 W급 전력증폭기의 개발규격, 설계 결과, 측정 결과의 비교.

종류	항목	개발규격	설계 결과	측정 결과
1 W급 전력증폭기	P_{1dB}	$> 30 \text{ dBm}$	31.55 dBm	32.34 dBm
	P_{gain}	$> 10 \text{ dB}$	20.1 dB	15.0 dB
2 W급 전력증폭기	P_{1dB}	$> 33 \text{ dBm}$	33.6 dBm	33.6 dBm
	P_{gain}	$> 10 \text{ dB}$	15.8 dB	12.0 dB

제 3 장 이동통신 중계기용 PHEMT PA MMIC 개발

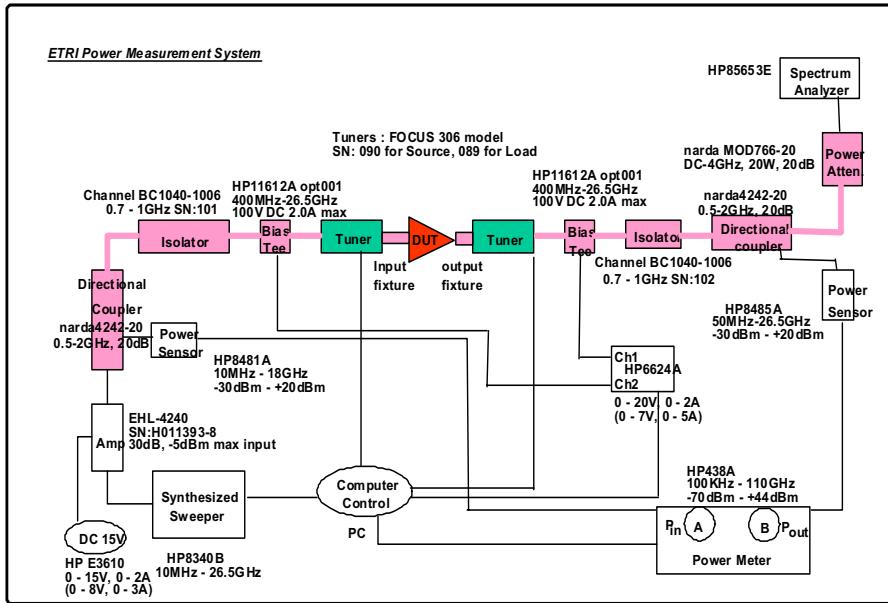
제 3 장 이동통신 중계기용 PHEMT PA MMIC 개발

제 1 절 2GHz 대역 PHEMT 전력증폭기 (PA) 설계

본 절에 사용된 pHEMT는 선형성, 전력이득, 가격경쟁력, 고효율, 주파수 측면에서 뛰어난 특성을 보이고 있기 때문에 무선 통신 분야에서 요구되어지는 많은 분야의 시스템 소자로서 예로부터 많이 사용되고 있는 소자이다. 따라서 장에서는 이러한 ETRI 표준공정인 0.8um pHEMT 공정을 이용하여 제작된 소자를 Source=Load Pull System으로 실측하여 모델링하고 이로서 전력증폭기를 설계하였다. 또한 이러한 증폭기는 범용소자로서 가격을 고려하여 저가 패키지인 SOT-89를 이용하여 패키지함으로 가격 경쟁력까지 고려하였다.

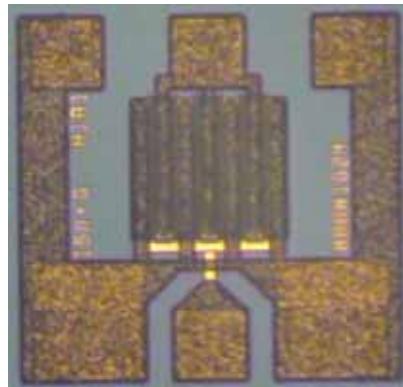
1. 전력 소자 모델링

전력소자는 소자 자체가 가지고 있는 비선형성의 특성때문에 정확한 모델의 예측이 어려워 실측에 의한 모델을 가지고 전력증폭기를 설계하였다. 다음 <그림 3-1>은 ETRI가 보유하고있는 캐나다 Focus사의 튜너를 이용한 Load-Souce Pull 방식의 측정 setup이며 이 시스템을 이용하여 소자 모델링을 하였다. 전력소자의 경우 입/출력 임피던스의 변화에 따라 최대 효율, 최대 이득, 최대전력등의 소자특성이 다르게 변할수 있으므로 아래 시스템을 이용하여 입/출력 임피던스를 적절히 변화시켜 소자가 가용할수 있는 최대 특성의 임피던스를 계산 하여 설계에 반영하였다.



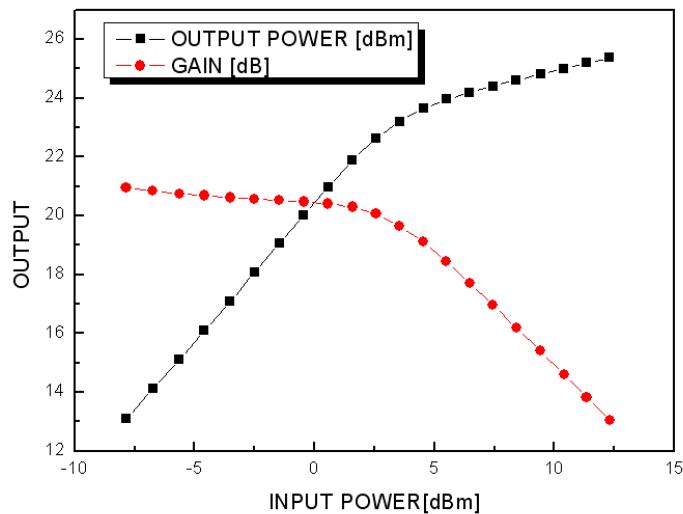
<그림3-1> ETRI Source-Load Pull Setup

측정에 사용된 소자는 게이트 길이 0.8μm인 ETRI pHEMT 표준공정으로 이루어 졌으며 총 게이트 면적은 150x6 μm이다. 아래 <그림 3-2>는 측정된 소자의 사진이다.



<그림3-2> pHEMT 전력소자의 사진

대부분의 pHMET 전력소자들은 게이트 바이어스가 음전압에서 동작하는 단점이 있다. 이는 시스템에서 양전압을 음전압으로 바꾸는 부가적인 회로가 필요함으로 회로 구성시 비용과 효율면에서 심각한 단점으로 지적되어왔다. 하지만 본 연구에 사용된 전력소자는 게이트 바이어스가 0 V에서 가장 우수한 특성을 내도록 적절히 임계전압을 조절하였다. 이에 게이트 전압 0 V, 드레인 전압 5 V에서 모델링을 하였으며 On-wafer 상에서 입력단 임피던스를 변화시키는 Source-Pull 방식을 이용하여 전력소자의 최대 전력특성을 측정한 결과 주파수 2 GHz에서 P1dB는 약 24 dBm, 이득 19 dB의 특성을 얻었다. 아래 <그림3-3>은 전력 특성을 도식한 그림이다.



<그림3-3> 전력소자의 전력 특성

2. 전력 증폭기 설계

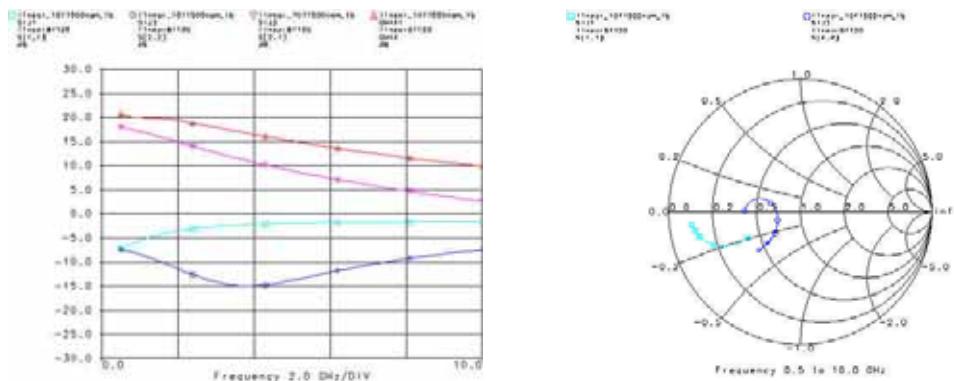
본 연구에서 설계된 전력증폭기는 회로의 발진가능성을 최소화하고 적절한 이득을 유지하며 입출력 산란계수들의 50Ω 정합을 목적으로 negative feedback 형태로 설계 되었다. 다음 <표3-1>은 설계된 전력증폭기의 주요특성이며 <그림3-4>, <그림 3-5>는 각 산란계수 특성과 레이아웃이다.

<표3-1> 설계된 전력증폭기 특성

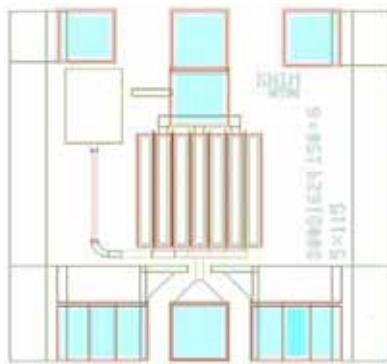
Frequency	GHz	2
Gmax	dB	19
Power Gain	dB	18
P1dB	dBm	24
OIP3*	dBm	> 40 dBm

* OIP3 measured with two tones at an output power of 10dBm/tone separated by 10MHz.

The suppression on worst case IM3 product is used to calculation the OIP3 by 2:1 rule.



<그림3-4> 설계된 전력증폭기의 산란계수



<그림3-5>설계된 전력증폭기의 레이아웃

제 2 절 PHEMT 전력증폭기 (PA) 제작

1. SiNx 박막을 이용한 T-형 게이트 공정 및 능동소자 제작

pHEMT 전력소자를 높은 주파수 대역까지 사용하기 위해서는 제작공정이 복잡하지 않고 고비용 공정을 포함하지 않는 등 양산성을 저해하지 않는 조건에서 차단주파수와 잡음특성, 이득특성을 개선하여야 한다. 트랜지스터의 차단주파수는 일반적으로 (식 3-1)과 같이 나타내어진다. 소오스-게이트 캐패시턴스 (C_{gs})와 트랜스컨덕턴스 (g_m)는 (식 3-2)와 (식 3-3)처럼 트랜지스터의 구조적치수 (L_g , Z_g , X)와 반도체의 물리적상수 (ϵ , v_{sat})등과 관계지울 수 있다. (식 3-2)와 (식 3-3)을 (식 3-1)에 대입하여 간략화 하면 최종적으로 차단주파수, f_T 는 (식 3-4)와 같이 FET의 구조적 물리치수 등으로 표현이 가능하다. 그리고 f_{max} 는 (식 3-5)로 표현이 가능하므로, 차단주파수를 향상시키기 위해서는 1) g_m 을 높이고 C_{gs} 를 줄여야 하고, 최대 진동주파수를 향상시키기 위해서는 저항 특히 2) 게이트 저항 (R_g)의 크기를 줄여야 함을 알 수 있다.

(식 3-1)

$$f_T = \frac{g_m}{2\pi(C_{gs} + C_{gd})} \cong \frac{g_m}{2\pi \cdot C_{gs}}$$

(식 3-2)

$$\begin{aligned} C_{gs} &= \frac{\varepsilon \cdot Z_g \cdot L_g}{d} \cdot \left[1 + \frac{X}{2L_g} - \frac{2d}{L_g + 2X} \right] \\ &\cong \frac{\varepsilon \cdot Z_g \cdot L_g}{d} \end{aligned}$$

(식 3-3)

$$g_m \cong \frac{\varepsilon \cdot v_{sat} \cdot Z_g}{d}$$

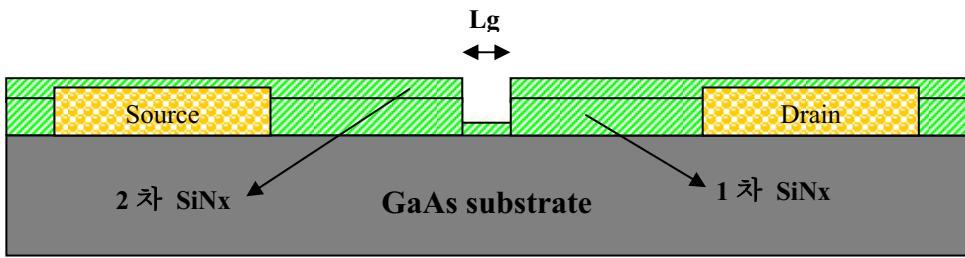
(식 3-4)

$$f_T \cong \frac{v_{sat}}{2\pi \cdot L_g}$$

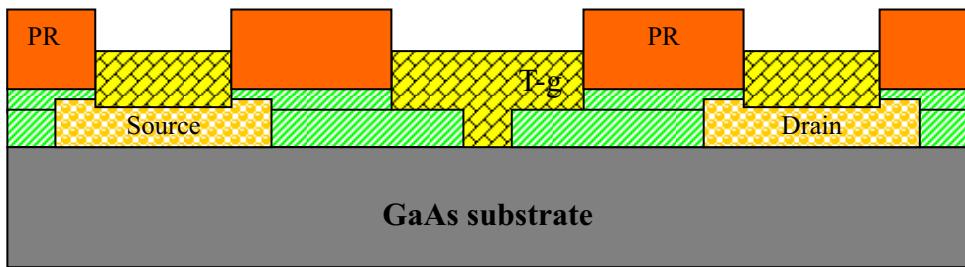
(식 3-5)

$$f_{\max} = \frac{f_T}{2} \left(\frac{r_o}{R_g + R_i} \right)$$

이러한 요구 조건을 동시에 충족시킬 수 있는 게이트의 구조가 본 연구에서 적용된 SiNx 박막을 이용한 T-형 게이트 구조로, 제조 방법은 <그림 3-6>과 같다. 먼저 <그림 3-6>의 (가)와 같이 소오스와 드레인 전극을 형성한 후 게이트 길이를 정의하기 위한 리소그래피와 건식 식각 (RIE) 공정을 수행하여 리소그래피 공정에 의해 정의된 패턴의 길이를 SiNx 박막 상에 전사한다. 여기서, 리소그래피와 건식식각에 의해 정의된 패턴의 길이가 게이트 길이에 해당하게 되는데, 리소그래피와 건식식각에 의해 정의된 패턴의 길이보다 게이트 길이를 축소하려고 할 때는 2차 SiNx 박막을 증착한다. 그리고, <그림 3-6>의 (나)와 같이 2차 리소그래피 (T-형 게이트용)를 형성한 후 SiNx 박막을 식각한 후 게이트 금속을 증착하면 게이트 길이가 0.5um 또는 0.8um 인 T-형 게이트 pHEMT 가 제작된다.



(가) SiNx 유전체위에 게이트 길이(L_g) 정의한 후 건식식각된 형상



(나) 2 차 PR 과 SiNx 유전체 막을 이용하여 형성된 T-형 게이트 형상

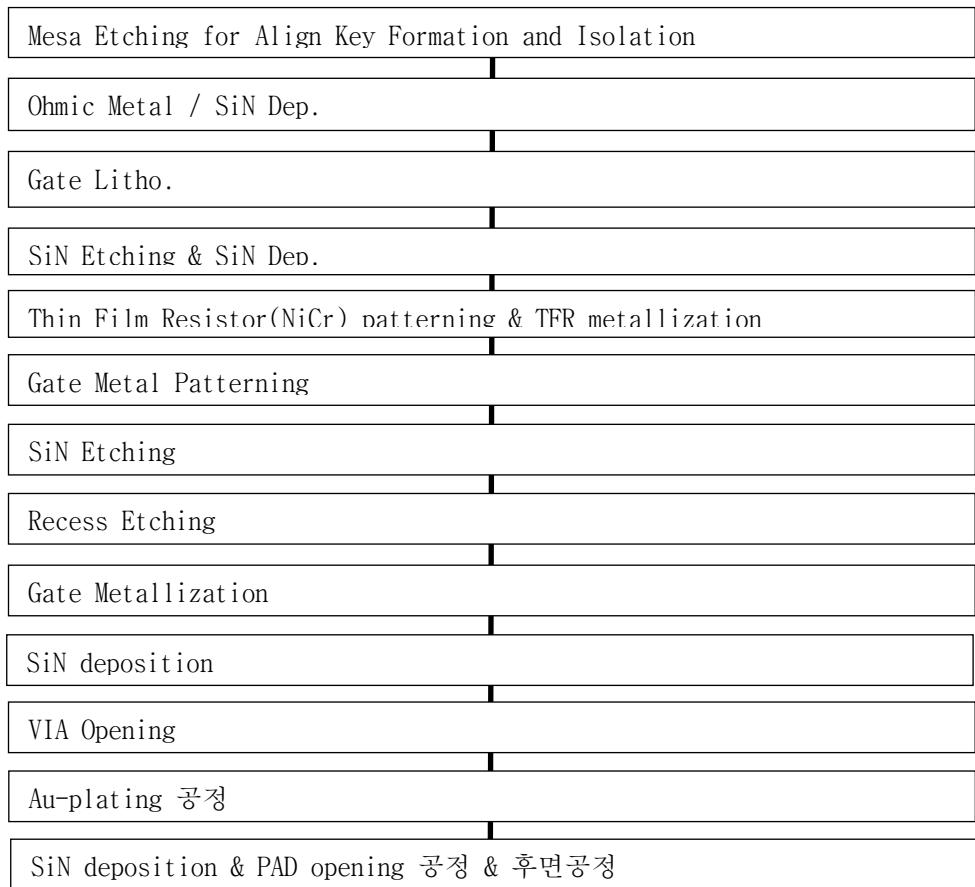
<그림 3-6> SiNx 유전체 박막을 이용한 T-형 게이트 형성을 위한 공정단면도

<그림 3-7>는 본 연구과정에서 수행된 pHEMT 전력소자의 제작 과정을 나타낸 것이다. 먼저 전력소자 및 전력증폭기(PA)를 제작하기 위한 Epi. 기판에 능동소자의 활성층 영역을 정의하고, 다른 활성층 영역과 전기적으로 분리시키고, 아울러 stepper 용 align key 를 형성시키기 위하여 Mesa 식각을 한 후 저항성 접촉영역이 될 소오스와 드레인 영역을 정의한다. 음익 금속 (AuGe/Ni/Au)을 진공 증착한 후 열처리를 수행하고, 플라즈마 화학증착법 (PECVD; Plasma Enhanced Chemical Vapor Deposition)에 의해 SiNx 막을 증착한 후 게이트 길이를 정의해 주는 게이트 리소그래피 공정을 수행한다. 게이트 리소그래피 공정에 의해 정의된 식각 패턴 상의 SiNx 박막을 건식식각법을 이용하여 식각하고, SiNx 박막 상에 전사된 패턴 길이보

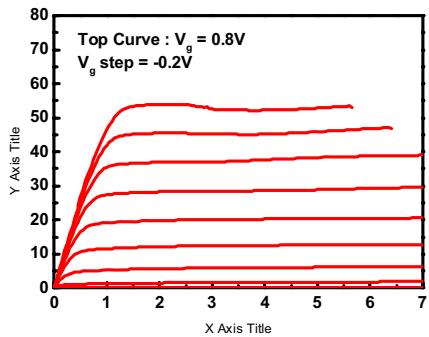
다 게이트 길이를 축소하려고 할 때는 2차 SiNx 박막을 증착한다. 이때 SiNx 절연막의 식각 공정은 절연막의 식각에 의해 노출되는 기판이 트랜지스터의 게이트 길이에 해당하므로 정확한 패턴의 형성과 함께 게이트 패턴이 정확히 전사되어야 하며, 또한, 절연막의 식각과 함께 노출되는 게이트 영역의 기판에 가해지는 손상이 쉽게 채널 특성을 변화 시킬 수 있으므로 이를 최소화하여야 한다. 이러한 절연막의 식각 공정에서 식각 도중 under-cut 이 나타나지 않도록 CF₄ 단일가스 또는 CF₄/O₂ 혼합가스를 이용하여 식각하였다. 이후 TFR(Thin Film Resistor) 공정을 수행하고, 게이트 금속이 증착될 부분을 포토레지스트로 정의하기 위한 리소그래피 공정 후, 잔류 절연막을 건식식각법을 이용하여 식각하고, 기판을 리세스 식각하게 되는데 이때 식각되는 정도에 의해 트랜지스터의 임계전압 (threshold voltage; V_{th})이 정의된다. 기판 식각 후 Ti/Pt/Au 금속을 증착하고 불필요한 부분을 리프트-오프 함으로써 게이트를 형성하면 트랜지스터가 제작되고 그 후 Air-bridge 배선의 제작을 포함하는 Au-plating 공정을 수행하고, 공정보호막의 증착과 pad 형성으로 소자제작이 완성된다. 전면 공정을 통한 소자제작 후, 후면 공정에서는 wafer 두께를 약 80um 로 맞추었고, wafer 후면의 전면에 Ti/Au를 증착하였다.

이와 같이 전력소자 및 전력증폭기(PA)를 제작하기 위한 SiNx assisted T-gate 공정과 보호막의 형성으로 게이트 측면 채널 손상이 없도록 하여 제작된 AlGaAs/InGaAs pHEMT 의 전형적인 DC 특성들을 <그림 3-8>에 나타낸다. <그림 3-8(가)>는 I-V 곡선 (총게이트폭 150 um)을 <그림 3-8(나)>는 Transconductance 곡선 (총게이트 폭 150um)을, 그리고 <그림 3-8(다)>는 게이트-드레인 항복전압 특성 (총게이트 폭 300 um)을 나타낸다. 소자의 임계전압 (또는 pinch-off 전압)은 - 0.8 V 정도이며, 트랜스컨덕턴스 값은 V_{gs}=0V 에서 250 mS/mm 이상으로 매우 우수하였으며, 게이트-드레인 전극 사이의 항복전압은 전류밀도를 1uA/um 로 정의할 경우 -19 V 정도 수준으로 0.8um 또는 0.5um AlGaAs/InGaAs pHEMT 의 경우 매우 높은 값으로, 이는 pHEMT 에피구조의 최적화와 비대칭적 게이트 구조 배치에 기인한다. ETRI pHEMT MMIC Library 에서 제공하는 소자는 능동소자 (pHEMT), 수동소자 (R, L, C)

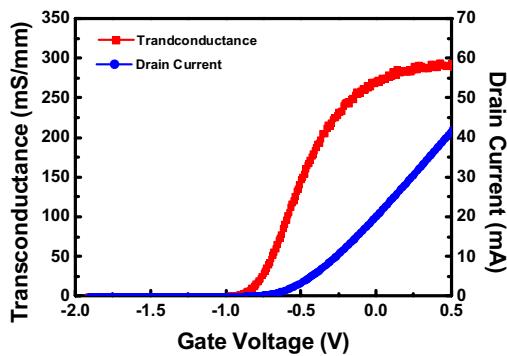
를 포함하고 있으며, 총 9 장의 Mask로 제작된다. NiCr 저항체와 Ti/Pt/Au gate 금 속의 증착에는 음각의 마스크가 사용된다.



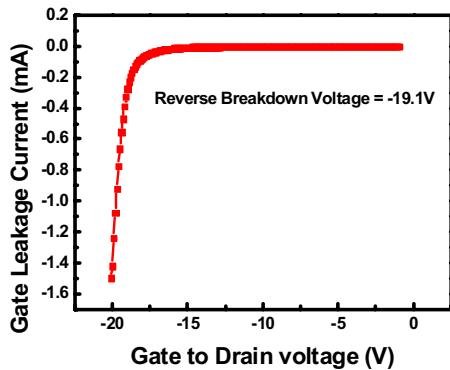
<그림 3-7> AlGaAs/InGaAs pHEMT 공정의 흐름도



(가) F8018 w36 I-V curve (Total gate width = 150um x 1)



(나) F8018 w36 Transconductance & drain current curve ($V_{ds} = 3V$, Gate width = 150um x 1)



(다)

<그림 3-8> AlGaAs/InGaAs pHEMT 의 전형적인 DC 특성들: (가) I-V 곡선 (총게이트 폭 : 150 um); (나) Transconductance 곡선 (총게이트 폭 : 150 um); (다) 게이트-드레인 항복전압 특성 (총게이트 폭 : 150 um x 2)

2. 수동 소자 제작

현재 ETRI AlGaAs/InGaAs pHEMT 전력소자 및 전력증폭기(PA) 제조공정에서 사용되는 수동소자는 저항(NiCr)과 캐패시터 (SiN 유전체 MIM형)를 사용한다. NiCr 저항은 Thermal Evaporator을 이용하여 NiCr 금속을 증착하여 제작하는데, 금속 박막저항으로 이용되는 여러 가지 물질 중 NiCr은 우수한 재현성과 선형성을 바탕으로 널리 이용되고 있으며, 본 연구에서도 낮은 저항 값을 갖는 저항체로 이용하고 있다. 현재 ETRI Library는 NiCr 저항의 저항 특성을 $20 \Omega/\text{sq.}$ 로 유지 관리하고 있다. 캐패시터는 1차 전극은 Ti/Pt/Au를 사용하고 유전체는 PECVD로 증착된 SiN 박막을 사용하고 2차 전극은 도금된 금을 이용하는 전형적인 MIM (Metal-Insulator-Metal) 구조를 가진다. 이러한 MIM (Metal/Insulator/Metal) 구조의 SiNx 캐패시터를 적용하는 현재까지의 ETRI 캐패시터 라이버러리에서는 절연물질의 박막 두께를 1000 \AA 이하로 얇게 형성하여 단위면적 당 캐패시턴스를 $0.6 \text{ fF}/\mu\text{m}^2$ 의 값을 유지하도록 제작되고 있으며, 오차가 10% 이내로 유지되고 있어 설계에 따른 어려움을 나타내고 있지 않다. 뿐만 아니라 1000 \AA 두께의 절연막으로 제작된 MIM 캐패시터는 20 V 이상 충분히 큰 항복 특성을 나타내고 있어, 전력 증폭기(PA)를 포함하는 pHEMT MMIC 제작에 사용이 가능하다.

제 3 절 PHEMT 전력증폭기 (PA) 측정 및 평가

단위 게이트 길이 0.8 μm ETRI 4인치 pHEMT 화합물 표준공정으로 제작된 전력증폭기를 저가인 SOT-89 타입으로 패키지하여 그 특성을 측정하였다. 다음 <그림3-9> 은 제작된 전력증폭기와 패키지된 전력증폭기의 사진이다.



<그림3-9> 제작된 전력증폭기 사진

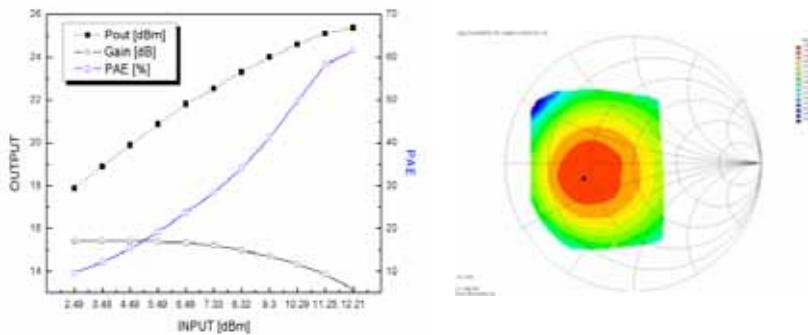
1. 전력 증폭기 측정

제작된 전력증폭기는 상온 25도에서 Source Pull 전력 측정을 하였으며 아래 <표 3-2>는 측정된 전력증폭기의 주요 특성들이다.

<표3-2> 전력증폭기 주요 특성

Parameters	Units	Min.	Typ.	Max.
Frequency	MHz		2000	
Gain	dB	14.5	15	16.5
S11	dB	-6	-8	-10
S22	dB	-5	-8	-10
OP1dB	dBm	23	24	25
OIP3	dBm		40	
NF	dB		1.6	
Voltage	V		5	

아래 <그림3-10>은 측정된 전력증폭기의 전력 특성과 Source Pull의 이득 Contour를 도식한 그래프 이다.



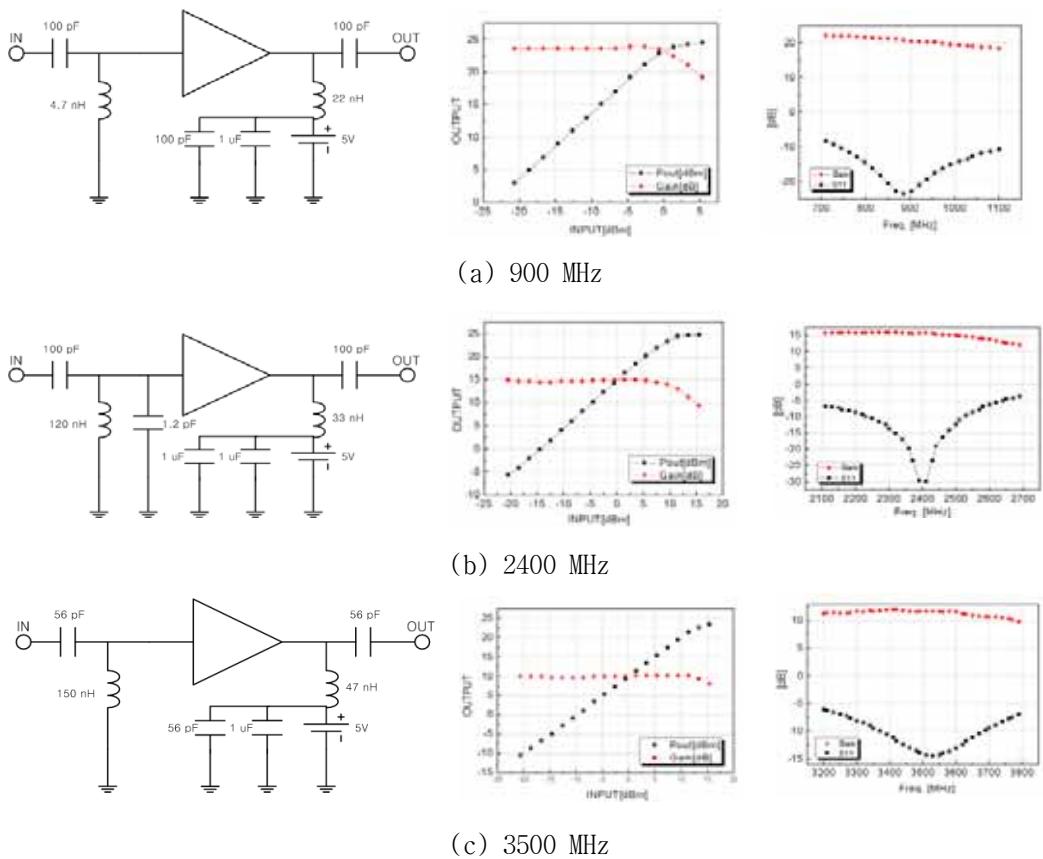
<그림3-10> 전력증폭기의 전력특성과 이득 Contour

2. 전력증폭기 실장 테스트

본 연구의 결과물은 수요자 중심 화합물 기반장화의 목적임으로 주로 시장에서 요구되어지는 주파수별로 evaluation board 를 만들어 실장 테스트를 진행 하였고 다음 <표 3-3>은 각 주파수별 특성값이며 아래 <그림3-11>은 특성값을 도식한 그래프와 회로도이다.

<표3-3> 기관 실장 측정

Frequency [MHz]	900	2400	3500
Gain [dB]	20	15	10
S11 [dB]	-22	-20	-14
P1dB [dBm]	24	24	23
NF [dB]	1.7	2.1	3.2
OIP3 [dBm]		40	
Bias [V]		5	



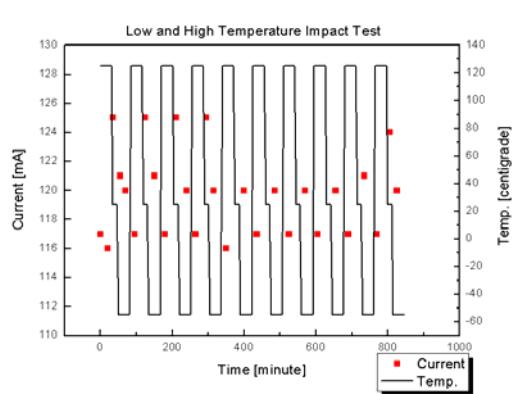
<그림3-11> 각 주파수별 실장 테스트 결과와 회로도

3. 신뢰성 테스트

본 연구결과물인 전력 증폭기는 주로 실내외의 기지국등에 많이 사용되어지는 증폭기로 신뢰성 테스트가 필수적이다. 따라서 기판에 실장된 증폭기의 신뢰성을 시험하였으며, 테스트는 전자통신연구원의 신뢰성 실험실에서 바이어스가 인가된 상태에서 온도 변화에 따른 전류변화를 측정하였다.

가. 온도 충격 신뢰성 테스트

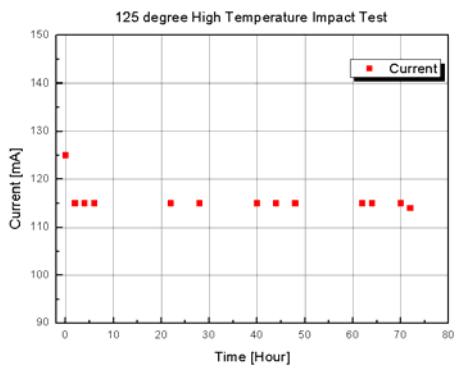
온도 충격을 테스트하기 위하여 바이어스가 인가된 상태에서 섭씨 125도에서 30분, 25도에서 10분, -55도에서 30분의 총 10 사이클을 시행하였다. 전류 변화는 매우 일정하여 온도가 올라가거나 내려갈 때 약간의 전류량의 감소가 발생하여 약간의 이득 감소가 예상되어지나 이는 일반적인 현상이고 그 오차범위가 매우 미약하였다. 또한, 다시 상온이 되었을 시 전류량이 원상복귀되어 전력증폭기의 신뢰성에는 매우 안정하다는 결론을 내렸다. 다음 <그림3-12>는 시간에 따른 온도변화와 전류변화를 도식한 그래프이다.



<그림3-12> 온도 충격 테스트

나. 고온 신뢰성 테스트

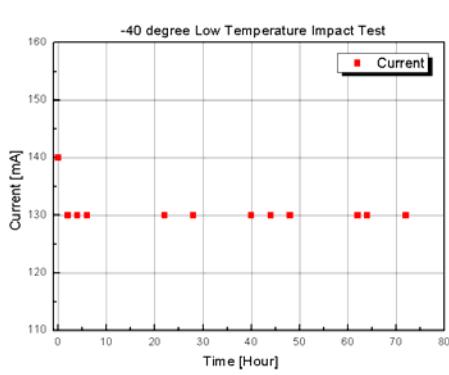
고온 온도 테스트는 전력증폭기가 실장된 기판을 섭씨 125도에서 3일동안 바이어스를 가한 상태에서 전류 변화량을 전자통신연구원 신뢰성 실험실에서 측정하였으나, 온도충격 테스트와 마찬가지로 상온과 비교했을 때 전류가 약간 감소한 상태로 일정한 상태로 측정되어 역시 매우 안정한 결과를 얻었다. 아래 <그림3-13>은 시간에 따른 전류 변화량을 나타내는 그래프이다.



<그림3-13> 고온 테스트

다. 저온 신뢰성 테스트

저온 테스트는 전력증폭기가 실장된 기판을 섭씨 -40도에서 3일 동안 바이어스를 가한 상태에서 전류 변화량을 전자통신연구원 신뢰성 실험실에서 측정하였으나 마찬가지로 상온과 비교했을 때 전류가 약간 감소한 상태로 일정한 상태로 측정되어 역시 매우 안정한 결과를 얻었다. 아래 <그림3-14>은 시간에 따른 전류 변화량을 나타내는 그래프이다.



<그림3-14> 저온 테스트

제 4 절 결 론

게이트 길이 0.8 μm ETRI pHEMT 4인치 화합물 공정을 이용하여 전력 소자를 개발 하였으며, 공정상 그 특성은 임계전압 (또는 pinch-off 전압)은 -0.8 V정도이며, 트랜스컨덕턴스 값은 $V_{\text{gs}}=0\text{V}$ 에서 250 mS/mm 이상, 게이트-드레인 전극 사이의 항복전압은 전류밀도를 $1\text{uA}/\mu\text{m}$ 로 정의할 경우 -19 V 정도였다.

이러한 공정을 바탕으로 총 게이트 면적 900 μm 인 소자를 개발 하여 Source-Loss Pull 기법으로 모델링하고 설계에 반영하여 저가 패키지인 SOT-89 타입으로 패키지하였다. 이 증폭기는 24 dBm의 P1dB와 이득이 900 MHz에서 20 dB, OIP3 40 dBm의 우수한 특성을 보였으며 각각의 상용화 된 주파수로 실장 테스트를 거쳐 신뢰성 테스트까지 완료하였다.

향후 이러한 전력증폭기는 외산 위주의 전력증폭기를 대체 할 것으로 예상되어진다.

제 4 장 저잡음 MHEMT 소자 개발

제 4 장 저잡음 MHEMT 소자 개발

제 1 절 저잡음 MHEMT 공정 및 소자개발

1. 서 론

InP 기판을 기본으로 한 InAlAs/InGaAs HEMT 소자는 높은 차단주파수특성, 우수한 잡음특성을 보여 밀리미터파 대역의 MMIC 제작에 널리 사용되고 있다. 그러나 InAlAs/InGaAs InP HEMT 소자는 GaAs 기판을 기본으로 한 AlGaAs/InGaAs HEMT 소자에 비해서 기판의 가격이 비싸고, 상대적으로 깨어지기 쉬워서 4 인치 이상의 InP wafer를 안정적으로 사용하기가 곤란하다. 이러한 문제를 해결할 목적으로 제안된 것이 MHEMT(Metamorphic InAlAs/InGaAs HEMT)구조로서 GaAs 기판위에 metamorphic buffer 층을 성장하여 lattice mismatch을 완화한 후 InAlAs/InGaAs HEMT 구조의 active 층을 성장한 것이다. 본 연구에서는 게이트 길이가 $0.1\mu\text{m}$ 인 저잡음 MHEMT 소자를 개발하여 DC와 RF 잡음특성을 조사하였다.

2. 저잡음 MHEMT 공정 및 소자 개발

<그림 4-1>은 분자선 에피택시 장치(MBE)를 사용하여 나타낸 것과 같은 GaAs MHEMT 에피구조를 나타낸 것이다. MHEMT 에피구조 성장은 우선 반절연성 GaAs 기판에 metamorphic 구조의 undoped InAlAs 완충층을 성장하고 InAlAs 완충, InGaAs 채널을 차례로 성장하였다. 이어서 InAlAs의 spacer 층과 면도핑층을 성장한 다음에 Schottky gate 층으로는 doping을 하지 않은 InAlAs 층을 사용하였다. MHEMT 소자에서 낮은 오믹저항을 얻기 위해서 $5 \times 10^{18}/\text{cm}^3$ 으로 도핑한 InGaAs 층이 사용되었다. 성장된 MHEMT 기판을 Hall 장치로 측정한 결과로부터 상온(300K)에서 2DEG 층의 carrier 농도는 $3.2 \times 10^{12}/\text{cm}^2$ 이고 전자의 이동도는 $9,100 \text{cm}^2/\text{V}\cdot\text{sec}$ 인 것으로 나타났다.

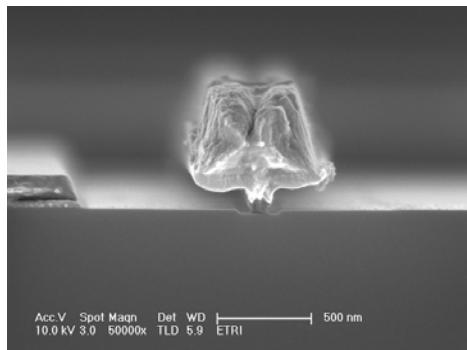
본 연구에서 제작한 MHEMT는 게이트길이가 $0.1\mu\text{m}$ 이고 게이트폭은 $100\mu\text{m}$ 이

다. 소스와 드레인간의 간격은 $2.0\mu\text{m}$, 소스와 게이트간의 간격은 $1\mu\text{m}$ 으로 되어 있다. MHEMT 소자제작은 소자격리, 오믹접촉 전극형성, 게이트 패턴형성 및 리세스 식각, Schottky 게이트 전극등의 공정 순서로 진행하였다.

Layer thickness	Material: In content
Cap layer	InGaAs:0.53
Schottky layer	InAlAs:0.52
Delta doping	-
Spacer layer	InAlAs:0.52
Channel, 25nm	InGaAs:0.53~0.6
Device buffer	InAlAs:0.52
Metamorphic buffer	InAlAs: from 0 to 1 grading
Substrate	GaAs

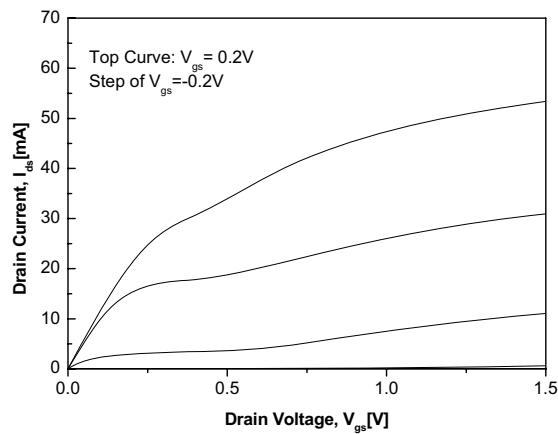
<그림 4-1> GaAs 기판을 사용한 InAlAs/InGaAs MHEMT의 애파구조.

GaAs MHEMT 소자는 인산계 식각용액을 사용하여 2DEG 층 아래까지 메사 식각하여 active 소자영역을 정의하였다. 다음에 전자선 증착기로 AuGe/Ni/Au 오믹금속을 증착한 후 급속열처리 장치를 사용하여 N_2 분위기에서 열처리하여 오믹접촉전극을 형성하였다. 전자선 직접노광 장치를 사용하여 $0.1\mu\text{m}$ 금 게이트 패턴을 형성하고 succinic acid 습식 식각용액을 사용하여 InGaAs 오믹층을 선택적으로 식각하여 게이트 리세스공정을 수행한 다음에 전자선 증착기로 Ti/Pt/Au 를 증착하고 리프트 오프하여 MHEMT 소자의 Schottky 게이트전극을 형성하였다. <그림 4-2>은 $0.1\mu\text{m}$ MHEMT 소자의 T- 게이트 단면을 나타낸 것이다. 본 연구에서는 succinic acid 습식 식각용액으로 게이트 리세스하여 게이트 길이가 $0.1\mu\text{m}$ 인 MHEMT 소자를 제작하여 DC 와 RF 잡음특성을 조사하였다.

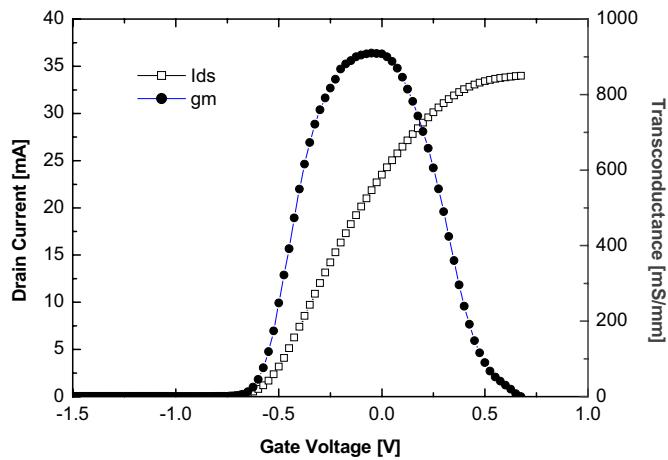


<그림 4-2> $0.1\mu\text{m}$ MHEMT 소자의 T- 게이트 단면.

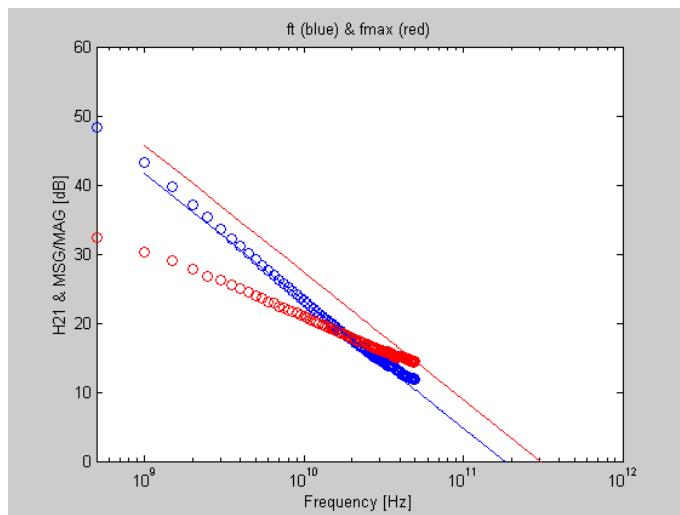
<그림 4-3>는 $0.1\mu\text{m}$ 급 MHEMT 소자의 I-V 특성을 나타낸 것으로 드레인전압 1.5V에서 게이트 전압을 0V에서 -0.2V 간격으로 변화시키면서 드레인 전류를 측정한 것이다. 게이트 전압이 0V일 때 최대포화전류 I_{dss} 는 28mA이다. <그림 4-4>은 게이트 전압에 대한 상호전달전도도 특성을 나타낸 것으로 최대 transconductance (g_m)는 970mS/mm이고, V_{th} 는 -0.6V이었다.



<그림 4-3> $0.1\mu\text{m}$ MHEMT 소자의 I-V 특성.



<그림 4-4> $0.1\mu\text{m}$ MHEMT 소자의 transconductance 특성.

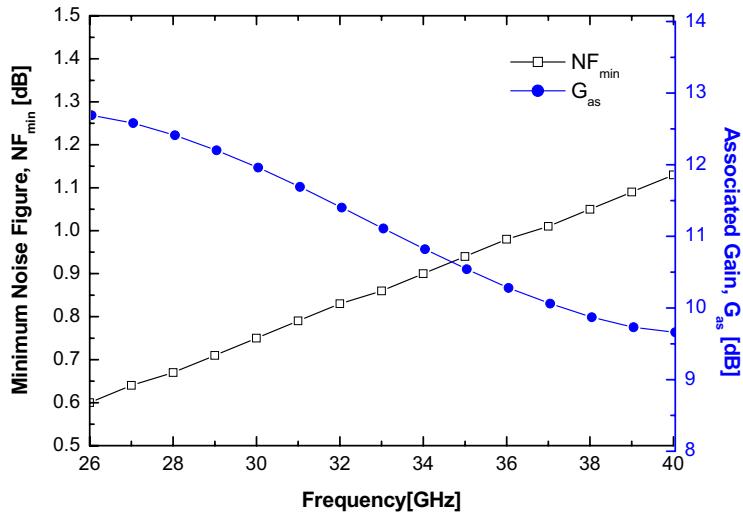


<그림 4-5> $0.1\mu\text{m}$ MHEMT 소자의 주파수에 따른 h_{21} 과 MSG/MAG 변화

<그림 4-5>은 게이트 길이가 $0.1\mu\text{m}$ 이고 폭이 $100\mu\text{m}$ 인 MHEMT 소자에 대해
서 게이트 전압이 0.1V 이고 소스-드레인 전압이 1.5V 일 때 주파수에 따른 전류이
득의 변화를 측정한 것으로 전류이득을 -20 dB/decade 로 외삽하여 구한 차단주파

수 (f_T)는 185 GHz로 우수한 고주파특성을 나타내었다. 또한 주파수에 따른 MSG/MAG의 변화로 부터 구한 최대공진 주파수 (f_{MAX})는 300 GHz이다.

<그림 4-6>은 게이트 길이가 $0.1\mu\text{m}$ 이고 폭이 $100\ \mu\text{m}$ 인 MHEMT 소자의 주파수에 따른 잡음지수와 이득의 변화를 보여 주고 있으며, 측정주파수 26 GHz에서 0.6 dB의 최소 잡음지수와 12.8 dB의 잡음이득 특성을 보였다.



<그림 4-6> $0.1\mu\text{m}$ MHEMT 소자의 주파수에 따른 잡음지수와 이득 변화.

제 2 절 결론

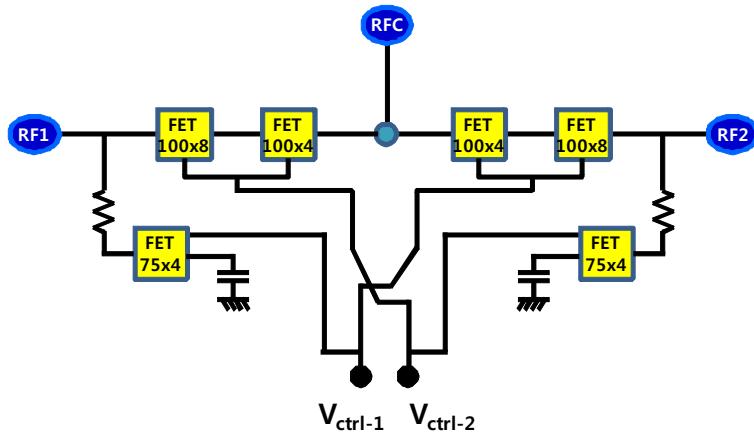
본 연구에서는 $0.1\mu\text{m}$ 급 저잡음MHEMT소자를 개발한 후 DC와 RF잡음특성을 조사하였다. 제작한 MHEMT($2f100\mu\text{m}$) 소자는 970mS/mm 의 최대 transconductance와 -0.6V 의 threshold voltage, 185GHz의 차단주파수을 보였고, 측정주파수 26 GHz에서 0.6 dB의 최소 잡음지수와 12.8dB의 잡음이득 특성을 보였다.

제 5 장 범용 PHEMT SPDT 스위치 개발

제 5 장 범용 PHEMT SPDT 스위치 개발

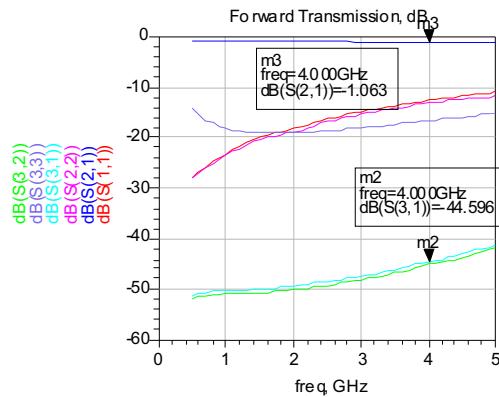
제 1 절 PHEMT SPDT 설계

칩 사이즈를 줄이고 아이솔레이션을 증대시키기 위하여 시리즈-센트 구조를 선택하였으며, 출력포트의 50Ω 정합을 위하여 NiCr 박막 저항을 이용하여 피드백 회로를 구현하였다. <그림 5-1>은 설계도를 보여준다.



<그림 5-1> 범용 SPDT 스위치 회로(ver.1.0)도

기본적인 schematic을 이용하여 Libra를 이용하여 1차적인 최적화 (optimization)를 수행한 후 ADS 회로 시뮬레이터를 함께 이용하여 설계하였다. <그림 5-2>는 회로 시뮬레이션 결과를 보여준다. 관심 주파수 대역(0.5 GHz ~ 4 GHz)에서의 삽입손실은 -1.06 dB 이하, 아이솔레이션은 -44.5 dB 이하, 그리고 정합 특성은 -12.5 dB 이하로 매우 우수함을 알 수 있다. <표 5-1>은 개발 규격과 설계 결과를 비교하여 나타낸다.

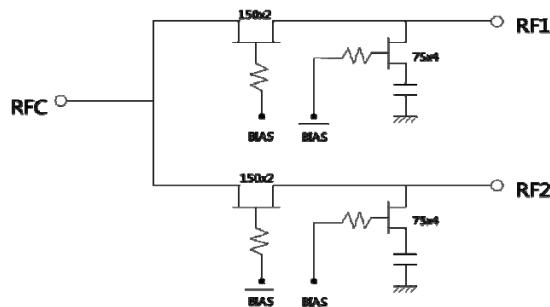


<그림 5-2> 범용 SPDT 스위치 회로(ver.1.0)의 시뮬레이션 설계 결과

<표 5-1> 개발규격과 설계 결과의 비교

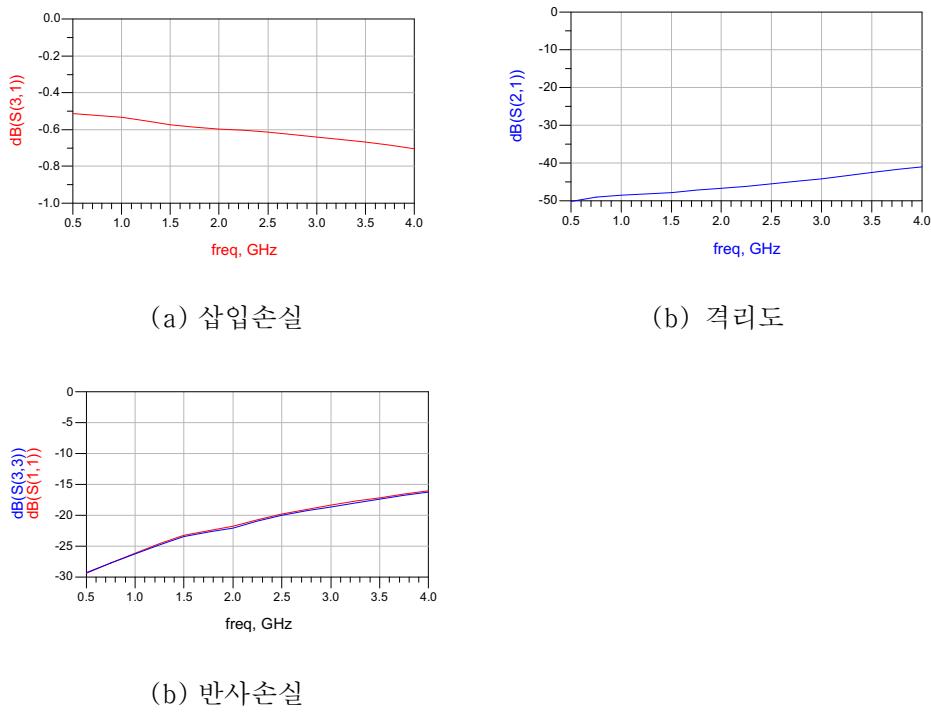
마일스톤 설계 사양(specifications)	SPDT 스위치 회로(ver.1.0) 설계 결과
- 삽입손실 : 1.1 dB typ.	- 삽입손실 : -1.0 dB 이하
- 출력 반사손실 : 10 dB min.	- 반사손실(On-상태) : 12.5 dB 이하
- 입력 반사손실 : 10 dB typ.	- 반사손실(Off-상태) : 14.3 dB 이하
- 아이솔레이션 : 30 dB typ.	- 아이솔레이션 : 44.5 dB 이상

<그림 5-3>은 반사형 SPDT 스위치 회로도(ver.1.1)이다. 칩 사이즈를 줄이고 격리도를 증가시키기 위하여 시리즈-센트 구조를 선택하였다.



<그림 5-3> 반사형 SPDT 스위치 회로(ver.1.1)도

기본적인 schematic을 이용하여 Agilent사의 ADS를 이용하여 설계하였다. 설계에 사용한 GaAs pHEMT의 스위치 소자는 게이트 길이가 1 μm 이고 드레인과 소오스 간의 거리는 2.5 μm 이다. 사용한 스위치 소자는 게이트 두께가 150 μm 이고 게이트가 2개인 소자(150 x 2)와 게이트 두께가 75 μm 이고 게이트가 4개인 소자(75 x 4)이다. 이 스위치 소자는 게이트에 바이어스를 인가하여 채널을 On/Off하며 드레인과 소오스를 통해 RF신호가 입출력된다. GaAs pHEMT 스위치 소자는 공핍형(depletion type, normally on) 소자이므로 게이트에 0 V가 인가되면 채널이 열려있어서 드레인과 소오스 사이에 신호가 전달되며 게이트에 문턱전압(threshold voltage) 이하의 전압을 인가하면 채널이 닫혀서 드레인과 소오스 사이에 신호가 전달되지 않는다. 즉, 스위치 소자를 동작시키기 위해서는 0 V와 음(-)전압이 필요하다. 그러나 음(-)전압을 사용하면 시스템 상에서 음(-)전압을 발생시키기 위한 DC-DC 변환기가 필요하게 되고 이로 인하여 시스템의 크기 및 가격이 상승하는 단점이 있다. 따라서 양(+)전압으로 구동시키고자 드레인과 소오스에 양(+)전압을 인가하고 게이트에 0 V로 인가하면 기존 음(-)전압을 인가한 특성을 얻게되고, 게이트에 양(+)전압을 인가하면 기존 0 V를 인가한 특성을 얻게된다. 이와 같은 개념을 이용하여 기존 설계에 사용하기 위하여 스위치 소자가 On이 되도록 게이트에 바이어스를 인가하고 Agilent사의 망분석기(Network Analyzer)를 사용하여 S-파라미터를 측정하여 측정한 화일로 설계에 적용하였다. <그림 5-4>는 회로 시뮬레이션 결과를 보여준다. 관심 주파수 대역(0.5 GHz ~ 4 GHz)에서의 삽입손실은 -0.7 dB 이하, 아이솔레이션은 -41 dB 이하, 그리고 정합 특성은 -16 dB 이하로 매우 우수함을 알 수 있다. <표 5-2>는 개발 규격과 설계 결과를 비교하여 나타낸다.



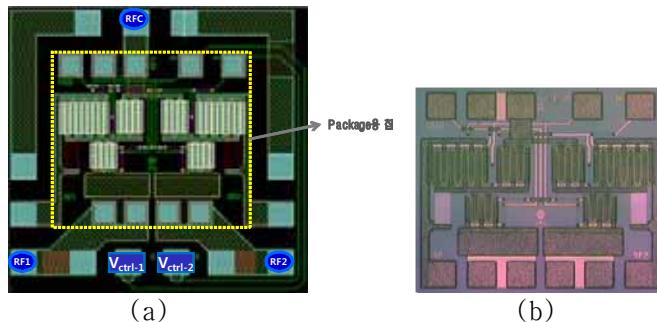
<그림 5-4> 반사형 SPDT 스위치 회로(ver.1.1)의 시뮬레이션 결과

<표 5-2> 개발규격과 설계 결과의 비교(ver.1.1)

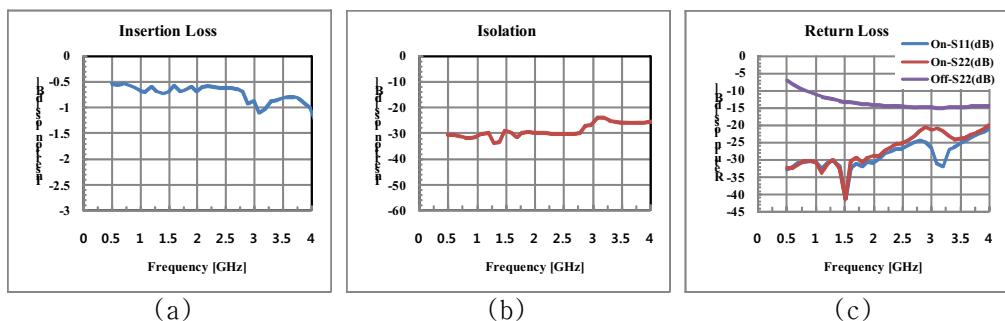
마일스톤 설계 사양(specifications)	SPDT 스위치 회로(ver.1.1) 설계 결과
<ul style="list-style-type: none"> - 삽입손실 : 1.1 dB typ. - 출력 반사손실 : 10 dB min. - 입력 반사손실 : 10 dB typ. - 격리도 : 30 dB typ. 	<ul style="list-style-type: none"> - 삽입손실 : -0.7 dB 이하 - 입력 반사손실(On-상태) : 16 dB 이하 - 입력 반사손실(Off-상태) : 16 dB 이하 - 격리도 : 41 dB 이상

제 2 절 pHEMT SPDT 제작 및 측정

설계된 범용 SPDT 스위치 SPDT 회로(ver.1.0)의 제작 공정은 제3장 제2절과 동일하며, 필요 시 참조하기 바란다. 칩의 크기는 $0.64 \times 0.57 \text{ mm}^2$ 로 상용칩인 Hittite사의 HMC284MS8G에 비하여 약 18 %의 칩사이즈 축소를 이룰 수 있었다. <그림 5-5>는 제작된 칩의 사진을 보여준다. <그림 5-6>은 ETRI의 pHEMT SPDT 스위치 칩의 특성을 보여준다. 전 주파수 대역(0 ~ 4 GHz)에서 상용칩에 비하여 격리도 특성이 약 10 dB정도 나쁘게 나타났는데, 이는 ON-wafer 측정용 칩의 경우 접지 특성이 나쁘기 때문인 것으로 판단된다. 따라서 패키지용 칩의 특성 측정 및 비교 평가가 더 필요할 것으로 여겨진다.

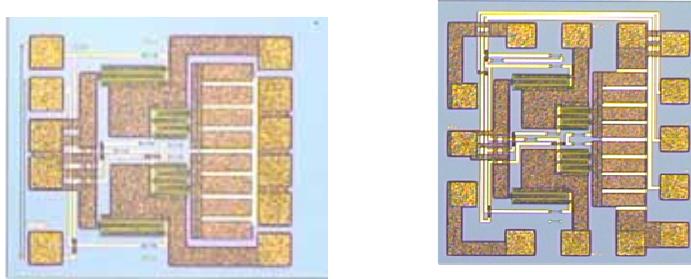


<그림 5-5> 범용 SPDT 스위치 회로(ver.1.0)의 레이아웃(a)과 칩 사진(b)



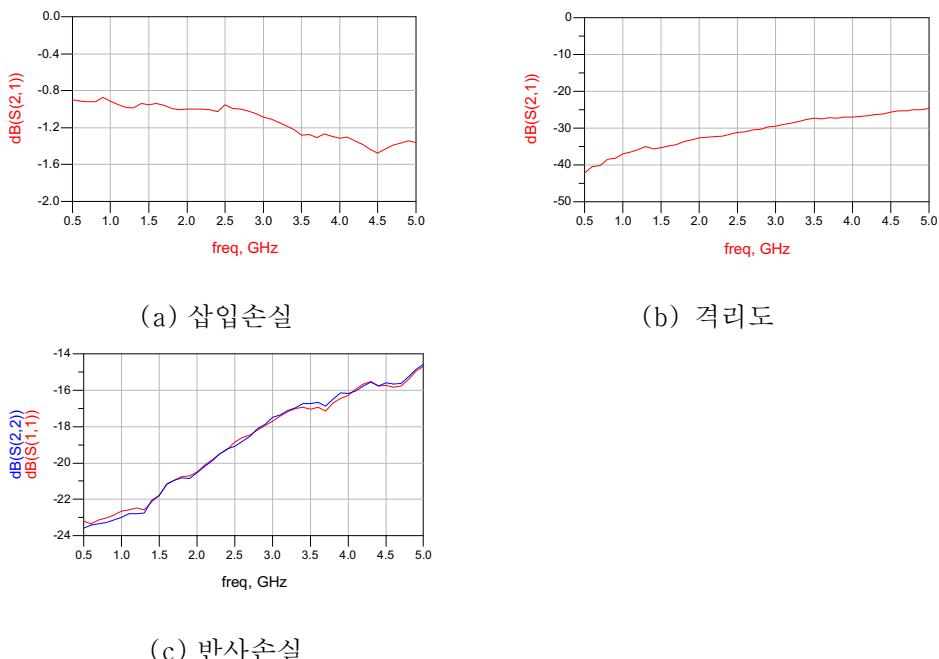
<그림 5-6> pHEMT SPDT 스위치 칩의 특성;(a) 삽입 손실,(b) 격리도,(c) 반사 손실

<그림 5-7>은 반사형 SPDT 스위치 제작된 칩의 사진을 보여준다. <그림 5-8>은 제작한 반사형 SPDT 스위치 칩을 측정한 결과를 보여준다. 주파수 대역 0.5 ~ 4 GHz에서 삽입손실은 -1.3 dB 이하, 격리도는 -27 dB 이하, 그리고 정합 특성은 -16 dB 이하로 측정되었다.



(a) 패키지용 칩 ($0.67 \times 0.57 \text{ mm}^2$) (b) On-wafer 측정용 칩 ($0.69 \times 0.79 \text{ mm}^2$)

<그림 5-7> 반사형 SPDT 스위치 회로(ver.1.1) 사진



(c) 반사손실

<그림 5-8> 반사형 SPDT 스위치 칩(ver.1.1)의 측정결과

제 3 절 결 론

2008년 1차로 설계 및 제작된 “범용 SPDT 스위치 회로(ver.1.0)”를 측정하였다. 4 GHz의 주파수에서 삽입 손실 특성은 1.0 dB이하, 아이솔레이션은 30 dB 이상, 정합특성은 20 dB 이상의 특성을 보였다.

<표 5-3> 개발규격, 설계 결과, 측정 결과의 비교

항목	개발 사양	설계 결과	측정 결과
삽입 손실	1.1 dB typ.	1.0 dB 이하	1.0 dB 이하
출력 반사손실	10 dB min.	12.5 dB 이하	20.0 dB 이하
입력 반사손실	10 dB typ.	14.3 dB 이하	20.0 dB 이하
아이솔레이션	30 dB typ	44.5 dB 이상	30.0 dB 이상

설계 및 제작된 “반사형 SPDT 스위치 회로(ver.1.1)”를 측정하였다. 4 GHz의 주파수에서 삽입 손실 특성은 1.3 dB이하, 격리도는 27 dB 이상, 정합특성은 16 dB 이상의 특성을 보였다. 설계결과와 측정결과를 비교해 볼 때 격리도가 설계결과와 많이 벗어났다. 측정상 칩의 접지 및 회로적인 분석을 통한 재설계가 요구된다.

<표 5-4> 설계 결과와 측정 결과의 비교 (ver.1.1)

항목	개발 사양	설계 결과	측정 결과
삽입 손실	1.1 dB typ.	0.7 dB 이하	1.3 dB 이하
출력 반사손실	10 dB min.	16 dB 이하	16 dB 이하
입력 반사손실	10 dB typ.	16 dB 이하	16 dB 이하
격리도	30 dB typ	47 dB 이상	27 dB 이상

제 6 장 결 론

제 6 장 결 론

수요자(중소기업) 중심 화합물반도체 부품산업 기반강화 사업을 수행한 결과 다음과 같은 연구분야에서 아래의 연구 결론을 얻었다.

- InGaP HBT 전력소자 분야에서는 1 W급 및 2 W급 전력증폭기를 InGaP HBT를 기본소자로 하는 Power Tr Cell을 이용하여 1단으로 설계 및 제작하였다. 1W급 Power Tr Cell 모듈의 특성은 $P_{1dB} = 31.1 \text{ dBm}$, $P_{gain} = 15.5 \text{ dB}$, 2 W급 Power Tr Cell 모듈의 특성은 $P_{1dB} = 33.8 \text{ dBm}$, $P_{gain} = 12.9 \text{ dB}$ 이었으며, 바이어스회로를 부가하고 입력정합과 출력정합을 하여 전력증폭기를 설계하였다. 실제 측정시는 출력정합은 off-chip에서 할 예정이므로 빼고 Power Load-pull 하여 전력증폭기의 결과를 얻었다. 1 W급 전력증폭기의 제작 후 측정결과는 $P_{1dB} = 32.34 \text{ dBm}$, $P_{gain} = 15.0 \text{ dB}$ 이었으며, 2 W급 전력증폭기의 제작후 측정결과는 $P_{1dB} = 33.6 \text{ dBm}$, $P_{gain} = 12.0 \text{ dB}$ 이었다. 아래 <표2-3>을 참조하기 바란다.

<표 2-3>. 1 W급, 2 W급 전력증폭기의 개발규격, 설계 및 측정 결과의 비교

종류	항목	개발규격	설계 결과	측정 결과
1 W급 전력증폭기	P_{1dB}	$> 30 \text{ dBm}$	31.55 dBm	32.34 dBm
	P_{gain}	$> 10 \text{ dB}$	20.1 dB	15.0 dB
2 W급 전력증폭기	P_{1dB}	$> 33 \text{ dBm}$	33.6 dBm	33.6 dBm
	P_{gain}	$> 10 \text{ dB}$	15.8 dB	12.0 dB

- PHEMT 전력소자 분야에서는 게이트 길이 $0.8 \mu\text{m}$ ETRI pHEMT 4인치 화합물 공정을 이용하여 전력 소자를 개발 하였으며, 공정상 그 특성은 임계전압 (또는 pinch-off 전압)은 -0.8 V 정도이며, 트랜스컨덕턴스 값은 $V_{gs}=0\text{V}$ 에서 250

mS/mm 이상, 게이트-드레인 전극 사이의 항복전압은 전류밀도를 1uA/um로 정의할 경우 -19 V 정도였다. 이러한 공정을 바탕으로 총 게이트 면적 900um 인 소자를 개발 하여 Source-Load Pull 기법으로 모델링하고 설계에 반영하여 저가 패키지인 SOT-89 타입으로 패키지하여 24 dBm의 P1dB와 이득이 900 MHz에서 20 dB, OIP3 40 dBm의 우수한 특성을 가지는 전력증폭기를 개발하였다. 또한 전력증기를 각각의 상용화 된 주파수로 실장 테스트를 거쳐 신뢰성 테스트까지 완료하였다. 향후 이러한 전력증폭기는 외산 위주의 저가형 전력증폭기를 대체 할 것으로 예상되어진다.

- 저잡음 MHEMT 소자개발 연구에서는 0.1 μ m 금 저잡음MHEMT소자를 개발한 후 DC와 RF잡음특성을 조사하였다. 제작한 MHEMT(2f100 μ m) 소자는 970mS/mm의 최대 transconductance와 -0.6V의 threshold voltage, 185GHz의 차단주파수을 보였고, 측정주파수 26 GHz에서 0.6 dB 의 최소 잡음지수와 12.8dB의 잡음이득 특성을 보였다.
- PHEMT 범용 스위치 개발분야에서는 2008년 1차로 설계 및 제작된 “범용 SPDT 스위치 회로(ver.1.01)”를 측정하였다. 4 GHz의 주파수에서 삽입 손실 특성은 1.0 dB이하, 아이솔레이션은 30 dB 이상, 정합특성은 20 dB 이상의 특성을 보였다. 아래 <표5-3>을 참조하기 바란다.

<표 5-3> 개발규격, 설계 결과, 측정 결과의 비교

항목	개발 사양	설계 결과	측정 결과
삽입 손실	1.1 dB typ.	1.0 dB 이하	1.0 dB 이하
출력 반사손실	10 dB min.	12.5 dB 이하	20.0 dB 이하
입력 반사손실	10 dB typ.	14.3 dB 이하	20.0 dB 이하
아이솔레이션	30 dB typ	44.5 dB 이상	30.0 dB 이상

또한 설계 및 제작된 “반사형 SPDT 스위치 회로(ver.1.1)”를 측정하였다. 4 GHz의 주파수에서 삽입 손실 특성은 1.3 dB이하, 격리도는 27 dB 이상, 정합특성은 16 dB 이상의 특성을 보였다. 설계결과와 측정결과를 비교해 볼 때 격리도가 설계결과와 많이 벗어났다. 측정상 침의 접지 및 회로적인 분석을 통한 재설계가 요구된다. 아래 <표5-4>을 참조하기 바란다.

<표 5-4> 설계 결과와 측정 결과의 비교 (ver.1.1)

항목	개발 사양	설계 결과	측정 결과
삽입 손실	1.1 dB typ.	0.7 dB 이하	1.3 dB 이하
출력 반사손실	10 dB min.	16 dB 이하	16 dB 이하
입력 반사손실	10 dB typ.	16 dB 이하	16 dB 이하
격리도	30 dB typ	47 dB 이상	27 dB 이상

약어 표

- HBT: Heterojunction Bipolar Transistor
- PA: Power Amplifier
- P1dB : 1dB compression point
- OIP3 : 3th Output Intersection Point
- ICP: Inductively Coupled Plasma
- PECVD: Plasma Enhanced Chemical Vapor Deposition
- TFR: Thin Film Resistor
- MIM: Metal-Insulator-Metal
- MHETM: Metamorphic High Electron Mobility Transistor
- SPDT : Single Pole Double Throw

기술문서 구성표

- 특허출원(국내 5 건/국제 1 건)

순번	구분	발명자	특허명	출원일(또는 제출일)	출원번호(또는 관리번호)
1	국내	김성일 외 5 인	전력증폭기의 바이어스회로	2008-11-28	2008-0119393
2	국내	장우진 외 9 인	초고주파증폭기를 위한 공핍형 FET 의 바이어스 구조	2008-11-27	2008-0118553
3	국내	이종민 외 5 인	화합물 반도체 바이폴라 트랜지스터 및 그 제조방법	2008-12-05	2008-0123093
4	국내	민병규 외 5 인	도금 공정에 의해 전극 연결선을 형성한 이종 접합 바이폴라 트랜지스터	2008-11-29	2008-0120193
5	국내	김해천 외 10 인	PHEMT 앰프 제작방법	2008-11-27	2008-0118554
6	국제	민병규 외 5 인	도금 공정에 의해 전극 연결선을 형성한 이종 접합 바이폴라 트랜지스터	2008-10-31 (제출일)	IP20081317 (관리번호)

- 발표논문 : 해당사항 없음

- 기술문서(총 78 건)

순번	작성자	TDP/TM 명	등록일	등록번호
1	이경호 외 6 인	ETRI 초고속 초고주파 전자소자 기술 개발	2008-12-15	TM200812786
2	이경호 외 1 인	CIGS 박막태양전지 국내연구 조사	2008-12-15	TM200812846
3	이경호 외 2 인	대전광역권 고속고주파부품산업활성화 발표자료	2008-12-15	TM200812958
4	문재경	IMS2008 국외 출장 보고서	2008-12-12	TM200810617

	외 2 인			
5	지홍구	전력소자 및 스위치 상용품 분석서	2008-12-12	TM200810809
6	지홍구	전력소자 DATA SHEET	2008-12-12	TM200810817
7	지홍구	전력소자 패키지를 위한 본딩 다이어그램	2008-12-12	TM200810833
8	김성일 외 4 인	2W 전력증폭기 설계(PA08-3)	2008-12-16	TM200813834
9	민병규 외 4 인	IP 상용화 수행 결과(공정) 요약	2008-12-16	TM200813874
10	안호균 외 2 인	W-band LNA MMIC 제작 공정 T-gate 공정 정리_1	2008-12-16	TM200813909
11	민병규 외 4 인	InGaP HBT 전력증폭기 제작 공정 일지(F7033)	2008-12-16	TM200813948
12	안호균 외 2 인	W-band LNA 제작 T-gate 공정 정리_1 (U7007)	2008-12-16	TM200813952
13	민병규 외 4 인	InGaP HBT PA 개발 전략 회의 요약	2008-12-16	TM200814010
14	민병규 외 4 인	새로운 에피구조의 HBT 소자 특성	2008-12-16	TM200814051
15	이종민 외 4 인	전력소자 소자설계서	2008-12-16	TM200814053
16	이종민 외 4 인	전력소자 측정 결과서	2008-12-16	TM200814060
17	이종민 외 4 인	수요자 중심 화합물반도체 부품산업기반 강화 요구사항 정의서	2008-12-16	TM200814068
18	민병규 외 4 인	PA benchmarking	2008-12-16	TM200814092
19	윤형섭	리쎄스공정 실험분석	2008-12-16	TM200814112
20	윤형섭	MHEMT 공정 및 소자특성	2008-12-16	TM200814119
21	윤형섭	90nm MHEMT 소자제작 및 특성	2008-12-16	TM200814135
22	안호균 외 1 인	전력소자/switch 1 차 mask 2 차 공정	2008-12-16	TM200814138
23	안호균 외 1 인	F7036 DC mapping	2008-12-16	TM200814144
24	안호균 외 1 인	F8018 DC mapping 결과	2008-12-16	TM200814150
25	안호균 외 1 인	Antenna pattern 제작	2008-12-16	TM200814162
26	안호균 외 1 인	F7036 e-beam lithography 공정 정리	2008-12-16	TM200814202
27	임종원 외 1 인	이동통신 중계기용 SPDT 스위치 요구사항정의서	2008-10-13	TM200802685

28	지홍구 외 2 인	이동통신 중계기용 PHEMT 파워앰프 시험 결과서	2008-10-23	TM200802931
29	문재경	범용 pHEMT SPDT 스위치 MMIC 요구사항 정의서	2008-11-27	TM200805232
30	이경호 외 3 인	대전고속고주파부품활성화 제안서	2008-12-15	TM200812715
31	김성일 외 4 인	HBT modeling(PA07-2)	2008-12-15	TM200813680
32	김성일 외 4 인	전력소자 설계결과(PA08-1)	2008-12-15	TM200813719
33	김성일 외 4 인	HBT modeling(PA08-2)	2008-12-16	TM200813762
34	김성일 외 4 인	전력증폭기 설계결과(PA08-2)	2008-12-16	TM200813774
35	김성일 외 4 인	HBT 전력소자 설계(PA08-3)	2008-12-16	TM200813810
36	김성일 외 4 인	1W 전력증폭기의 설계(PA08-3)	2008-12-15	TM200813820
37	문재경	범용 pHEMT SPDT 스위치(ver.1.0) 설계서	2008-12-08	TM200808188
38	장우진 외 1 인	L-/S-밴드 SPDT 스위치 MMIC 설계서 (V.1.1)	2008-12-08	TM200809015
39	장우진 외 1 인	L-/S-밴드 SPDT 스위치 MMIC 설계서 (V.1.2)	2008-12-08	TM200809019
40	장우진 외 1 인	L-/S-밴드 SPDT 스위치 MMIC 설계서	2008-12-08	TM200809008
41	이경호 외 4 인	ETRI 40Gbps 전자소자 개발결과 요약	2008-12-15	TM200812893
42	문재경	범용 pHEMT SPDT 스위치 회로(ver.1.0) 측정 결과서	2008-12-12	TM200811106
43	김성일 외 4 인	전력소자 측정결과(PA08-2)	2008-12-16	TM200813793
44	민병규 외 4 인	IPRM 2008 학회 논문 분석	2008-12-16	TM200813826
45	김성일 외 4 인	전력소자 측정결과(PA08-1)	2008-12-16	TM200813743
46	민병규 외 4 인	CD SEM 측정을 통한 AZ5214 image-reversal stepper lithography 공정 점검	2008-12-16	TM200813728
47	문재경	범용 pHEMT SPDT 스위치 시험 절차서	2008-12-12	TM200810592
48	강동민 외 1 인	부궤환회로를 이용한 PHEMT 전력증폭기 설계서	2008-12-09	TM200809288

49	지홍구	중계기용 pHEMT 전력소자 설계서	2008-11-03	TM200803330
50	지홍구 외 2인	이동통신 중계기용 PHEMT 파워 앰프 시험 계획서	2008-10-23	TM200802930
51	임종원 외 2인	이동통신 중계기용 PHEMT 파워 앰프 요구사항정의서	2008-10-13	TM200802684
52	윤형섭	화합물반도체기반의 신소자기술	2008-12-16	TM200814166
53	안호균 외 1인	F8014 DC mapping 결과	2008-12-16	TM200814156
54	안호균 외 1인	F8028 DC mapping 결과	2008-12-16	TM200814147
55	안호균 외 1인	전력소자/switch 1차 mask 1차 공정 정리	2008-12-16	TM200814141
56	윤형섭	광인터넷용 초고속 IC 기술동향	2008-12-16	TM200814129
57	윤형섭 외 3인	HBT PA 개발결과	2008-12-16	TM200814126
58	윤형섭	III-V MOS 기술동향	2008-12-16	TM200814114
59	민병규 외 4인	리프트오프와 도금에 의한 연결선 형성 방식의 비교	2008-12-16	TM200814104
60	이종민 외 4인	전력증폭기 특허현황	2008-12-16	TM200814073
61	이종민 외 4인	전력소자 시험 계획서	2008-12-16	TM200814065
62	이종민 외 4인	1차 전력소자 측정 결과서	2008-12-16	TM200814054
63	이종민 외 4인	1차 전력소자 소자설계서	2008-12-16	TM200814045
64	민병규 외 4인	2008년 화합물실험실 공정장비 SPC 데이터 정리	2008-12-16	TM200814025
65	민병규 외 4인	InGaP HBT 전력소자 제작 공정 요약(F8016)	2008-12-16	TM200813995
66	민병규 외 4인	InGaP HBT 전력증폭기 제작 공정 일지(F8008)	2008-12-16	TM200813954
67	안호균 외 1인	전력소자/switch 2차 mask 1차 공정	2008-12-16	TM200813930
68	김성일 외 4인	전력증폭기 측정결과(PA08-3)	2008-12-16	TM200813867
69	김성일 외 4인	전력소자 측정결과(PA08-3)	2008-12-16	TM200813853
70	문재경	L-band 용 pHEMT SPDT 스위치(ver.1.0) 설계서	2008-12-12	TM200811090
71	지홍구	전력소자 on wafer 산란계수 측정서	2008-12-12	TM200810825
72	지홍구	전력소자 신뢰성 측정결과	2008-12-12	TM200810813

73	지홍구	전력소자로드풀측정서	2008-12-12	TM200810799
74	이경호	GaN PAM 개발사양 검토서	2008-12-15	TM200813379
75	이경호 외 5인	ETRI 전력소자 전력증폭기 개발 결과 요약	2008-12-15	TM200812867
76	이경호 외 1인	무선통신용 질화물 전력소자 기술	2008-12-15	TM200812810
77	이경호 외 3인	대전광역권고속고주파부품활성화 제안발표	2008-12-15	TM200812750
78	이경호 외 4인	차세대이동통신단말기용전력증폭기 모듈 제안서	2008-12-15	TM200812639

주 의

1. 이 연구보고서는 한국전자통신연구원의 일반사업으로 수행한 연구결과입니다.
2. 이 보고서의 내용을 발표할 때에는 반드시 한국전자통신연구원에서 수행한 일반사업 결과임을 밝혀야 합니다.