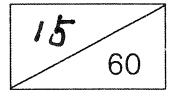


2006년 12월

06ZB1100-01-1002P



반도체 Foundry 운영사업

The Service Project of Semiconductor Foundry

인 사 말 씀

고부가가치의 정보통신 서비스 구현을 위한 부품으로 MEMS 를 비롯한 각종 센서 및 초고주파소자, 전력소자, 지능형 마이크로 소자, 다양한 실리콘 검출기 등의 특수 개별소자를 포함하는 넓은 영역의 반도체 소자들이 활발하게 연구되고 있습니다. 특히, 메모리 분야에 편중되어 있는 국내 반도체 산업의 불균형을 해소하고 IT 부품 산업의 활성화를 위하여 각종 센서 및 이를 이용한 시스템 개발에 대한 연구기반 구축의 활성화 및 이의 활용에 대한 요구가 더욱 높아지고 있는 추세입니다.

반도체 Foundry 운영사업은 IT융합 실험실의 연구시설과 기 보유중인 Foundry 기술을 활용하여, 차세대 성장동력과 관련된 국책 연구수행에 필요한 반도체소자 제작 지원과 산.학.연에 비메모리 반도체 소자 제작기술을 지원하여 기술 경쟁력 강화와 고급 전문인력 양성을 위하여 7차년도 사업을 수행하였습니다. 특히 사업 수행 기간 중 보유 연구장비의 성능에 대한 활용성 제고와 기술개발을 지속적으로 수행한 결과 실리콘을 이용한 X-선 검출 및 영상 감지 소자를 비롯하여 고속 실리콘 JFET 소자, 실리콘 센서, 고전압용 LDMOS, 0.25 μm P-HEMT 화합물 소자 등 소량 다품종의 시제품 개발 및 각종 공정을 제작지원 하여 연구 경쟁력 강화에 많은 노력을 하였습니다.

본 사업을 위하여 협조하여 주신 연합이사회 산업기술연구회 관계자 및 한국 전자통신연구원 관계자 여러분께 깊은 감사를 드리며, 연구업무 수행에 참여한 연구원의 노고를 치하하는 바입니다.

2006 년 12월

한국전자통신연구원 원장 최 문 기

제 출 문

본 연구보고서는 기본 사업인 "반도체 Foundry 운영사업"의 결과로써, 본 사업에 참여한 아래의 연구팀이 작성한 것입니다.

2006년 12월 31일

연구책임자 : 책임연구원 김 보 우

참여연구원

1. 반도체 소자 및 공정기술 분야

책임연구원	김보우	(공정기술팀)
책임연구원	구진근	(공정기술팀)
책임연구원	윤용선	(공정기술팀)
책임연구원	박종문	(공정기술팀)
선임연구원	유성욱	(공정기술팀)
선임연구원	박건식	(공정기술팀)
책임연구원	최창억	(마이크로시스템팀)

2. 반도체시설운영 및 유지기술 분야

책임기술원	임병원	(공정기술팀)
책임기술원	배윤규	(공정기술팀)
책임기술원	김상기	(공정기술팀)
기술원	이병택	(공정기술팀)
기술원	신동석	(공정기술팀)
기술원	김규열	(공정기술팀)
기술원	박병무	(공정기술팀)
기술기능원	이효현	(공정기술팀)
계약직연구원	이주욱	(공정기술팀)

요 약 문

1. 연구제목

반도체 Foundry 운영사업

2. 연구사업의 목적 및 중요성

반도체 소자기술의 발전은 집적도의 증가, 동작 속도의 고속화 및 특성의 고성능화로 이어져 통신, 컴퓨터 분야를 포함하는 정보통신 산업분야의 발전에 토대가 되고 있다. 정보통신산업의 발달로 반도체를 이용한 다양한 소자들의 개발 필요성이 증대되고 있으며, 이에 따라 메모리 분야뿐만 아니라 비메모리 분야의 연구도 활발히 진행되고 있다. 본 사업은 이러한 수요에 부응하기 위해 반도체 foundry를 제공함으로써 취약한 비메모리 반도체 분야를 중점 육성 지원하여 부가가치가 높은 정보통신 서비스 구현을 위한 핵심부품으로 저전력 및 고속 BiCMOS 소자기술의 발전을 바탕으로 한 RF 소자 뿐만 아니라 전력소자, 초고주파소자, 지능형 마이크로 센서, 다양한 실리콘 검출 소자 등을 포함하는 넓은 영역의 반도체 소자들의 개발을 목적으로 하며, 그 결과로 일부 제품은 실현되고 있다.

특히 비메모리 반도체 소자는 소량이지만 다품종, 다기능 및 고성능을 요구하는 제품으로, 제품의 부가가치 측면이나 시스템 경쟁력 면에서 보면 그 파급효과가 매우 크기 때문에, 국내적으로 취약한 비메모리 반도체 분야와 특수 개별소자 분야에 대해 ETRI가 보유하고 있는 반도체 종합실험실의 연구장비

시설과 실리콘 및 화합물 반도체 응용기술 등 반도체 제작기술을 바탕으로 원외에 다양한 종류의 반도체 소자를 제작 지원하는 것은 큰 의미를 갖는 일이다.

한편 본 사업의 효율적인 수행을 위해서는 각종 반도체 소자 개발에 필요한 설계, 공정, 시험 및 물성분석을 할 수 있는 일괄 시설을 운영하면서 다음 세대의 비메모리 반도체 부품을 적기에 개발할 수 있는 연구환경 조성이 중요하며 이를 위한 장기적인 투자와 계획이 무엇보다도 요구되고 있다.

본 사업을 통하여 궁극적으로는 국내적으로 취약한 비메모리 반도체 분야의 연구기반을 구축, 개선하여 국책연구수행에 필요한 고부가가치 및 첨단 반도체 소자 제작을 위한 연구생산성을 도모하고, 관련 중소기업, 연구기관 및 대학에 이 연구시설과 foundry 기술을 제공, 지원하여 기술 경쟁력 향상과 고급인력 양성에 기여하고자 한다.

3. 연구내용 및 범위

A. 반도체 소자 및 공정기술 개발

- AC-coupled 단면 실리콘 μ -strip 검출기 제작
- PIN형 반도체 검출기용 실리콘 다이오드
- 접촉식 노광장비 공정기술 개선
- 기 개발된 소자의 소량생산 지원

B. 반도체 시설 운영기술 개발

- 실리콘 및 화합물 반도체 실험실 운영
- 반도체 연구장비 유지 보수

- 반도체 유틸리티 시설 운영
- 반도체 유틸리티 시설 유지 및 보수
- 환경 관리

4. 연구결과

본 사업에서는 0.5 μm 이상의 설계규칙을 이용하여 대기업에서 제작하기 어려운 소량의 다양한 제품에 대한 개발 및 foundry 지원을 수행하였다. 결과로는 ‘고에너지 입자위치 추적용 단면 및 양면 실리콘 $\mu\text{-strip}$ 소자’ 제작기술과 ‘PIN 형 반도체 검출기용 실리콘 다이오드 소자’ 제조기술을 개발하였다. 이외에도 ETRI 가 보유하고 있는 국내 최고의 전력소자기술을 응용하여 LDMOS 등의 전력소자를 제작지원 하였으며, 실리콘 JFET 소자를 이용한 RF 부품 등 다양한 제품에 대한 기술 개발 및 foundry 지원을 수행하였다. 한편 공정 및 시설의 안정화를 통하여 일부 소자 특히, 0.8 μm ASIC 소자와 고주파 TR, JFET 및 Resistor 가 포함된 마이크론 구동용 IC 등은 기 개발된 제작기술을 활용하여 소량생산을 하였다. 이렇게 개발된 소자 및 공정기술들은 원.내외 각종 반도체 소자제작에 활용되고 있다.

2006 년도에는 원내 SiGe 회로팀 등 31 개 팀에 총 575 run, 16,576 공정을 지원하였으며, 원외에도 (주)알에프세미 등 총 20 개 업체 및 기관에 65 건의 반도체 소자 및 공정을 제작지원 하였다. 특히 원외 지원의 경우 기존의 단위공정 지원에서 IC 및 소자제작 지원 형태로 전환하여 ETRI 실험실을 이용한 실질적인 반도체 제품에 대한 지원이 많이 이루어지도록 하였다. 또한, 반도체

실험실 운영 현황을 분석하여 정리하였으며, 장비 가동률 및 반도체 유틸리티, 오.폐수 관리 등 전반적인 반도체 시설운영 현황도 파악하여 궁극적으로는 안전하고 효율적인 반도체시설 운영이 되도록 하였다.

5. 활용에 대한 건의

본 연구를 통하여 개발된 고에너지 입자 추적용 단면 실리콘 μ -strip 소자와 γ -ray detector 용 실리콘 PIN diode 제작기술, 그리고 ETRI가 보유하고 있는 CMOS 공정을 응용한 실리콘 JFET 소자를 이용한 RF 소자 등의 공정 및 소자기술을 각종 반도체 소자제작 및 foundry 지원에 활용할 예정이다.

- 고에너지 입자 추적용 단면 실리콘 μ -strip 소자 제작 기술
- γ -ray detector 용 실리콘 PIN diode 제작 기술
- 입자 감지용 실리콘 PIN diode 및 $0.8\mu\text{m}$ CMOS ASIC 제작기술
- 반도체시설 운영기술 개발

6. 기대효과

- 비메모리 반도체산업의 연구기반 구축과 기술지원으로 국가 경쟁력 향상
- 연구기관/학계에서 반도체 foundry 시설 활용에 따른 반도체 기술력 향상 및 고급인력 양성에 기여
- 중소기업에 비메모리 반도체 개발 및 제작 지원함으로써 제품개발, 원가절감, 기술보호 및 수입대체 등의 효과를 기대

ABSTRACT

1. TITLE

The Service Project of Semiconductor Foundry

2. OBJECTIVES

The semiconductor device technology is the base of the telecommunication industry, computer and IT industries. The semiconductor technology gradually shifted the main market field from memory to non-memory area. Recently, various non-memory devices, being used as key components applicable to high-added information and telecommunication services, including not only RF devices but also specific discrete devices such as power devices and extremely high-frequency device, micro-sensor, various silicon detectors have been intensively investigated, resulting in the production of some low-power and high-speed CMOS and non-memory devices.

In spite of small volume, non-memory devices require multi-functions and high performance because of their substantial potential both for system and value-added capability. Therefore, it is very important to support the fabrication of various non-memory semiconductor devices to those who need the research equipment and silicon/compound semiconductor application

technology using ETRI semiconductor facilities. By launching ' Service Project of Semiconductor Foundry' , we also expect to improve and build up the foundation of research in the field of non-memory semiconductor and specific discrete devices, where domestic fundamental is particularly weak.

The development of non-memory device at ETRI requires a long-term plan and investment on R&D for the next generation non-memory semiconductor devices. Specially, the timely development of non-memory devices with the establishment of improved research condition is the most important factor. In addition, the systematic maintenance of design, process, testability, and analysis environment should be simultaneously considered.

Therefore, through this project, the excellent productivity of high-value and state of the art semiconductor devices can be achieved by improving and building up the research foundation in the field of the underdeveloped non-memory semiconductor devices. Accordingly, we can contribute to the enhancement in competitiveness of technology and education of the high-level engineers by offering semiconductor facility and foundry service to the small- and medium-size enterprises, universities, and research institutes.

3. CONTENTS AND SCOPE

A. Development of Semiconductor device & process technology

- AC-coupled single side silicon μ -strip sensor fabrication for high energy particle position tracking
- PIN type silicon diode for semiconductor detector
- Improvement of lithographic technique using contact aligner
- Small amount of mass productions

B. Development of semiconductor facility technology

- Operation of silicon and compound semiconductor laboratory
- Maintenance and repair of process equipment
- Operation of semiconductor utilities
- Maintenance and repair of utilities
- Management of environment

4. RESULTS

According to the development of semiconductor device technology, the 0.13 μm design rule has been applied to the semiconductor device fabrication for the sake of high integrity and high operating speed. In this project, however, there are still a lot of fabrication demands using larger than 0.5 μm design rule for various semiconductor products. We have developed a small quantity and various products and carried out foundry services. As a result of this project, 'Silicon PIN diode fabrication

technology for X-ray image sensor' and 'Double side silicon μ -strip detector fabrication technology for high energy particle tracer' were developed, and their technologies were transferred to a domestic company. In addition, 'Thick gate CMOS device for driving μ -phone' using the CMOS process application, and 'RF parts using silicon JFET device' were also developed with the support of this project. We carried out the development of various kinds of products and foundry support until now. In addition to fabrication development, the production yield of silicon PIN diode and 0.8 μm CMOS ASIC chip have been increased and stabilized at the efficiency of around 86% and 60% each by improving process and equipment performance. These processes have been used for the fabrication of semiconductor device by both ETRI and other users.

In 2005, ETRI laboratory has supported 1,091 runs and 28,176 process steps for 31 teams including SiGe device team. It also served the development of 65 items of devices and process from 20 companies or institutes including RFSEMI(Ltd.). Especially, in case of outside fabrication services we supported the IC and device fabrication expanded from the unit process, which contributed to the commercialization of fabricated semiconductor devices. In addition, we have analyzed and scheduled the status of run operation in semiconductor laboratory including the operational rate of equipment, utility, and sewage/waste water.

Ultimately, this management has made the semiconductor facility of ETRI operate effectively and safely.

5. RECOMMENDATIONS

Through the process development and improvement, the yield around 86% of silicon PIN diode for particle detection and 60% 0.8 μm for CMOS ASIC each have been maintained, and the small production technology for these devices has been well established. Silicon PIN diodes for X-ray image sensor and Double side silicon μ -strip detectors for high energy particle tracer were recently developed and transferred to a domestic company. Other fabrication technologies, such as Thick gate CMOS devices for driving μ -phone using the CMOS process application as ETRI's possessed technology and RF parts using silicon JFET devices, have been being currently developed with various applications.

- Double side silicon μ -strip detector fabrication technology for high energy particle tracer
- Silicon PIN diode fabrication technology for particle detection and 0.8 μm CMOS ASIC fabrication technology
- Development of semiconductor facility technology

6. EXPECTATIONS

- Improvement of national competitiveness by the establishment of research foundation and technical support on non-memory semiconductor industry
- Contribution to semiconductor technology improvement and bringing up the high-class manpower by utilizing semiconductor foundry facility at the research agency and academic world
- Product development, prime cost reduction, protection of technology and import transfer, etc., by the development and the fabrication of non-memory semiconductor products

CONTENTS

CHAPTER 1. Introduction -----	1
CHAPTER 2. Development of semiconductor device and process technology --	5
Section 1. Introduction -----	7
Section 2. AC-coupled single side silicon μ -strip sensor -----	10
1. Introduction -----	10
2. Design and fabrication of single side silicon μ -strip -----	11
A. Concept and design of the AC-coupled single side silicon μ -strip sensor	
B. Process flow for the AC-coupled single side silicon μ -strip sensor	
C. Electrical properties of the AC-coupled single side silicon μ -strip sensor	
4. Conclusions -----	18
Section 3. Lithography process development using contact aligner -----	20
1. Introduction -----	20
2. Process experiments -----	20
A. Concept and design of the AC-coupled single side silicon μ -strip	
B. Results and analysis	
3. Conclusions -----	24

Section 4. Improvement technique of photo-mask cleaning process -----	25
1. Introduction -----	25
2. Process experiments -----	25
3. Conclusions -----	28
Section 5. Conclusions -----	29
CHAPTER 3. Development of semiconductor facility technology -----	31
Section 1. Introduction -----	33
Section 2. Operation management of IT technology laboratory -----	35
1. Process operation of IT technology laboratory -----	35
A. Fabrication supports of the semiconductor process and device	
2. Maintenance and repair of process equipment -----	38
Section 3. Operation of semiconductor utilities -----	41
1. Operation of semiconductor utilities -----	41
2. Maintenance and repair of utilities -----	47
3. Management of environment -----	51
Section 4. Conclusions -----	54
CHAPTER 4. Conclusions -----	57

TABLES

<Table 2-1> Typical items for technical support and transfer in 2006 ---	9
<Table 2-2> Fabrication flow of single side AC-coupled silicon strip sensor -----	14
<Table 2-3> Photo-resist patterns defined by exposure methods -----	22
<Table 3-1> Technical support status of semiconductor laboratory in 2006 -----	37
<Table 3-2> Repair status for the semiconductor process equipment -----	40
<Table 3-3> Repair time and operational rate for main process equipments -----	41
<Table 3-4> Consumption status of electricity, LNG, N ₂ gas in 2006 -----	42
<Table 3-5> Monthly power consumption status in 2006 -----	44
<Table 3-6> Monthly LNG consumption status in 2005 -----	45
<Table 3-7> Monthly N ₂ gas consumption status in 2005 -----	46
<Table 3-8> Status of semiconductor facility set-up and repair in 2006 -	49
<Table 3-9> Status of wastewater treatment in 2006 -----	52
<Table 3-10> Analysis for water pollution -----	53

FIGURES

<Figure 2-1> Cross-sectional view of single side AC-coupled silicon strip sensor -----	11
<Figure 2-2> Schematic layout of single side AC-coupled silicon strip sensor -----	12
<Figure 2-3> Resistance variation of the poly-silicon resistor -----	16
<Figure 2-4> Leakage current of the dielectric film induced by applied voltages -----	17
<Figure 2-5> Leakage current of the single side AC-coupled silicon strip sensor -----	18
<Figure 2-6> Photo-resist patterns for exposure methods ; main pattern -	23
<Figure 2-7> Photo-resist patterns for exposure methods ; CD bar -----	23
<Figure 2-8> Photo-mask drier and loading station-----	26
<Figure 2-9> Photo-mask status before and after cleaning using 4:1 sulfuric acid -----	27
<Figure 2-10> Photo-mask status before and after cleaning using RMC 403 solution -----	27
<Figure 3-1> Service status for each R&D laboratory in 2006 -----	37
<Figure 3-2> Use rates for individual analysis equipments during '05/'06 -	38
<Figure 3-3> Consumption comparison of electric, LNG, and N ₂ gas during '05/'06 -----	43
<Figure 3-4> Yearly total investment status in facility repair -----	48

목 차

제1장 서 론 -----	1
제2장 반도체 소자 및 공정기술 개발 -----	5
제1절 서 론 -----	7
제2절 AC-coupled 단면 실리콘 Strip 검출기 -----	10
1. 서 론 -----	10
2. Strip 검출기의 디자인 및 제작 -----	11
가. AC-coupled 단면 strip 검출기의 개념 및 디자인 -----	11
나. AC-coupled 단면 strip 검출기 제작을 위한 공정 Flow -----	13
다. AC-coupled 단면 strip 검출기의 전기적 특성 평가 -----	15
3. 결 론 -----	18
제3절 접촉식 노광장비 공정기술 개발 -----	20
1. 서 론 -----	20
2. 공정실험 -----	20
가. 실험방법 -----	20
나. 공정 결과 및 분석 -----	21
3. 결 론 -----	24
제4절 마스크 세정 공정기술 개발 -----	25
1. 서 론 -----	25
2. 공정 실험 -----	25
3. 결 론 -----	28

제5절 결 론 -----	29
제3장 반도체시설 운영기술 개발 -----	31
제1절 서 론 -----	33
제2절 IT 융합 실험실 운영 -----	35
1. IT 융합 실험실 공정운영 -----	35
가. 원내 반도체 소자 및 공정 제작지원	
2. IT 융합 실험실 공정장비 유지보수 -----	38
제3절 반도체 유틸리티 시설운영 -----	41
1. 반도체 유틸리티 운영 -----	41
2. 시설의 유지 및 보수 -----	47
3. 환경 관리 -----	51
제4절 결 론 -----	54
제4장 결론 및 건의사항 -----	57

표 목 차

<표 2-1>	2006년 외부 기관 foundry 기술지원 및 기술이전의 대표적 사례 --	9
<표 2-2>	AC-coupled 단면 실리콘 strip 검출기 제작을 위한 공정 순서 ---	14
<표 2-3>	노광방식별 정의된 감광막 형상 -----	22
<표 3-1>	'06년도 반도체 실험실 기술지원 현황 -----	37
<표 3-2>	IT 융합실험실 주요 공정장비의 고장유형 -----	40
<표 3-3>	주요 공정장비의 수리시간 및 가동률 -----	41
<표 3-4>	'06년도 전력, 도시가스, 질소 사용 현황 -----	42
<표 3-5>	'06년도 월별 전력 사용 현황 -----	44
<표 3-6>	'06 년도 월별 도시가스 사용 현황 -----	45
<표 3-7>	'06 년도 월별 질소가스 사용 현황 -----	46
<표 3-8>	'06 년도 반도체 연구시설 설치 및 보완 내용 -----	49
<표 3-9>	'06 년도 IT융합부품실험실 폐수 및 폐기물 처리 현황 -----	52
<표 3-10>	'06년 수질오염물질 분석표 -----	53

그림 목 차

<그림 2-1>	AC-coupled 단면 실리콘 strip 검출기의 단면 모식도 -----	11
<그림 2-2>	AC-coupled 단면 실리콘 strip 검출기의 단일 strip의 평면도 --	12
<그림 2-3>	폴리실리콘 resistor의 저항값의 변화 -----	16
<그림 2-4>	인가전압에 따른 capacitor 유전막의 누설전류 측정 결과 -----	17
<그림 2-5>	AC-coupled 단면 실리콘 strip 검출기의 누설전류 측정 결과 ---	18
<그림 2-6>	노광방식에 따라 재현된 감광막 형상 -----	23
<그림 2-7>	노광방식에 따라 재현된 감광막 형상 -----	23
<그림 2-8>	마스크 건조 장치 및 마스크 loading station -----	26
<그림 2-9>	황산:과수 (4:1) 용액을 이용한 마스크 세정 전,후 사진 -----	27
<그림 2-10>	RMC 403 용액을 이용한 마스크 세정 전,후 사진 -----	27
<그림 3-1>	2006 년도 실험실별 공정의뢰 현황 -----	37
<그림 3-2>	2005-2006년도 물성분석 장비별 이용분포도 -----	38
<그림 3-3>	'05 및 '06 년도 전력, 도시가스, 질소 사용량 및 사용금액 ----	43
<그림 3-4>	년도별 시설보완 소요금액 -----	48

제1장 서론

제 1 장 서 론

반도체 foundry 운영사업은 고가의 반도체 장비 및 시설을 보유할 수 없는 학계 및 중소기업 등에 MEMS를 이용한 각종 센서에서부터 CMOS ASIC 제품뿐만 아니라, 전력소자, 검출기소자 등의 실리콘 반도체 제작 기술과, GaAs MESFET, GaAs HEMT 등의 초고속 통신용 소자의 제작을 지원하고 있다. 특히 중소기업이 반도체 foundry 운영사업을 통하여 센서 및 모듈을 개발, 활용함으로써 신제품 개발, 원가절감, 기술보호 및 수입대체 등의 효과를 기대할 수 있다.

본 연구 중 반도체 소자 및 공정기술 개발에서는 ‘고에너지 입자위치 추적용 단면 실리콘 μ -strip 소자 제조기술’를 비롯한 ‘IR 센서용 실리콘 포토다이오드 제작기술’ 등을 개발하여 국내 중소기업에 기술지원 하였으며, 기 보유한 CMOS 공정을 응용한 유기 TFT 소자제작, PCM 셀 제작, SiGe, CMOS, BiCMOS 기술을 이용한 RF소자 제조기술, 폴리실리콘 TFT 소자, 감광막 처리 공정기술 개선 등 다양한 제품에 대한 기술 개발 및 foundry 기술지원을 수행하고 있다. 이렇게 기술을 지원하여 개발된 소자 및 공정기술들은 원.내외 각종 반도체 소자를 이용한 신제품 개발 및 기존 제품의 개선.개량 제작에 활용되고 있다.

또한 반도체시설 운영기술 개발에서는 실리콘 및 화합물 반도체실험실 운영, 반도체 연구장비 유지보수, 유틸리티 시설운영 및 유지보수, 환경관리 등을 수행하였고, 반도체종합실험실의 ‘06년도 원내 각종 국책연구과제에 활용 실적은 실리콘 관련 실험실에서 280 run, 7,609 step, 그리고 화합물 관련 실험실에서 295 run, 8,967 step을 각각 수행하였다. 국가 경쟁력 확보차원에서 중소기업 및 학계, 연구기관 즉, 원외 foundry 서비스 제공은 20개 업체(기관)에 65건을 기술

지원하였다. 특히 원외 지원의 경우 기존의 단위공정 지원에서 IC 및 소자제작 지원 형태로 전환하여 ETRI 실험실을 이용한 실질적인 반도체 제품에 대한 지원이 많이 이루어지도록 하였다.

또한 이를 위한 반도체시설 운영기술의 효과적인 지원이 필수적이다. 집중 근무제를 통한 효율적인 공정운영체계의 확립, 장비유지 보수의 신속성, 정확성, 기술력, 적절한 예방점검조치 등을 통하여 장비 가동률 향상, 그리고 각종 시설 장비의 운영, 각종 안전시설에 대한 안전한 운영 등은 반도체 foundry 운영사업의 큰 업적으로 평가되고 있다.

제2장 반도체 소자 및 공정기술개발

제 2 장 반도체 소자 및 공정기술 개발

제1절 서론

반도체 소자기술의 발전은 집적도의 증가, 동작 속도의 고속화로 이어져 통신, 컴퓨터 분야를 포함하는 정보통신 산업분야의 발전에 그 견인차 역할을 하고 있다.

본 연구소에서는 추가의 설비 투자가 없는 상황에서 공정 장비의 한계로 인하여 0.5 μm 이상의 설계규칙을 갖는 비메모리 반도체 소자에 대해, 특히 대기업에서 제작하기 어려운 소량의 다양한 제품에 대한 개발 및 foundry 기술지원을 수행하고 있다. 실리콘 PIN 다이오드와 0.8 μm ASIC 소자 제작 기술을 개발하여, 이를 이용하여 첨단국책 연구과제 수행에 기반기술로서 활용하고 있을 뿐만 아니라, 외부 foundry 기술지원을 수행하고 있다. 특히 0.8 μm ASIC 소자와 고주파 TR, JFET 및 Resistor가 포함된 마이크론 구동용 IC 등은 기 개발된 제작기술을 이용하여 소량생산을 하였다. 그리고 화합물 반도체 실험실을 이용한 0.5/0.25 μm GaAs MESFET 및 PHEMT 소자에 대한 개발을 완료하고 이를 학계, 연구기관 및 관련 중소기업 등에 foundry 기술지원을 제공하고 있다.

2005년도에 실리콘 PIN 다이오드 제조 공정 기술을 이용하여 입자위치 추적용 DC-type 양면 실리콘 strip 검출기를 개발 한 바 있지만 결함 및 불순물 발생으로 인해 제품 수율이 매우 낮은 문제가 있었다. 이를 대체하기 위하여 단면 strip 검출기로 디자인을 수정하고, 검출기의 누설전류 및 항복전압 특성을

향상시키고 신호 감지 효율을 향상시킨 AC-coupled 단면 실리콘 strip 검출기를 제작하였다. 한편 근래에 대면적 소자 제작 요구가 높아지는 추세에 맞추어 그 활용도가 증대되고 있는 접촉식 노광장비에 대한 공정실험을 통해 적정 노광공정기술을 제시하였다. 그리고 마스크 세정공정에 대한 공정실험을 통해 적정 공정기술을 도출함으로써 궁극적으로는 각종 반도체 소자제작 공정이 원활히 이루어 지도록 하였다.

2006년 IT융합실험실에서 개발 및 foundry 기술 지원한 상세내용은 뒤의 제 3장 2절에서 나타내었으며, 그 중 대표적인 device 및 IC 제작 사례 및 기술이전을 <표 2-1> 에 나타내었다. 주로 대기업에서 제작하기 어려운 소량의 다양한 제품에 대한 기술지원이 이루어 졌음을 알 수 있다.

<표 2-1> 2006년 외부 기관 foundry 기술지원 및 기술이전의 대표적 사례

지원업체	지원 제품	비고
(주) 알에프세미	고주파 TR, JFET 마이크론 구동용 IC	소량생산
(주) 한비전	CMOS image sensor 소자제작	
(주) 해빛정보	카멜 모듈용 감광막 제거공정	
(주) SENS 기술	고에너지 입자 추적용 양면 실리콘 μ - strip 소자	
(주) 라드텍	Photo Pin Diode 소자제작	
(주) 동진세미캡	Photoresist 개발	
(주) 대덕과학	기능성 자기조립 박막형성	
(주) 일동화학	Photoresist 개발	
(주) 삼양 EMS	Photoresist 개발	
(주) 오디텍	Photo diode 용 이온주입공정	
(주) KEC	Al 박막증착 공정	
한국표준연구원	산화막 증착공정	
IDEC	0.25 μ m P-HEMT 소자	
KAIST	gold 전극 형성 공정	
전북대학교	Silicide contact module 공정	
충남대학교	금속박막 증착 공정	
경북대학교	양면 실리콘 스트립 감지소자 제작	
경남대학교	습도센서 구동 IC 제작	
(주) 디알캡	시티용 실리콘 감지소자 제조기술	기술이전
(주) 센스기술	고에너지 입자감지용 스트립센서 제조기술	기술이전

제2절 AC-coupled 단면 실리콘 strip 검출기

1. 서 론

반도체 검출기, 특히 실리콘 검출기는 이온화된 방사선 (ionizing radiation)의 검출기로서 다른 반도체 검출기와 비교할 때 여러 가지 우수한 특성을 가지고 있다. 실리콘 검출기는 상온에서의 band gap energy 가 1.12 eV로 작아 방사선의 단위 에너지 소모당 생성되는 하전 입자 (charge carrier)의 수가 많고, 원자 밀도가 2.33 g/cm^3 으로 높아 방사선의 단위 경로당 에너지 소모가 높으며, 높은 전자 이동도 ($1450 \text{ cm}^2/\text{Vs}$)를 가지므로 빠른 반응 속도 특성을 나타내는 장점을 가지고 있다. 또한 실리콘 공정은 비용이 싸고 공정기술이 잘 확립되어 있어 CMOS 등의 ASIC 뿐만 아니라 의료 영상 센서, 고 에너지 입자 실험에서의 입자 위치 추적 센서 등의 다양한 검출기로서 활용되고 있다.

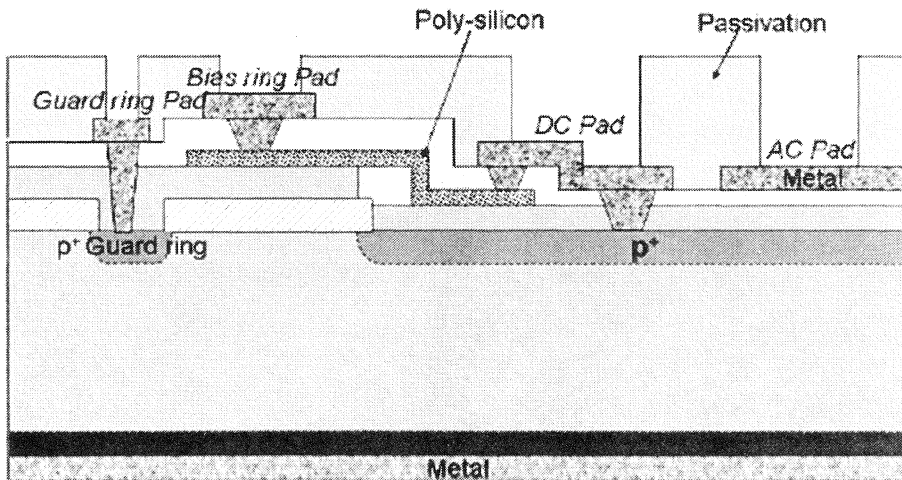
본 실험실에서는 2005년 고 에너지 입자 연구 분야에서는 높은 에너지를 가진 입자를 가속시켜 충돌시킬 때 생성되는 입자의 종류 및 위치를 추적하기 위한 용도의 DC-type 양면 실리콘 strip 검출기를 개발 한 바 있다. 그러나 양면 검출기의 경우 기판의 앞면 및 뒷면에 모두 사진 전사 및 식각 등의 공정이 필요하며 뒷면 공정 시 앞면에 많은 결함 및 불순물이 발생하여 최종 제품의 수율이 매우 낮은 문제가 있다. 이를 대체하기 위하여 2006년 단면 strip 검출기로 디자인을 수정하고, coupling capacitor 와 bias resistor를 도입하여 검출기의 누설전류 및 항복전압 특성을 향상시키고 신호 감지 효율을 향상시키고자 하였다. 본 연구에서는 AC-coupled 단면 실리콘 strip 검출기의 개념, 검출기의 디자인, 제조 공정 및 전기적인 특성 평가 결과를 기술하였다.

2. Strip 검출기의 디자인 및 제작

가. AC-coupled 단면 strip 검출기의 개념 및 디자인

하전 된 입자가 실리콘 기판을 통과할 때 실리콘 원자와의 충돌에 의하여 에너지를 잃고 전자-홀 쌍들을 생성시킨다. 전자-홀 쌍을 생성시키기 위해서는 3.6 eV의 에너지가 필요하고 하전 된 입자의 최소 에너지는 3.8 MeV/cm 이기 때문에 400 um 기판을 통과할 때 ~ 40000 여의 전자-홀 쌍이 생성된다. 이는 감지 신호로서 충분한 크기의 신호이다.

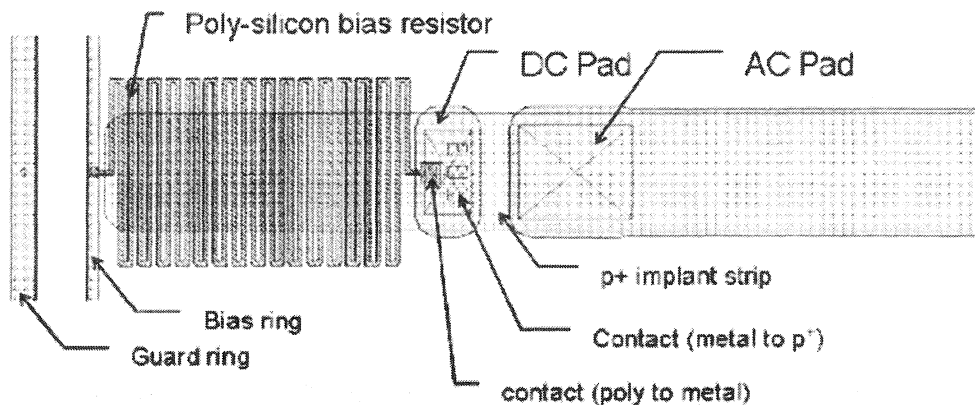
실리콘 검출기에는 역방향의 전압이 가해지고, 기판 전체에 공핍영역 (depletion region)이 형성된다. 하전 입자의 행로를 따라 전자-홀 쌍들이 공핍영역 내에서 생성되며, 생성된 전자는 n-side로 홀은 p-side로 이동하게 된다. 이때 하전 된 입자의 경로는 많은 strip 형태의 다이오드의 신호로부터 정보를 얻을 수 있다.



<그림 2-1> AC-coupled 단면 실리콘 strip 검출기의 단면 모식도

AC-coupled strip 검출기의 경우 생성된 신호를 누설전류와 구분하여 읽을 수 있으므로 신호의 감지 효율 및 동적 영역 (dynamic range)을 넓힐 수 있다. <그림 2-1>은 AC-coupled strip 검출기의 단면도, <그림 2-2>는 평면 디자인을 나타낸 것이다. 검출기는 biasing pad에서 가해지는 역방향 전압에 의하여 p-i-n 다이오드가 공핍되고, 생성된 신호는 AC pad와 뒷면 n+ 층 간의 capacitance 변화로 감지된다.

다이오드의 누설전류는 biasing pad 쪽으로 흘러 나가게 되어 AC pad에서 감지되는 신호와 구별될 수 있다. 또한 생성 신호가 biasing pad로 급속히 빠져나가는 것을 방지하기 위하여 poly silicon bias resistor가 사용된다. 이 때 사용되는 bias resistor의 값은 20 ~ 30 Mohm 이고, capacitor의 정전 용량은 100 ~ 300 pF/strip 이 되도록 설계하였으며, 하나의 chip은 64개의 strip으로 구성되어 있다. 또한 p-i-n 다이오드의 항복 전압을 증가시키고 외부로부터의 신호를 차폐하기 위하여 p guard-ring으로 chip을 둘러싸도록 디자인 하였다.



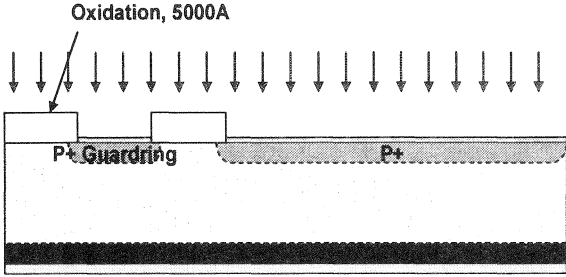
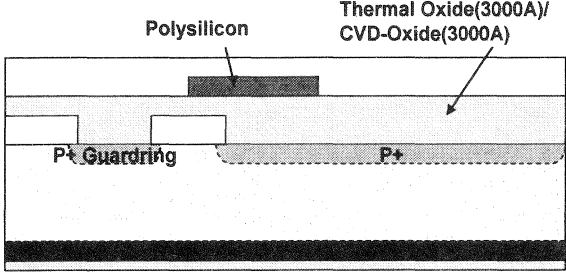
<그림 2-2> AC-coupled 단면 실리콘 strip 검출기의 단일 strip 의 평면도. 하나의 chip은 64개의 strip으로 구성되어 있음.

나. AC-coupled 단면 strip 검출기 제작을 위한 공정 Flow

Strip 검출기를 제작하기 위하여 (100)의 결정 방향성과 5 kohm.cm 이상의 비저항을 갖는 5인치의 n-type 웨이퍼를 사용하였으며, 표 2-1에 제작공정 flow를 나타내었다.

초기 공정으로 각 이온주입 영역간의 isolation 역할을 할 뿐만 아니라, 이온주입 공정 시 blocking layer로 사용될 초기 산화막(SiO₂)을 약 5000Å 성장시킨다. 이때 성장된 산화막의 stress 및 defect의 control이 제품의 누설전류 특성에 직접적인 영향을 미치므로, oxidation 공정 조건 설정이 매우 중요하다. 뒷면의 산화막을 제거하고 POCl₃ doping을 진행하여 n+ 확산층을 형성하고, 이를 보호하기 위하여 산화막을 1000Å 성장시킨다. 앞면의 p+ strip 이온주입 영역을 정의한 후 photoresist를 제거하고, 완충 산화막을 성장시킨 후 boron, 40keV, 3e15 dose로 이온주입 한다. Capacitor 유전막을 형성하기 위하여 열산화막과 CVD 산화막을 각각 3000Å 형성한 후 biasing resistor를 위한 폴리실리콘을 2000Å 증착하고, BF₂ 이온주입으로 폴리실리콘 resistor를 doping 한다. 폴리실리콘을 정의 및 식각한 후 p+ strip 과 metal 사이의 층 산화막 두께가 1 um가 되도록 CVD 산화막을 4000Å 증착하고 열처리하여 폴리실리콘 내의 boron을 활성화 시킨다. 다음 앞면의 contact hole과 metal 배선을 형성하고 보호막으로 PE-CVD 산화막을 8000Å 증착한 후 pad 영역을 open 한다. 앞면을 photo-resistor로 보호 한 후 뒷면의 산화막을 제거하고 metal을 증착하며, 최종적으로 수소분위기에서 열처리하여 메탈과 실리콘의 접촉 특성을 향상시키고 산화막 계면의 계면 특성을 향상시킨다.

<표 2-2> AC-coupled 단면 실리콘 strip 검출기 제작을 위한 공정 순서

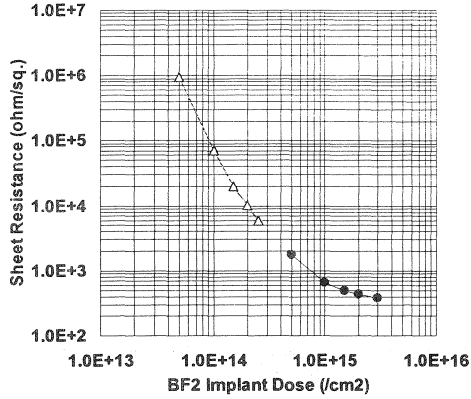
No.	Process Description	Process Flow & Cross section
<ol style="list-style-type: none"> 1. Oxidation, 5000A 2. Back-side Oxide Removal 3. POCl3 Doping (N+ Formation) 4. Oxidation, 1000A 5. P+ Active Define 6. Oxide Etch, 5000A 7. Oxidation, 200A 8. P+ Active Ion Implant (B11, 40KeV, 3.0E15) 		
<ol style="list-style-type: none"> 9. Oxidation, 3000A 10. LPCVD LTO, 3000A 11. Annealing, 900C, 60min 12. LPCVD Polysilicon, 2000A 13. Back-side Poly Removal 14. Poly Resistor Implant (BF2, 80KeV, 1.5E14) 15. Poly Photo/Etch 16. LPCVD LTO, 4000A 17. Annealing, 850C, 30min 		

18.	Contact Photo/Etch	
19.	Metal Deposition, (Ti/TiN/Ti/Al/TiN)	
20.	Metal Photo/Etch	
21.	PECVD Oxide, 8000A	
22.	PAD Photo/Etch	
23.	Back-side Oxide Removal	
24.	Back-side Metal Depo.	
25.	Alloy, 420C, 30min, H2	

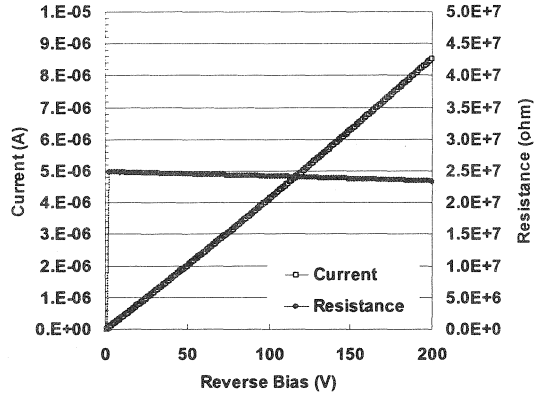
다. AC-coupled 단면 strip 검출기의 전기적 특성 평가

Strip 검출기를 제작한 후 고저항 폴리실리콘의 저항과 MOS capacitor의 정전 용량 및 p-i-n 다이오드의 누설전류 특성을 평가하였다. <그림 2-3>은 제작된 폴리실리콘 저항의 전압에 따른 저항값의 변화와 이온주입 dose에 따른 저항값의 변화를 나타낸 것이다. <그림 2-3> (a)는 BF₂ 이온주입 dose에 따른 폴리실리콘 resistor의 면저항값의 변화를 나타낸 것이다. 제작한 검출기의 biasing resistor는 1250 sq.로 디자인 되었으므로 ~ 20 kohm/sq.의 면저항값을 갖도록 BF₂를 1.5E15 cm⁻²로 이온주입 할 경우 ~ 25 Mohm의 저항을 형성할 수 있음을 알 수 있다. <그림 2-3> (b)는 인가 전압에 따른 폴리실리콘 resistor의 저항값을 나타낸 것으로서 0 ~ 200 V 사이에서 ~25 Mohm의 저항값이 안정적으로 측정

되었으며 biasing pad에 200 V 의 전압이 인가되어도 biasing resistor는 정상적으로 동작함을 알 수 있다.



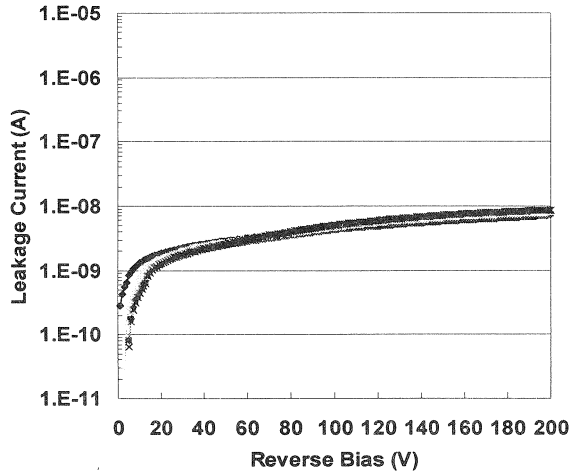
(a)



(b)

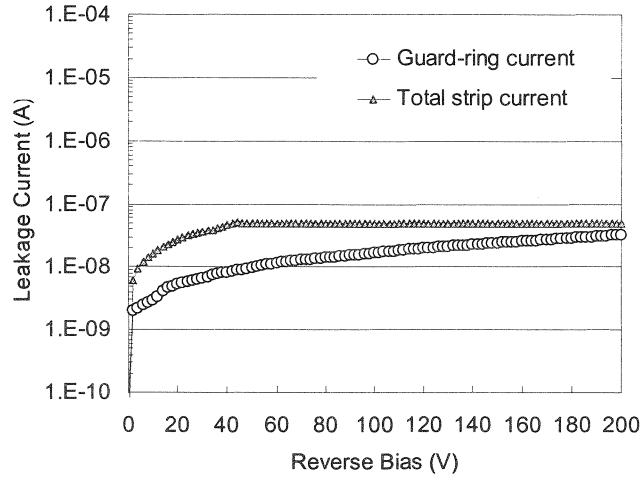
<그림 2-3> 폴리실리콘 resistor의 저항값의 변화 : (a) BF₂ 이온주입 dose에 따른 면저항값, (b) 인가 전압에 따른 저항값.

MOS capacitor의 경우 측정된 정전용량은 0 ~ 200V 사이에서 200 pF/strip의 일정한 값을 나타내었으며, capacitor 유전막의 누설전류는 100 V에서 ~ 5 nA로 양호한 값을 나타내었다. 그림 2-4는 인가전압에 따른 capacitor 유전막의 누설전류를 측정한 결과이다.



<그림 2-4> 인가전압에 따른 capacitor 유전막의 누설전류 측정 결과.

한편 strip 검출기의 누설전류 및 항복전압은 검출기의 성능 및 안정성을 평가하는 가장 중요한 항목이다. 그림 2-5 는 제작된 sample의 누설전류 및 항복 전압을 평가한 결과이다. 누설전류의 측정은 biasing pad에 역방향 전압을 200 V 까지 인가하여 측정하였으며 이때의 누설전류는 64개 strip의 누설전류가 모두 합산된 결과이다. 측정된 누설전류는 100 V 에서 ~ 50 nA 이며, 이를 strip 당 누설전류로 환산하면 1 nA/strip의 매우 우수한 결과를 나타내었다. 한편 항복전압의 경우 측정 장비의 한계인 200 V 까지 strip 및 guard-ring 모두 항복 특성이 관찰되지 않아 높은 전압에서도 안정적으로 chip 이 동작할 수 있음을 보여주고 있다.



<그림 2-5> AC-coupled 단면 실리콘 strip 검출기의 누설전류 측정 결과

3. 결론

입자 가속기 내에서 생성된 입자의 위치를 추적하는 용도로 사용되는 AC-coupled 단면 실리콘 strip 검출기를 제작하였다. AC-coupled 단면 실리콘 strip 검출기는 하전입자의 궤적을 따라 신호를 생성하기 위한 공핍된 p-i-n 다이오드와 신호를 읽기 위한 MOS capacitor, 그리고 신호로부터 p-i-n 다이오드의 누설전류를 차폐하기 위한 biasing resistor로 구성되어 있다. 제작된 sample의 전기적 특성 평가 결과 biasing resistor의 경우 25 Mohm의 저항값을 나타내었고, capacitor의 경우 200 pF/strip의 정전용량을 나타내어 모두 spec. 을 만족하였으며, 특히 0 ~ 200 V의 전압 사이에서 특성의 변화 없이 안정적인 특성을 나타내었다. 누설전류의 경우 64

개 strip의 총 누설전류 값이 100 V 에서 ~ 50 nA 이며, 이를 strip 당 누설전류로 환산하면 1 nA/strip의 매우 우수한 결과를 나타내었다. 한편 항복전압의 경우 200 V 까지 strip 및 guard-ring 모두 항복 특성이 관찰되지 않아 높은 전압에서도 안정적으로 chip 이 동작할 수 있음을 보여주었다.

제3절 접촉식 노광장비 공정기술 개발

1. 서론

IT 융합실험실에서 사용중인 접촉식 노광장비(contact aligner; MA-6)는 근래에 대면적 소자 제작 요구에 부응하여 그 활용도가 높아지고 있다. 이에 따라 접촉식 노광장비를 적용한 공정실험을 통해 적정 공정기술의 제시가 필요한 실정이다. 일반적으로 접촉식 노광장비를 적용하여 고해상도를 얻기 위해서는 마스크와 웨이퍼가 접촉되어 노광이 이루어지는 hard contact 노광방식이 가장 적합한 것으로 알려져 있다. 그렇지만 마스크와 웨이퍼가 직접 접촉되어 웨이퍼상의 감광막 형상이 훼손되고 이로 인해 마스크에 이물질이 발생하는 문제점으로 그 적용에는 한계를 가지고 있다. 한편 웨이퍼와 마스크간에 어느 일정한 간격을 갖고 노광하는 proximity 노광방식은 상기의 문제점을 해결할 수 있지만 해상도가 떨어진다는 단점이 있다. 이러한 상반되는 문제점들을 해결하기 위하여 제시된 soft contact 과 vacuum contact 노광방식을 본 장비에서는 제시하고 있다. 본 실험은 본 장비에서 적용 가능한 노광방식 6 가지 노광방식을 380 μm 와 625 μm 두께의 웨이퍼에 적용하여 각각의 적정 노광방식을 도출하였다.

2. 공정실험

가. 실험방법

두 종류의 5 인치 bare 실리콘 웨이퍼(두께; 380 μm 와 625 μm)상에 포지티브 노블락 감광막을 일정 회전속도로 도포한 후 열판에서 90 도 60 초 연화 열처리 공정을 수행하여 감광막 두께를 1.02 μm 정도로 도포하였다. 이어 접촉식 노광장비를 이용하여 6 종류의 각종 노광방식으로 노광을 10 초씩 동일하게 실시한 후 노광 후 열처리 공정, 현상공정을 거쳐 6 종류의 노광방식에 따른 각각의 감광막 패턴을 얻었다. 이후 광학 현미경과 in - line SEM 장비를 이용하여 그 결과들을 상호비교 하여 웨이퍼 두께별로 적정 노광방식을 도출하였다.

나. 공정결과 및 분석

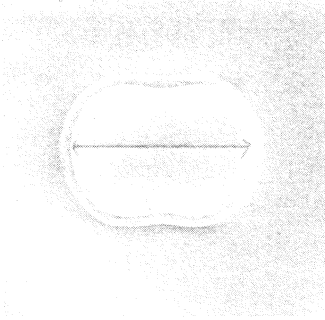
<표 2-3> 에서는 6 가지 노광방식에 따른 마스크 형상 9 x 3 μm 에 대한 감광막에 재현된 감광막 형상 크기, 패턴정의 능력, 그리고 마스크와 웨이퍼 간의 접촉 특성을 요약하여 나타내고 있다. 그리고 <그림 2-6>은 main 패턴 형태에 대한 감광막 형상을 전자현미경 사진으로, <그림 2-7>은 cd bar 형태에 대한 감광막 형상을 광학현미경 사진으로 각각 나타내고 있다. 먼저 <그림 2-6>(a) 와 <그림 2-7>(a)에서 볼 수 있는 soft contact은 웨이퍼와 마스크가 처음 접촉될 때 웨이퍼 스테이지 구동이 멈추고 노광되는 형태로 웨이퍼와 마스크의 접촉으로 인한 문제점은 해결되지만 스테이지와 마스크면의 평행상태가 중요한 변수로 작용하여 웨이퍼의 위치에 따라 선폭이 달라질 수 있고 해상도가 저하되는 단점이 있다. 이러한 해상도가 떨어진 형상을 <그림 2-6>(a) 와 <그림 2-7> (a)에서 볼 수 있다. <그림 2-6>(d),(e)에서 볼 수 있는 vacuum contact은 마스크와 웨이퍼의 접촉을 진공을 이용하여 만든 후 노광하는 방식이다. 이

방식은 근본적으로 마스크와 웨이퍼 간의 접촉은 이루어져 <그림 2-6> (d),(e)에서 볼 수 있듯이 해상도는 향상 되지만, 웨이퍼와 마스크가 서로 접촉되므로 <표 2-3> 에서 볼 수 있듯이 적용되는 웨이퍼의 두께에 따라 감광막 형상이 훼손 되는 문제점이 나타난다. 결과적으로 low vacuum, vacuum, hard contact 노광방식에서 해상도는 1.5 μm 정도로 상대적으로 우수하게 나타나지만 마스크와 웨이퍼 간의 물리적인 강한 접촉으로 감광막 형상이 훼손되는 문제점이 있다. 반면에 soft contact, proximity 노광방식에서는 해상도는 약 5 μm 정도로 상대적으로 저하된 결과를 보이고 있으나, 마스크와 웨이퍼 간의 물리적인 접촉이 없으므로 감광막 형상이 훼손되지 않고 있다. 한편 <표 2-3> 에서 알 수 있듯이 웨이퍼 두께 380 μm 와 625 μm 적용 시에 그 특성이 약간 다르게 나타나고 있다. 이상의 결과들을 종합하여 볼 때 625 μm 두께의 웨이퍼를 적용할 경우에는 low vacuum 노광방식이, 그리고 380 μm 두께의 웨이퍼를 적용할 경우에는 proximity(gap:10 μm) 노광방식이 각각 해상력과 접촉특성 모두 비교적 사용 가능한 결과를 나타내고 있어 가장 적합한 노광방식으로 예상된다.

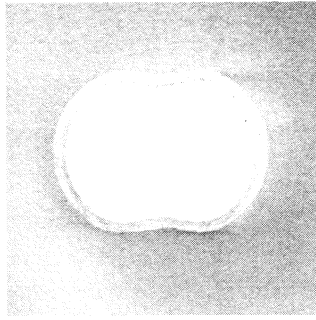
<표 2-3> 노광방식별 정의된 감광막 형상

단위 (μm)

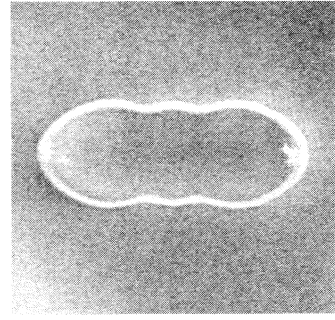
노광형태		soft contact	proxi. (40 μm)	proxi. (10 μm)	low vacuum	vacuum	hard contact	비 고
PR CD size	mask x :9	6.7	6.8	8.9	8.9	8.9	8.9	
	mask y :3	4.7	4.5	3.1	3.0	3.1	3.0	
패턴 정의능력		5~7	5~7	3~5	1.5	1.5	1.5	
mask와 wafer 접촉	80 μm th.	0	0	Δ	X	X	X	
	25 μm th.	0	0	0	Δ	X	X	



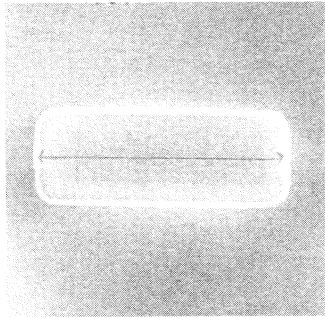
a) soft contact



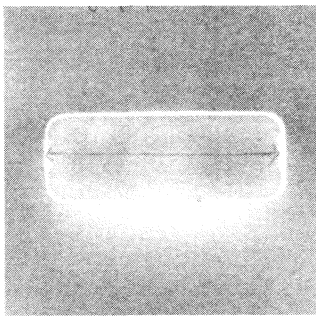
b) proximity(gap;40 μm)



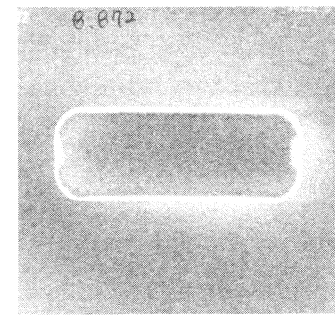
c) proximity(gap;10 μm)



d) low vacuum contact

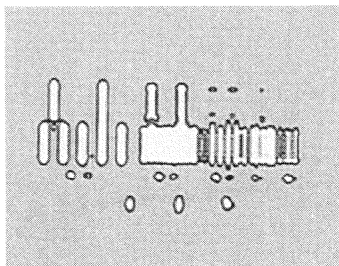


e) vacuum contact

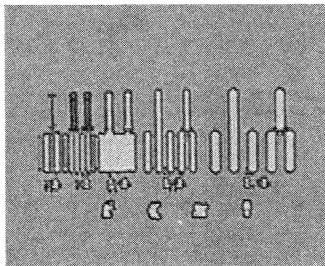


f) hard contact

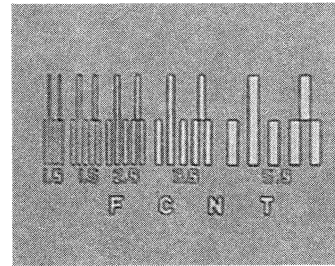
<그림 2-6> 노광방식에 따라 재현된 감광막 형상 (main pattern)



a) soft contact



b) proximity(gap;10 μm)



c) hard contact

<그림 2-7> 노광방식에 따라 재현된 감광막 형상(cd bar)

3. 결 론

IT 융합실험실에서 근래에 그 활용빈도가 높아지고 있는 접촉식 노광장비(contact aligner)에 대한 적정 노광형태를 도출하고자 6가지 노광형태에 대한 공정실험을 실시하였다. 실험결과 마스크와 웨이퍼와의 간격이 밀접하고 물리적으로 접촉이 강하게 할 수록 해상력이 향상되나, 감광막 형상이 훼손되는 확률이 높아지는 상반되는 결과를 나타낸다. 본 장비를 적용하여 5인치 웨이퍼 상에서 구현되는 감광막 형상 정의능력과 웨이퍼와 마스크 간의 물리적인 접촉으로 인한 감광막이 훼손되는 정도, 그리고 소자제작 시 요구되는 패턴해상 정의능력 등을 고려하여 적정 노광방법을 도출하였다. 접촉식 노광장비(MA-6)에 대한 적정 노광방법은 본 실험에 적용된 6 가지 노광방식 중 625 μm 웨이퍼 두께를 적용할 경우에는 low vacuum contact 노광방식이 그리고 380 μm 웨이퍼 두께를 적용할 경우에는 10 μm 간격을 갖는 proximity 노광방법이 각각 적절한 노광방식으로 판단된다.

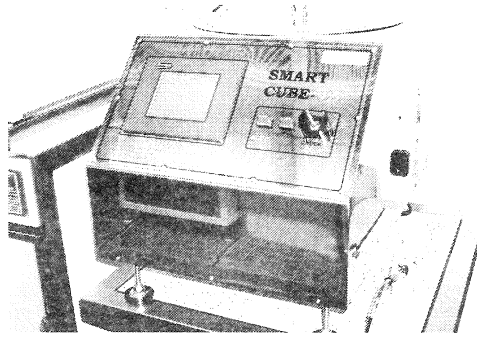
제4절 마스크 세정 공정기술 개발

1. 서론

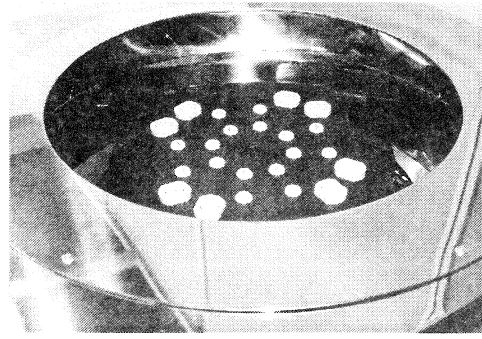
IT융합실험실에서 접촉식노광장비를 사용하여 사진전사공정을 수행하는 과정에서 발생하는 마스크 이물질을 제거하는 마스크 세정 공정기술 개발하였다. 마스크에 부착된 이물질은 제작소자의 특성 및 수율에 직접적으로 영향을 주는 요인으로 필수적으로 노광장비에 장착되어 사용되는 마스크에 있는 이물질은 제거되는 것이 요구된다. 마스크 세정 공정은 먼저 습식세정 장비에서 화학약품을 적용하여 마스크 세정을 하고 이어 탈이온수로 세척한 후 마스크 건조장치를 이용하여 건조시키는 과정으로 이루어 진다. 그 동안 마스크 건조 공정은 N2 gun을 사용하여 수작업으로 진행하였으나, 세정을 통해 이물질이 없어지는 대신 물얼룩이 생성되는 문제점이 있었다. 본 공정실험을 통하여 적정 마스크 세정용액 설정 및 2005년 말에 도입된 마스크 건조 장치를 활용한 마스크 건조 공정을 통하여 적정 마스크 세정공정기술을 개발하였다.

2. 공정 실험

마스크 건조 장치는 T사의 SMART CUBE-VZ 로 여기에 적용 가능한 마스크 크기는 5, 6인치, 마스크 두께는 90~120 mil 정도이며 마스크는 한장씩 장착되어 사용된다. 건조공정시 최적 속도는 2,000 rpm 로 제시되고 있으며, <그림 2-8>에서는 본 마스크 건조 장치 외부모양과 5,6 인치 마스크가 장착되는 loading station 부분을 볼 수 있다.



a) 마스크 건조장치

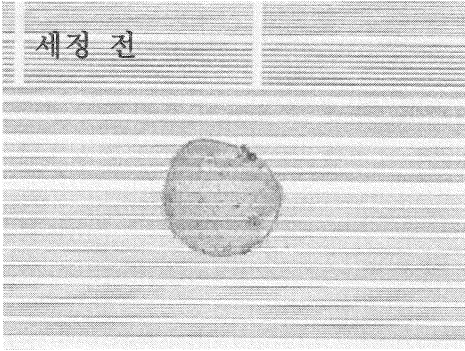


b) 마스크 loading station

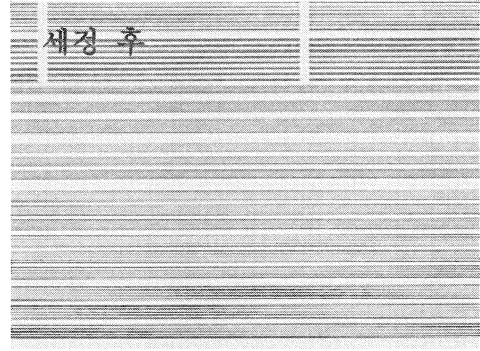
<그림 2-8> 마스크 건조 장치 및 마스크 loading station

본 공정실험은 이물이 있는 마스크를 적용하여 먼저 습식세정 장비에서 화학 약품을 적용하여 마스크 세정을 하고 이어 탈이온수로 세척한 후 마스크 건조 장치를 이용하여 건조시키는 과정으로 이루어 진다. 먼저 마스크 세정은 기존 습식세정장비 #9 에서 황산과 과수를 4:1로 혼합한 용액과 R사의 RMC 403 용액을 이용하여 세정 후 이물질 제거 능력을 상호 비교하였다. 이물질이 있는 마스크를 적용하여 각각의 세정용액에서 제시된 공정조건인 70℃에서 20 분간 세정공정을 실시한 후 탈이온수로 10분간 세척하였다. 본 실험결과는 광학현미경을 이용하여 관찰하였으며, 특히 여기에 적용된 마스크를 건조시키는 공정은 마스크 건조장치를 적용하여 기존에 N2 gun을 사용한 수작업에서 나타난 물얼룩 현상을 제거하여 적정화 할 수 있었다. 이때 적용된 마스크 건조 공정은 초기 약 10초 정도 500 rpm에서 실시한 후 나머지 9분 50초는 2000 rpm에서 이루어졌다. <그림 2-9>는 황산과 과수를 4:1로 혼합한 용액을 적용하여 마스크를 세정한 후 마스크에 장착된 이물질이 제거되는 것을 보여주는 광학현미경 사진

이다. 한편 <그림 2-10>은 R사의 RMC 403 용액을 적용한 마스크 세정 결과를 보여주고 있다. 세정 전후의 결과가 동일하게 세정 후 이물이 제거되지 않고 그대로 남아 있는 것을 볼 수 있다.

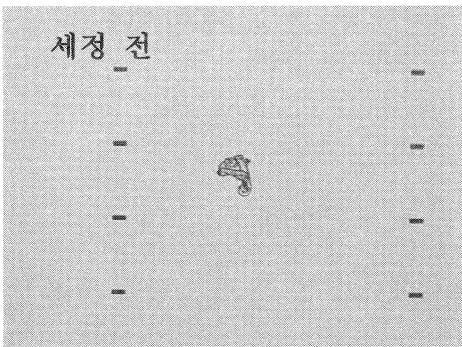


b) 세정전 (10 X)

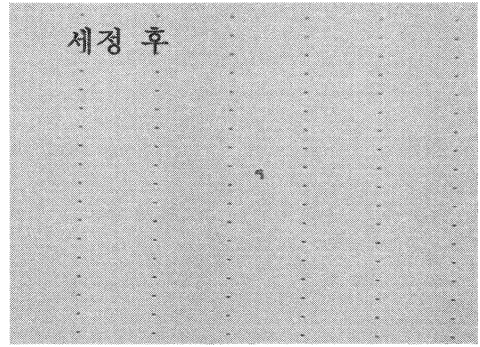


b) 세정후 (10 X)

<그림 2-9> 황산:과수 (4:1) 용액을 이용한 마스크 세정 전, 후 사진



c) 세정전 (10 X)



b) 세정후 (40 X)

<그림 2-10> RMC 403 용액을 이용한 마스크 세정 전, 후 사진

한편 황산, 과수 혼합 용액에서는 처음 마스크 세정 시와 두번째 적용시 세정능력이 떨어지는 문제점이 있으며, 약품의 특성상 용액의 온도를 70℃ 설정하는데 소요되는 시간이 30분 이상 요구되어 생산성이 낮은 문제점이 있다. 이러한 문제점은 개선이 요구되는 부분이지만 본 공정의 사용빈도가 그렇게 높지 않은 점을 고려할 때 본 실험을 통해 얻어진 공정조건은 무난히 사용가능한 것으로 판단되며 그동안 마스크 세정공정의 미흡한 부분들을 해결함으로써 궁극적으로는 접촉식 사진전사노광 장비를 사용하는 각종 소자제작에 있어 그 특성 및 수율향상에 크게 기여할 것으로 기대된다.

3. 결 론

습식세정에 적용되는 세정액과 마스크 건조 방법을 적정화 함으로써 그 동안 마스크 세정공정에 문제점들을 개선한 마스크세정 공정기술을 개발하였다. 단, 세정액 약품의 사용 가능시간이 짧고 공정시간이 길어 생산성이 낮은 문제점이 잔존하고 있지만 본 공정이 발생하는 빈도가 그렇게 높지 않은 점을 고려할 때 무난히 사용가능한 것으로 판단된다. 또한 그동안 마스크 세정공정의 미흡한 부분들을 해결함으로써 궁극적으로는 접촉식 사진전사노광 장비를 사용하는 각종 소자제작에 있어 그 특성 및 수율향상에 크게 기여할 것으로 기대된다.

제5절 결 론

ETRI IT융합실험실에서는 메모리 반도체 소자를 제외하고 대학교 및 중소기업에서 요구하는 다양한 제품에 대한 개발 및 소량 생산을 위한 foundry 지원을 수행하고 있다. 고 에너지 물리학 및 cosmic ray 검출기로 사용되는 실리콘 PIN diode 와 μ -strip 센서 등 비슷한 목적에 대하여 여러 가지 type 의 센서가 존재하는 분야에서 그 특성에 맞게 많이 이용되고 있다

입자 가속기 내에서 생성된 입자의 위치를 추적하는 용도로 사용되는 AC-coupled 단면 실리콘 strip 검출기를 제작하였다. 제작된 소자의 전기적 특성 평가 결과 biasing resistor의 경우 25 Mohm의 저항값을 나타내었고, capacitor의 경우 200 pF/strip의 정전용량을 나타내어 모두 spec. 을 만족하였으며, 특히 0 ~ 200 V 의 전압 사이에서 특성의 변화 없이 안정적인 특성을 나타내었다. 누설전류의 경우 64개 strip의 총 누설전류 값이 100 V 에서 ~ 50 nA 이며, 이를 strip 당 누설전류로 환산하면 1 nA/strip의 매우 우수한 결과를 나타내었다.

한편 IT 융합실험실에서 근래에 그 활용빈도가 높아지고 있는 접촉식 노광장비(contact aligner)에 대한 적정 노광방식을 공정실험을 통하여 도출하였다. 본 장비를 적용하여 5인치 웨이퍼 상에서 구현되는 감광막 형상 정의능력과 웨이퍼와 마스크 간의 물리적인 접촉으로 인한 감광막이 훼손되는 정도, 그리고 소자제작 시 요구되는 패턴해상 정의능력 등을 고려하여 적정

노광방법을 도출하였으며, 625 μm 웨이퍼 두께를 적용할 경우에는 low vacuum contact 노광방식이 그리고 380 μm 웨이퍼 두께를 적용할 경우에는 10 μm 간격을 갖는 proximity 노광방법이 각각 적절한 노광방식으로 제시되었다.

마지막으로 습식세정에 적용되는 세정액과 마스크 건조 방법을 적정화 함으로써 그 동안 마스크 세정공정에 문제점들을 개선한 마스크세정 공정기술을 개발하였다. 금번 개발된 공정기술은 그동안 마스크 세정공정에서 미흡한 부분으로 지적되었던 물얼룩 현상을 해결함으로써 궁극적으로는 접촉식 사진전사노광 장비를 사용하는 각종 소자제작의 특성 및 수율향상에 크게 기여할 것으로 기대된다.

제3장 반도체시설 운영기술 개발

제 3 장 반도체시설 운영기술 개발

제1절 서론

반도체 foundry 운영 사업 중 공정운영 기술 분야는 0.8 μ m 및 1.0 μ m 급 실리콘 베이스 어레이 원판 시험 제작기술을 바탕으로 반도체종합실험실 연구시설을 활용하여 소량의 원판을 생산할 수 있도록 서비스 기술을 확보하고, 추가로 확보된 실리콘 검출소자제작 기술과 μ -phone용 Thick gate CMOS, Power Device 등 다양한 응용제품 제작 기술을 바탕으로 원내.외 각종 반도체 소자 및 공정들을 지원하였다. 본 장에서는 먼저 '06년도에 지원된 원내.외 각종 반도체 소자들에 대한 현황을 통계화 된 자료를 활용하여 나타내었다. 실험실은 주 5일(월~금) 운영을 원칙으로 실시하고 공정작업이 없는 주말에는 예방정비를 수행함으로써 장비 가동률을 높여 연구생산성을 향상시킬 수 있었다. 특히 '06년도에 수행된 IT융합실험실의 주요 공정장비에 대한 수리현황을 조사하였다. 실리콘 공정장비는 총 24 대, 화합물 공정장비는 총 19 대를 각각 그 대상으로 하여 고장유형별로 고장건수와 수리시간을 분석하고 고장유형에 따른 대비를 사전에 하여 장비 가동률을 향상시키도록 하였다. 또한 평일 야간과, 주말, 그리고 연휴 기간에는 최소한의 공조/유틸리티 장비가동으로 실험실 운영비를 최소화 하였으며, 무엇보다도 특별한 안전사고가 없었던 점은 각종 공정 및 시설장비 작동, 특수가스 및 오.폐수, 유독성 화학약품관리 등 각종 안전에 관련된 업무수행이 규정대로 안전하게 수행된 결과라 하겠다. 한편 신규 장비도입에 따른 각종 유틸리티 공사 및 안전시설 보완작업도 일정대로

수행함으로써 연구환경 구축 기반을 조성 하였다. 그리고 각종 원내.외 반도체 소자 및 공정제작지원을 위해 소요되는 직, 간접 재료의 수급 현황을 분석하고 재고를 관리하여 업무수행에 차질이 없도록 운영하였다.

제2절 IT융합실험실 운영

1. IT융합실험실 공정운영

IT융합실험실 공정운영은 실리콘반도체 관련 실험실 및 화합물 반도체 관련 실험실로 구분하여 운영하고 있다. 실리콘 반도체 관련 실험실에서는 0.5/0.8 μm CMOS 공정기술을 바탕으로 국책 연구과제의 일환으로 수행중인 고부가가치 및 첨단 소자인 SiGe 소자, MEMS 소자, 유기전자 소자, 테라전자 소자 등 다양한 R&D 소자들에 대한 제작실험 및 연구가 이루어졌으며, 기 확보된 공정기술을 바탕으로 다양한 실리콘 검출소자 및 0.8 μm ASIC 소자를 제작하였으며 기타 단위 공정수행 등 여러 형태의 원외지원이 병행하여 이루어졌다. 화합물 관련 반도체실험실에서는 0.5 μm GaAs MESFET Library 공정을 바탕으로 60GHz대역 PMHEMT MMIC, MPMHEMT, 광대역 무선 통신용IC와 InP HBT, OEIC등 광통신용 전자소자, RF MEMS(Switch, Wave-Guide), 광소자(ROADM-PD, PBH-LD, T-LD, F-PLD)와 각종 R&D 소자 등이 실험제작 및 연구되었으며, 원외로는 GaAs MMIC 등 다양한 소자 및 공정들이 제작지원 되었다.

가. 원내 반도체 소자 및 공정 제작지원

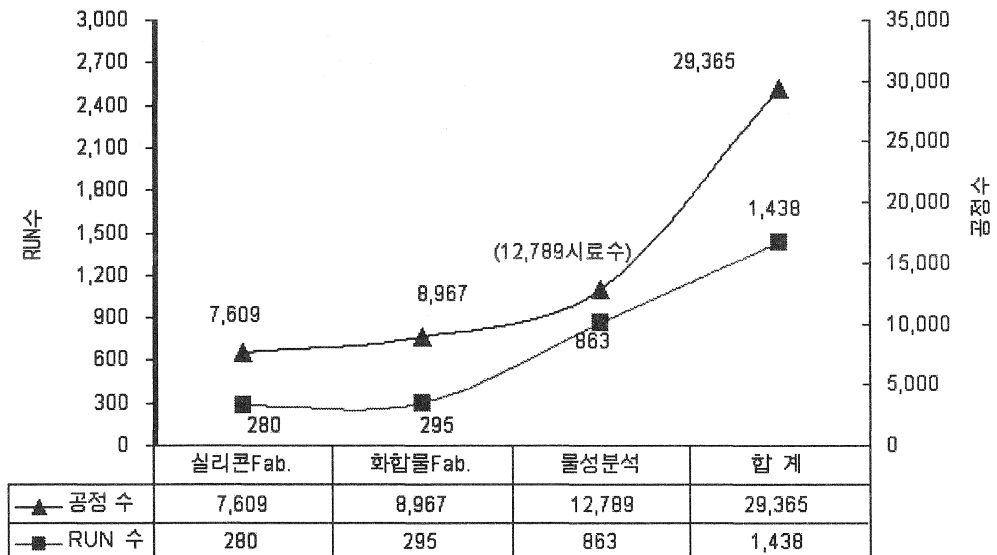
2006년 실리콘, 화합물 관련 반도체실험실 및 물성분석 실험실에서 수행한 각종 지원(Fab-in/Fab-out) 결과를 <표 3-1>과 <그림 3-1>에 나타내었다. 실리콘 관련 실험실에서 의뢰한 run 및 wafer 수 그리고 step 수는 각각 280 run, 3,469 wafer, 7,609 step 이었다. Run 의 종류는 30 step 이하는 unit run, 31-80

step은 modular run, 80step 이상은 Full run으로 구분하여 운영하고 있다. 공정의 분포는 Unit run의 공정 수 분포가 상대적으로 많이 나타나고 있는데 이는 순수한 R&D 개발 분야에 많은 업무수행이 이루어졌던 것에 기인된 결과로 판단된다. 한편 화합물 관련실험실 경우에는 295 run, 512wafer(654 조각), 8,967step을 의뢰하여 수행한 것으로 나타났다. 또한 실리콘 관련 실험실에 비해 화합물 실험실은 웨이퍼 수가 적은 것은 run당 구성되는 웨이퍼(RUN당 5매) 수가 적기 때문에 나타난 결과이다. 그리고 물성분석 실험실에는 863의뢰 건수에 12,789시료를 지원하였다. <그림 3-2>에서는 물성분석지원 장비별 이용분포도를 나타낸 것으로 SEM 장비의 이용도가 가장 높고 RBS 장비 이용도가 상대적으로 가장 낮은 것으로 나타났으며, 아울러 2005년도 대비 각 장비에 대한 이용 비용 증가율 측면을 살펴보면 다른 장비들에 비해 상대적으로 SIMS, AES, ESCA 장비의 사용이 많이 높아진 것을 알 수 있다.

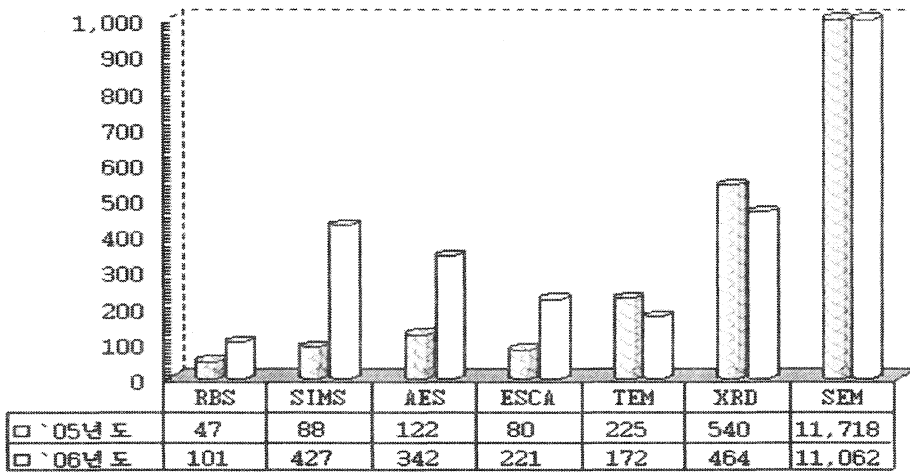
<표 3-1> '06년도 반도체 실험실 기술지원 현황

(2006.11.30기준)

구 분 소자별		Fab.-in(A)			Fab.-out(B)			점유율 (Out step/총 step)(%)
		Run 수	Wafer수 ()조각	Step수	Run수	Wafer수 ()조각	Step수	
실리 콘 실험실	Full run	18	134	2,461	23	213	1,616	25.7
	Modular run	33	209	1,729	26	270	1,271	20.3
	Unit run	229	3,036	3,419	215	3216	3,385	54.0
	소 계	280	3,469	7,609	264	3,699	6,272	100
화합 물 실험실	Full run	52	562(144)	4,977	54	52(1580)	5,132	55.7
	Modular run	45	518(130)	2,271	50	46(145)	2,077	22.3
	Unit run	198	405(380)	1,719	212	385(527)	1,993	21.7
	소 계	295	512(654)	8,967	316	483(830)	9,202	100
합 계		575	3,981 (654)	16,576	580	4,182 (830)	15,474	
물성분석 실험실		863건수, 12,789시료 수(원의 포함)						



<그림 3-1> 2006년도 실험실별 공정의뢰 현황



< 그림 3-2> 2005-2006년도 물성분석 장비별 이용분포도

2. IT 융합실험실 공정장비 유지보수

2006년도에 수행된 IT 융합실험실의 주요 공정장비에 대한 수리현황 및 가동률을 조사하였다. 실리콘 공정장비는 포토 3종 3대, 확산 2종 9대, 박막 3종 7대, 식각 3종 3대로 총 22대를, 화합물 공정장비는 포토 3종 4대, 확산 2종 2대, 박막 3종 6대, 식각 6종 7대로 총 18대를 각각 그 대상으로 하였으며, <표 3-2>은 고장 유형별로 고장 건수와 수리시간을 분석한 내역이다. 고장유형은 ①시스템을 컨트롤하는 회로부, ②진공펌프를 비롯한 압력 컨트롤 관련 부분과 진공 leak 수리 등의 진공부, ③가스 압력 조절계 및 유량조절기(MFC) 관련한 유량부, ④챔버(튜브), chiller, 각종 히터 등의 온도부, ⑤웨이퍼 이송 등의 기계부, ⑥RF 또는 Microwave generator 및 Matching network 등의 RF부, ⑦각종 utility 관련 등 상기 분류 외의 기타부, ⑧주기적인 챔버 및 튜브 세척,

source의 보충 또는 교체와 주유, 진공펌프의 오일 및 필터 교체 등의 예방정비(PM)로 구분하였다. 이상 8개의 유형별로 고장 건수 및 수리시간을 조사해 본 결과 건수는 예방정비가 197건으로 전체 수리건수 310건의 약 63.5%로 가장 많았으며, 다음은 회로 36건, 진공 23건, 기계 17건, 기타 15건, RF 9건, 온도 8건, 유량 5건 순으로 나타났다. 그리고 수리시간에 있어서는 예방정비 1,947시간, 회로부 720시간, 진공부 539시간, 기계부 449시간, RF 관련부 237시간, 온도부 89시간, 유량부 83시간, 기타부 47시간 순으로 나타났다. 고장유형별 건 당 수리시간을 살펴보면 첫번째 기계부가 26.4시간으로 가장 높게 나타났는데, 이는 화합물공정장비 Thermal evaporator의 crucible 파손에 따른 부품수입에 많은 시간이 소요되었기 때문이다. 두번째는 RF부의 수리시간이 26.3시간으로 나타났는데, 이는 화합물 공정장비인 Dry Etcher #11(RIE)의 RF generator의 고장으로 외주 수리에 많은 시간이 소요되었기 때문이다. 세번째는 진공부가 23.4시간으로 나타났는데, 이는 화합물 공정장비인 Dry Etcher #1의 ICP 챔버용 Turbo Pump를 독일 본사에 외주수리 하는데 시간이 많이 소요되었기 때문이다.

주요 장비의 가동률 중 가장 낮은 장비는 실리콘 식각장비인 MxP etcher 장비로 33건에 달하는 예방정비와 챔버 A의 vacuum leak 수리에 많은 시간이 소요되어 85%로 가장 낮았으며, 다음은 실리콘 금속박막 증착장비인 Sputter #1(3180) 장비로서 85.6%로 나타났는데 Target 교체 등의 예방정비에 많은 시간이 소요되었기 때문이다. 다음으로는 화합물 식각장비인 Dry etcher #1(ICP/RIE) 88.7%, 실리콘 박막 증착장비인 LPCVD #32(Nitride) 88.8%로 나타났는데 이는 turbo pump 외주수리와 예방정비에 많은 시간이 소요되었기

때문으로 나타났다. 그 외 장비는 90% 이상의 가동률을 나타냈으며 주요장비의 평균 가동률은 <표 3-3>에서 보듯이 실리콘실험실 95.6%(2005년도 94.6%), 화합물실험실 97.4%(2005년도 97.3%)로 2005년도와 비슷하게 나타났다.

위에서 살펴본 바와 같이 도입연도가 오래된 장비가 많아 수리부품 수급과 외주수리에 많은 시간이 소요되는 경우가 주요 요인으로 나타나고 있어 유지보수 기술력이나 노력에 무관하게 H/W 가동률이 저하되는 요인으로 작용하고 있다.

<표 3-2> IT 융합실험실 주요 공정장비의 고장유형

고장 유형별 건수, 수리시간		실리콘 장비	화합물 장비	전체 장비	건당 수리시간
회로	건수	31	5	36	20.0
	수리시간	460.6	259.8	720.4	
진공	건수	18	5	23	23.4
	수리시간	277.4	261.2	538.6	
유량	건수	5	0	5	16.6
	수리시간	83.0	0	83.0	
온도	건수	4	4	8	11.1
	수리시간	12.4	76.6	89.0	
기계	건수	13	4	17	26.4
	수리시간	131.3	317.5	448.8	
RF	건수	6	3	9	26.3
	수리시간	22.7	214	236.7	
기타	건수	13	2	15	3.1
	수리시간	45.9	1.0	46.9	
예방정비	건수	133	64	197	9.9
	수리시간	1,746.4	200.4	1,946.8	
계	건수	223	87	310	13.3
	수리시간	2,779.7	1,330.6	4,110.2	

<표 3-3> 주요 공정장비의 수리시간 및 가동률
 실리콘/화합물 기준시간 : 2,840.5 / 2,846.5 시간

구 분	수리횟수	수리시간	H/W 가동률(%)
실리콘실험실 주요장비(22대)	223	2,780	95.6
화합물실험실 주요장비(18대)	87	1,331	97.4

제3절 반도체 유틸리티 시설운영

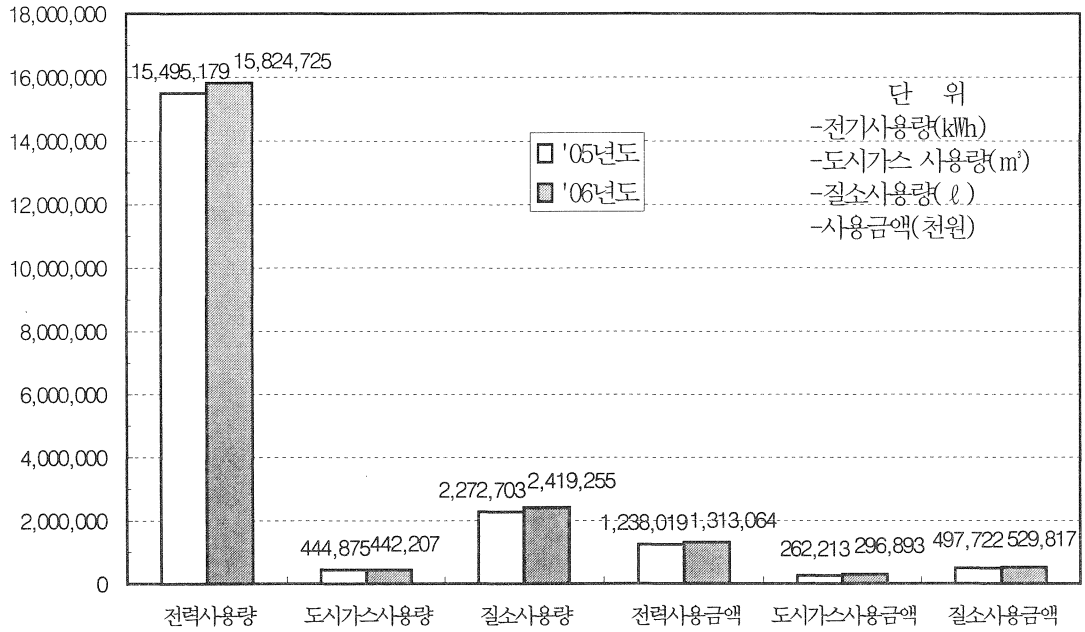
1. 반도체 유틸리티 운영

IT융합실험실은 일정한 온, 습도(22 ± 1 °C, 50 ± 5 %)와 일정 규격의 청정도를 갖는 특수한 환경 내에서 공정작업이 이루어진다. 이러한 환경을 유지하기 위해서는 공기 정화기, 공정용 배기, 열원장치(냉동기, 보일러)의 가동과 질소, 산소, 수소, 초 순수, 고 순도 압축공기, 진공, 공정용 냉각수 등의 공급이 연중 무휴로 이루어지고 있으며, 여기에 소요되는 주 에너지는 전기, 도시가스, 질소 등이다. '06 년도에는 노후시설 장비교체와 IT융합 실험실 및 특수가스 캐비닛 안전시설의 개선작업이 이루어졌으며, 또한 2연구동과 4연구동, 5연구동 실험실의 연구장비 재배치 계획에 의해 신규 도입한 LPCVD, PR-Asher, 두께 측정기, 온.습도 Controllable 유기전자소자 측정장비, Scrubber, Sputter 및 Plasma Etching 등 14여종이 추가 및 증설 설치되어 일일 전기 및 질소 사용량은 증가하였으나 도시가스 사용량은 변동이 없는 것으로

나타났다. 또한 주 5일 집중 근무체제를 채택하여, 공정작업이 없는 평일 야간, 주말, 연휴 기간에는 공정, 공조/유틸리티장비를 절전 가동하기 위하여 가습을 중단하여 운영함으로써 IT융합실험실의 연구생산성이 감소되지 않으면서도 에너지 비용을 절감할 수 있었다. 한편 실험실 환경 개선과 신규 연구장비 설치가 '06 년도 1 월부터 12월까지 추진되었고, 노후시설 교체공사로 인한 IT융합실험실 운영 중단이 '06 년도에는 '05 년도와 같이 1주간으로 중단되었으나 '05년도에 비해 전기 사용량은 2%, 질소 사용량은 6% 각각 증가하였고 도시가스 사용량은 1% 감소한 것으로 나타났다. IT융합실험실의 경상적인 에너지 부분이 시설운영 예산에 있어 많은 비중을 차지하므로 에너지의 효율을 높이는 것이 중요하며, 이를 위해선 에너지 효율이 낮은 노후설비에 대한 지속적인 보완이 요구된다. <표 3-4>와 <그림 3-5>은 '05 및 '06 년도 반도체 공조, 유틸리티 장비운영 부분에서 예산 소요액이 가장 큰 전력을 비롯한, 도시가스, 질소에 대한 사용량 및 금액 현황을 요약하여 나타낸 것이다. 그리고 <표 3-5> ~ <표 3-7> 에서는 '06 년도 월별 전력, 도시가스, 질소사용 현황을 '05 년도와 비교하여 각각 나타내었다.

<표 3-4> '06년도 전력, 도시가스, 질소 사용 현황

년 도 별	전력		도시가스		가스(질소)		총 계 (백만원)
	사용량 (1000kWh)	사용금액 (천원)	사용량 (m ³)	사용금액 (천원)	사용량 (1000L)	사용금액 (천원)	
'05	15,495	1,238,019	444,875	262,213	2,273	497,722	1,998
'06	15,825	1,313,064	442,207	296,893	2,419	529,817	2,140



<그림 3-3> '05 및 '06 년도 전력, 도시가스, 질소 사용량 및 사용금액

<표 3-5> '06년도 월별 전력 사용 현황

월별	'05 년도		'06 년도		'06/'05	비 고
	사용량 (kWh)	사용금액 (천원)	사용량 (kWh)	사용금액 (천원)	(%)	
1	1,232,275	94,667	1,309,989	102,654	106	'06.1.1 부터 전기요금 평균2.8% 인상
2	1,092,654	85,329	1,198,123	94,961	110	
3	1,285,145	98,202	1,253,677	98,781	98	
4	1,245,991	89,964	1,227,953	97,012	99	
5	1,328,329	95,100	1,381,493	107,569	104	
6	1,371,551	97,795	1,482,339	107,654	108	
소계	7,555,945	561,057	7,853,574	608,631	104	
7	1,421,360	148,588	1,464,332	157,077	103	
8	1,287,077	135,708	1,449,414	155,605	113	
9	1,369,972	97,697	1,365,417	100,155	100	
10	1,304,662	99,508	1,274,610	100,221	98	
11	1,271,677	97,302	1,203,138	95,306	98	
12	1,284,486	98,159	1,214,240	96,069	95	
소계	7,939,234	676,962	7,971,151	704,433	100	
평균	1,291,265	103,168	1,318,727	109,422	102	
총계	15,495,179	1,238,019	15,824,725	1,313,064	102	

<표 3-6> '06 년도 월별 도시가스 사용 현황

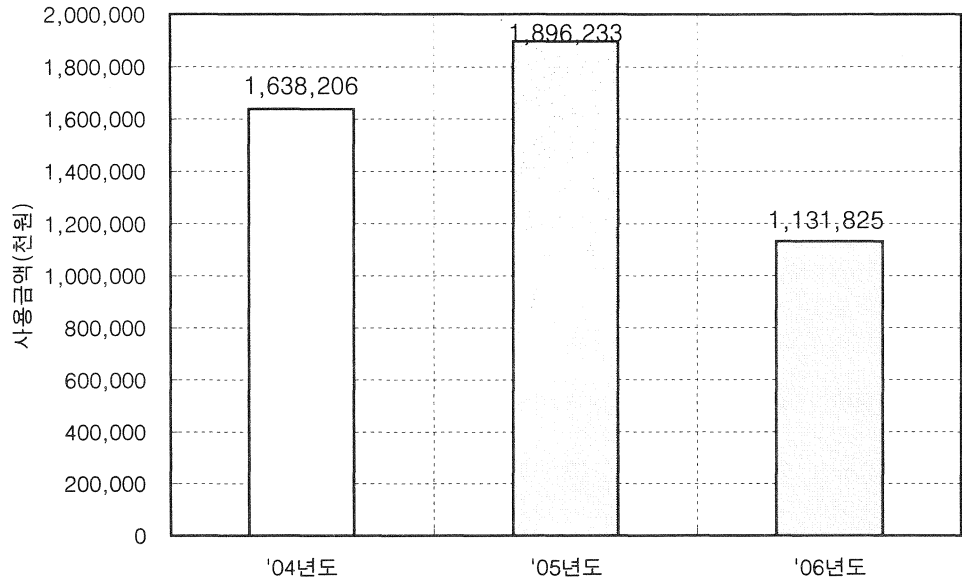
월 별	'05 년도		'06년도		'06/'05 (%)	비고
	사용량 (m ³)	사용금액 (천원)	사용량 (m ³)	사용금액 (천원)		
1	58,137	36,109	60,151	39,843	103	
2	62,413	38,762	58,128	38,504	93	
3	55,431	31,958	51,589	34,175	93	
4	28,570	13,901	32,562	20,295	114	
5	25,676	14,192	29,097	18,137	113	'06.10.01 부터 572.34 →685.91 원 인상
6	23,490	12,814	23,661	14,753	100	
소계	241,251	132,601	255,188	165,707	101	'06.11.01 부터 685.91 →644.86 원 인하
7	19,655	11,009	22,412	14,958	114	
8	20,604	11,539	18,442	12,212	90	
9	18,451	10,336	22,933	16,401	124	
10	26,703	14,946	27,898	19,948	104	
11	42,570	26,847	38,694	27,469	91	
12	63,175	39,800	56,640	40,198	90	
소계	191,158	114,477	187,019	131,186	98	
평균	37,073	21,851	36,851	24,741	99	
총계	444,875	262,213	442,207	296,893	99	

<표 3-7> '06 년도 월별 질소가스 사용 현황

월 별	'05 년도		'06년도		'06/'05	비고
	사용량 (리터)	사용금액 (천원)	사용량 (리터)	사용금액 (천원)	%	
1	208,235	45,604	192,853	42,235	93	'04.12.05 부터 4% 단가 인상(210 원 에서 219원)
2	163,047	35,707	201,772	44,188	124	
3	195,324	42,776	216,828	47,485	111	
4	175,205	38,370	200,595	43,930	114	
5	191,890	42,024	216,488	47,411	113	
6	193,635	42,406	224,337	49,130	116	
소계	1,127,336	246,887	1,252,873	274,379	111	
7	175,542	38,444	212,414	46,519	121	
8	166,613	36,488	183,768	40,245	110	
9	205,145	44,927	203,136	44,487	99	
10	207,116	45,358	216,026	47,310	104	
11	189,951	41,599	163,827	35,878	86	
12	201,000	44,019	187,211	40,999	90	
소계	1,145,367	250,835	1,166,382	255,438	101	
평균	189,392	41,477	201,605	44,151	106	
총계	2,272,703	497,722	2,419,255	529,817	106	

2. 시설의 유지 및 보수

IT융합 실험실에 각종 연구장비 보완 및 신규 장비 도입과 관련된 각종 시설 유지보수 작업이 이루어 졌다. 여기에는 각종 전기, 특수가스 캐비닛, 유틸리티 배관 및 공조/유틸리티의 보완공사 등 다양한 작업들이 포함된다. <그림 3-4>에서는 최근 3년간 이 분야에 소요된 금액을 나타내고 있는데 '04 년도 약 16.38 억원, '05년도는 18.96억, '06년도는 11.31억으로 시설장비 보완과 연구장비 설치 금액을 알 수 있다. <표 3-8>에서는 '06 년도 IT융합 연구시설(2연구동, 3연구동, 4연구동, 5연구동) 설치 및 보완 내용을 나타내었다. '06년도에는 약 28건의 작업을 수행하였으며, 분야별로 소요된 대표적인 작업으로는 공조기 3대 보완, IT융합 청정실 개선 공사와, 4동 1층 전용 공정용 냉각수 시스템 설치, 그리고 노후 Gas 캐비닛, 독성 가스 누출 감지 시스템, 실험실 유틸리티 배관 및 STS 덕트 교체, 2동 G층 노후 청정실 개선과 신규 도입한 LPCVD, PR-Asher, 두께 측정기 등 연구 장비의 유틸리티 공사 등이 있다.



<그림 3-4> 년도별 시설보완 소요금액

<표 3-8> '06 년도 반도체 연구시설 설치 및 보완 내용

내역	금액 (천원)	비고
1. 4 동 독성가스 누출 감지시스템(TGMS) 보완공사	82,550	
2. 특수가스캐비닛 교체 및 독가스 자동차단 밸브 설치	155,121	
3. LCVD 및 PR-Asher 특수가스배관 및 가스감지기 설치	27,552	
4. 4 동 Waste Organic Solvent Tank 교체 공사	42,350	
5. 특수공조기(AHU-02,UV-1) 제작 교체 및 부대시설 보완	159,829	
6. IT 융합실험 청정실 보완	121,564	
7. 특수공조기(AHU-19)제작 교체 및 부대시설 보완	31,507	
8. 초고 청정실 및 일반실험실 연구장비 전원 공사	17,566	
9. 반도체용 배기관 보완 및 소형압축기 제습기 이설배관	4,091	
10.반도체 유틸리티배관 자동용접 교체 및 STS 덕트 교체	97,671	
11.LPCVD, PR-Asher, 두께측정기 유틸리티 배관등 공사	51,517	
12.Q band 전자석용 Spectrometer 외 6 종 유틸리티 공사	29,042	
13.유기용 세척대 및 유틸리티관 제작 설치(2 동 G5 호)	11,733	
14.제 4 동 1 층 전용 PCW Supply System 시설 공사	102,279	
15.제 2 동 G 층 노후 청정실험실 개보수 공사	109,997	
16. Hydrogen Generator System(HM-200) 수리	7,700	
17. 특수가스 캐비닛 수리	4,112	
18. 폐수, 폐기물 통합감시 및 자동제어시스템 수리	1,496	
19. IT 융합실험실 열배기 임펠러등 수리	9,950	
20. UPS(3 상 460V/460V 10KVA) 외 1 종 수리	4,268	

<표 3-8> - 계속 -

내역	금액 (천원)	비고
21. FS-350 (Gas Scrubber) 외 1종 수리	3,322	
22. 대용량 BATH 외 3종 수리	4,433	
23. 공기조화기(AHU-3) 수리	1,440	
24. 2동 AHU 2호기 수리	7,590	
25. 2동 PCW 용 냉동기 수리	1,097	
26. 2동 AHU 1호기 외 2종 수리	7,398	
27. 2동 AHU 2호기 수리	1,650	
28. Scrubber(LPCVD 용 화학 흡착식) 제작 설치	33,000	
계	1,131,825	

3. 환경 관리

IT융합부품시험실에서 사용되는 각종 원료, 화학약품, 유해가스 물질들이 하천이나 대기중으로 배수 및 배출될 때 인체 및 주변환경에 유해하지 않도록 이를 안전하게 처리하여 배수 및 배출 함으로서 쾌적한 환경을 유지하는데 환경관리의 목적이 있다. '06 년에 발생된 폐수 및 폐기물의 처리 현황은 <표 3-9>에, 수질오염물질 분석 자료는 <표 3-10>에 각각 나타내었다.

<표 3-9> '06 년도 IT융합부품실험실 폐수 및 폐기물 처리 현황

구분	폐수량 (m ³)	약품사용량		전기량 (kWh)	폐기물발생량		Micro Filter (개)	유지 보수 (건)
		NaOH (kg)	HCl (kg)		폐불산 (kg)	유기용제 (kg)		
1월	1,161	59	74	5,828	12,300	7,000	192	12
2월	1,147	58	73	6,072	6,200	1,670	70	12
3월	1,323	67	85	6,232	4,640	5,980	70	12
4월	1,090	55	70	5,424	5,550	6,120	56	12
5월	1,008	51	64	5,460	4,710	1,260	42	12
6월	1,017	51	65	6,392	6,180	5,330	84	12
7월	998	50	64	5,624	13,020	8,540	112	13
8월	895	45	57	5,420	5,700	0	84	12
9월	1,164	59	74	4,660	6,140	5,900	84	13
10월	1,129	57	72	5,208	7,620	5,840	84	12
11월	1,413	71	90	5,344	3,950	6,550	84	12
12월	1,040	53	66	4,856	7,210	5,890	56	12
합 계	12,377	676	854	66,520	83,220	60,080	1,018	146
월평균	1,031	56	71	5,543	6,935	5,007	84.8	12

<표 3-10> '06년 수질오염물질 분석표 (단위 : ppm)

구 분	항 목	배출허용기준	분석결과	비 고 (기준값과 비교)
1	PH	5.8~8.6	7.0	기준값 이내
2	COD	130	5.223	4%
3	BOD	120	3.655	3%
4	SS	120	2.745	2.28%
5	N-Hexane(광)	5	0.232	4.64%
6	Phenol	3.0	0	0%
7	CN	1.0	0	0%
8	Cr	2.0	0.018	0.9%
9	Zn	5.0	0.022	0.44%
10	Cu	3.0	0.009	0.3%
11	Cd	0.1	0.005	5%
12	Hg	0.005	0	0%
13	As	0.5	0.045	9%
14	Pb	1.0	0	0%
15	Cr+6	0.5	0	0%
16	Mn	10	0	0%
17	F	15	0	0%
18	Fe	10	0.345	3.45%
19	ABS	5	0.036	0.72%
20	T-N	60	2.337	3.89%
21	T-P	8	0.736	9.2%
22	PCB	0.003	0	0%
23	유기인	1.0	0	0%
24	Tri.C.E	0.3	0	0%
25	Tet.C.E	0.1	0	0%

제4절 결론

'06 년도에도 '05 년도와 같이 주 5 일(월- 금) 집중근무제를 도입하여 효율적인 실험실 운영이 이루어지도록 하였다. '05년도 실험실 공정운영 분야에서는 실리콘 관련 실험실에서 280 run, 3,469 wafer, 7,609 step 이었으며, 화합물 관련 실험실에서 295 run, 512 wafer(654 조각), 8,697 step 을 수행하였다. 아울러 물성분석실험실에는 863의뢰 건수에 12,789 시료를 물성분석 지원하였으며, 또한 원외 반도체소자 및 공정제작은 ㈜RF세미 등 18개 업체나 기관에 218건을 지원하였다. 특히 원외 지원의 경우 기존의 단위공정 지원에서 IC 및 소자제작 지원 형태로 전환하여 ETRI 실험실을 이용한 실질적인 반도체 제품에 대한 지원이 많이 이루어지도록 하였다.

장비유지 보수분야는 예방정비가 197건으로 전체 수리건수 310건의 약 63.5%로 가장 많았으며, 다음은 회로 36건, 진공 23건, 기계 17건, 기타 15건, RF 9건, 온도 8건, 유량 5건 순으로 나타났다. 그리고 수리시간에 있어서는 예방정비 1,947시간, 회로부 720시간, 진공부 539시간, 기계부 449시간, RF 관련부 237시간, 온도부 89시간, 유량부 83시간, 기타부 47시간 순으로 나타났다. 실험실별 주요장비의 평균 가동률은 실리콘 실험실이 95.6%, 화합물실험실 97.4%로 매우 높게 나타났다.

IT융합실험실 유틸리티 운영분야는 '06 년도에는 노후시설 장비 교체와 실험실 환경 개선, 안전시설 보완 작업이 1월부터 12월까지 IT융합실험실 특수 공조기 증설, IT융합 청정실 개선 공사와, 4동 1층 전용 공정용 냉각수 시스템

설치, 그리고 노후 Gas 캐비닛, 독성가스 누출 감지 시스템, 실험실 유틸리티 배관 및 STS 덕트 교체, 2동 G층 노후 청정실 개선등 28건이 이루어졌으며, 또한 2연구동과 4연구동, 5연구동 실험실의 연구장비 재배치 계획에 의해 신규 도입한 두께 측정기, 온.습도 Controllable 유기전자소자 측정장비, Scrubber, Sputter 및 Plasma Etching 등 14여종이 설치되어 일일 전기, 질소 사용량은 '05 년도에 비해 전기 사용량은 2%, 질소 사용량은 6% 각각 증가하였다. 그리고 IT융합실험실에서 사용되는 각종 원료, 화학약품, 유해가스 물질들이 하천이나 대기중으로 방출될 때 인체 및 주변환경에 유해하지 않도록 이를 안전하게 처리하여 방출함으로써 쾌적한 환경을 유지하도록 하였다.

반도체시설 운영기술 개발에서는 IT융합실험실에서 이루어지는 각종 연구활동 및 연구개발을 뒷받침하는 분야로서 공정운영, 장비운영, 시설운영, 환경관리 등 효율적인 운영이 되도록 하였다.

제4장 결론 및 건의사항

제 4 장 결론 및 건의사항

ETRI IT융합실험실에서는 메모리 반도체 소자를 제외하고 대학교 및 중소기업에서 요구하는 다양한 제품에 대한 개발 및 소량 생산을 위한 foundry 지원을 수행하고 있다. 고 에너지 물리학 및 cosmic ray 검출기로 사용되는 실리콘 PIN diode 와 μ -strip 센서 등 비슷한 목적에 대하여 여러 가지 type 의 센서가 존재하는 분야에서 그 특성에 맞게 많이 이용되고 있다

입자 가속기 내에서 생성된 입자의 위치를 추적하는 용도로 사용되는 AC-coupled 단면 실리콘 strip 검출기를 제작하였다. 제작된 소자의 전기적 특성 평가 결과 biasing resistor의 경우 25 Mohm의 저항값을 나타내었고, capacitor의 경우 200 pF/strip의 정전용량을 나타내어 모두 spec. 을 만족하였으며, 특히 0 ~ 200 V 의 전압 사이에서 특성의 변화 없이 안정적인 특성을 나타내었다. 누설전류의 경우 64개 strip의 총 누설전류 값이 100 V 에서 ~ 50 nA 이며, 이를 strip 당 누설전류로 환산하면 1 nA/strip의 매우 우수한 결과를 나타내었다.

한편 IT 융합실험실에서 근래에 그 활용빈도가 높아지고 있는 접촉식노광장비(contact aligner)에 대한 적정 노광방식을 공정실험을 통하여 도출하였다. 본 장비를 적용하여 5인치 웨이퍼 상에서 구현되는 감광막 형상 정의능력과 웨이퍼와 마스크 간의 물리적인 접촉으로 인한 감광막이 훼손되는 정도, 그리고 소자제작 시 요구되는 패턴해상 정의능력 등을 고려하여 적정 노광방법을 도출하였으며, 625 μ m 웨이퍼 두께를 적용할 경우에는 low vacuum

contact 노광방식이 그리고 380 μm 웨이퍼 두께를 적용할 경우에는 10 μm 간격을 갖는 proximity 노광방법이 각각 적절한 노광방식으로 제시되었다.

습식세정에 적용되는 세정액과 마스크 건조 방법을 적정화 함으로써 그 동안 마스크 세정공정에 문제점들을 개선한 마스크세정 공정기술을 개발하였다. 금번 개발된 공정기술은 그동안 마스크 세정공정에서 미흡한 부분으로 지적되었던 물얼룩 현상을 해결함으로써 궁극적으로는 접촉식 사진전사노광 장비를 사용하는 각종 소자제작의 특성 및 수율향상에 크게 기여할 것으로 기대된다.

'06 년도에도 '05 년도와 같이 주 5 일(월-금) 집중근무제를 도입하여 효율적인 실험실 운영이 이루어지도록 하였다. '05년도 실험실 공정운영 분야에서는 실리콘 관련 실험실에서 280 run, 3,469 wafer, 7,609 step 이었으며, 화합물 관련 실험실에서 295 run, 512 wafer(654 조각), 8,697 step 을 수행하였다. 아울러 물성분석실험실에는 863의뢰 건수에 12,789 시료를 물성분석 지원하였으며, 또한 원외 반도체소자 및 공정제작은 (주)RF세미 등 18개 업체나 기관에 218건을 지원하였다. 특히 원외 지원의 경우 기존의 단위공정 지원에서 IC 및 소자제작 지원 형태로 전환하여 ETRI 실험실을 이용한 실질적인 반도체 제품에 대한 지원이 많이 이루어지도록 하였다.

장비유지 보수분야는 예방정비가 197건으로 전체 수리건수 310건의 약 63.5%로 가장 많았으며, 다음은 회로 36건, 진공 23건, 기계 17건, 기타 15건, RF 9건, 온도 8건, 유량 5건 순으로 나타났다. 그리고 수리시간에 있어서는 예방정비 1,947시간, 회로부 720시간, 진공부 539시간, 기계부 449시간, RF 관련부 237시간, 온도부 89시간, 유량부 83시간, 기타부 47시간 순으로

나타났다. 실험실별 주요장비의 평균 가동률은 실리콘 실험실이 95.6%, 화합물실험실 97.4%로 매우 높게 나타났다.

IT융합실험실 유틸리티 운영분야는 '06 년도에는 노후시설 장비 교체와 실험실 환경 개선, 안전시설 보완 작업이 1월부터 12월까지 IT융합실험실 특수 공조기 증설, IT융합 청정실 개선 공사와, 4동 1층 전용 공정용 냉각수 시스템 설치, 그리고 노후 Gas 캐비닛, 독성가스 누출 감지 시스템, 실험실 유틸리티 배관 및 STS 덕트 교체, 2동 6층 노후 청정실 개선등 28건이 이루어졌으며, 또한 2연구동과 4연구동, 5연구동 실험실의 연구장비 재배치 계획에 의해 신규 도입한 두께 측정기, 온.습도 Controllable 유기전자소자 측정장비, Scrubber, Sputter 및 Plasma Etching 등 14여종이 설치되어 일일 전기, 질소 사용량은 '05 년도에 비해 전기 사용량은 2%, 질소 사용량은 6% 각각 증가하였다. 그리고 IT융합실험실에서 사용되는 각종 원료, 화학약품, 유해가스 물질들이 하천이나 대기중으로 방출될 때 인체 및 주변환경에 유해하지 않도록 이를 안전하게 처리하여 방출함으로써 쾌적한 환경을 유지하도록 하였다.

반도체시설 운영기술 개발에서는 IT융합실험실에서 이루어지는 각종 연구활동 및 연구개발을 뒷받침하는 분야로서 공정운영, 장비운영, 시설운영, 환경관리 등 효율적인 운영이 되도록 하였다.

주 의

1. 이 연구 보고서는 한국전자통신연구원의 기본사업으로 수행한 연구결과입니다.
2. 이 보고서의 내용을 발표할 때에는 반드시 한국전자통신연구원
에서 수행한 기본사업 연구결과임을 밝혀야 합니다.

