

2015년 12월

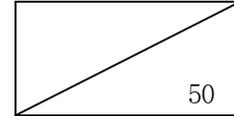
15ZB1100-01-8051P

수요자 중심 화합물반도체 부품산업기반 강화

Establishment of Basis for Compound Semiconductor
Components Technology Based on Industrial Demand

2015년 12월

15ZB1100-01-8051P



수요자 중심 화합물반도체 부품산업기반 강화

Establishment of Basis for Compound Semiconductor Components

Technology Based on Industrial Demand

인 사 말 씀

유무선통신 시스템은 정보통신기술의 급격한 수요 증대에 따라 주파수 대역과 속도면에서 비약적으로 발전해 왔으며 유무선 통신 시스템의 송신수신을 위한 Front-End에는 고속/고주파 특성과 수광/발광 특성을 활용하는 화합물 반도체 기반의 전자소자와 광소자가 필수적으로 사용되고 있으며 기술의 고난이도와 국가적 기술 전략성 때문에 국내외적인 많은 관심을 받고 있습니다.

화합물반도체 기반의 초고주파부품은 그 특성상, 소량 다품종의 전형적인 중소기업 생산 형태를 취하고 있으나, 우리나라 초고주파 부품기업의 영세성과 낮은 기술 수준 등으로 국내 초고주파부품 분야의 경쟁력이 극히 취약하고 전량을 수입에 의존하는 구조적인 문제를 내포하고 있습니다. 따라서 R&D 기술과 소요 산업기술을 직접적인 연계함으로써 산업기술의 수준을 강화하고, 수요자 중심의 부품을 개발함으로써 TTM (Time-To-Market) 제품을 효과적으로 확보할 수 있는 국가주도의 종합적인 활성화 정책이 절실한 시점입니다. 본 연구사업을 통해서 화합물반도체 기반의 초고주파 부품산업의 허브를 구축하고 전주기적 연구수행 체계를 구축함으로써 국내 초고주파부품 산업의 활성화를 통한 국제적 경쟁력 강화에 크게 기여할 것으로 기대됩니다.

끝으로, 본 연구과제 수행을 위해 후원을 해주신 국가과학기술연구회 관계자 및 한국전자통신연구원 관계자 여러분께 깊은 감사를 드리며, 아울러 본 연구과제를 성실히 수행한 연구원들의 노고를 치하하는 바입니다.

2015년 12월

한국전자통신연구원 원장 이 상 훈

제 출 문

본 연구보고서는 일반사업 연구과제인 "수요자 중심 화합물반도체 부품산업 기반강화"의 결과로서, 본 과제에 참여한 아래의 연구팀이 작성한 것입니다.

2015년 12월

연구책임자 : 책임연구원 강동민 (RF 융합부품연구실)
연구참여자 : 책임연구원 주철원 (RF 융합부품연구실)
 책임연구원 윤형섭 (RF 융합부품연구실)
 책임연구원 김해천 (RF 융합부품연구실)
 책임연구원 이경호 (RF 융합부품연구실)
 책임연구원 민병규 (RF 융합부품연구실)
 책임연구원 김동영 (RF 융합부품연구실)
 책임연구원 이상홍 (RF 융합부품연구실)
 책임연구원 이종민 (RF 융합부품연구실)
 선임연구원 김성일 (RF 융합부품연구실)
 선임연구원 안호균 (RF 융합부품연구실)
 선임연구원 윤기홍 (광집적플랫폼연구실)
 연구원 조규준 (RF 융합부품연구실)
 연구원 도재원 (RF 융합부품연구실)
박사후연수연구원 신민정 (RF 융합부품연구실)
특수계약직원 장유진 (RF 융합부품연구실)

요 약 문

I. 제 목

수요자 중심 화합물반도체 부품산업기반 강화

II. 연구목적 및 중요성

화합물반도체 기반의 초고주파부품은 그 특성상, 소량 다품종의 전형적인 중소기업 생산 형태를 취하고 있으나, 우리나라 초고주파 부품기업의 영세성과 낮은 기술 수준 등으로 국내 초고주파부품 분야의 경쟁력이 극히 취약, 전량을 수입에 의존하는 구조적인 문제를 내포하고 있다. 따라서 R&D 기술과 소요 산업기술을 직접적인 연계함으로써 산업기술의 수준을 강화하고, 수요자 중심의 제품개발을 공동으로 추진함으로써 TTM (Time-To-Market) 제품을 효과적으로 확보할 수 있는 국가주도의 종합적인 활성화 정책이 절실하다.

본 연구는 초고주파부품 산업 활성화를 위해 우선적으로 초고주파부품의 산업 수요 지향적 실용화 기술개발 체계 구성하고 기존의 연구사업을 통해 확보한 화합물반도체 기반의 연구결과물을 수요자 요구 규격에 맞도록 재가공하거나 고도화할 수 있는 상용화 지원체계를 구축하며 MPW 정기 shuttle 운영을 통한 지속적 제품을 개발한다. 중소기업 위주의 화합물반도체 기반의 초고주파 부품산업 활성화를 위하여 범국가적 산학연 협력 체계를 구축하고 산업체를 지원함으로써 국내 초고주파 부품산업의 경쟁력 강화를 통한 산업 전후방효과를 극대화한다. 또한 화합물반도체 기반의 초고주파부품 산업화 허브를 통한 중소기업 간의 정보교류를 활성화하고 시험/인증센터와 연계지원으로 마케팅을 지원하고 국내 화합물반도체 기반의 양산 관련 기관 및 산업체와 연계를 추진한다.

III. 연구내용 및 범위

본 연구는 초고주파부품 산업 활성화를 위해 화합물반도체 기반의 초고주파부품 산업화 허브구축을 통한 중소기업 간의 정보교류를 활성화하고 초고주파부품의 산업 수요 지향적 상요부품 개발 체계를 구성하여 국내 초고주파 부품산업의 경쟁력 강화에 기여하기 위한 연구내용 및 범위는 다음과 같다.

- 수요자 중심 초고주파부품 산업화 HUB 구축
- 화합물반도체 기반의 상용화 품목 발굴
- 1~10GHz 초고주파부품 library 고도화를 통한 시제품 개발
- Pilot Production 기술 개발
- 산업체의 신규 시스템 개발 시 필요한 prototype 적기 제공
- 신뢰성 인증기관과 공조를 통한 시제품 신뢰성 평가

IV. 연구결과

본 연구과제의 8차년도 주요 연구결과는 다음과 같다

1. 0.15um GaN HEMT 소자 개발

- 0.15um GaN HEMT 소자 설계 및 제작
- 0.15um GaN HEMT 소자 측정
- 전량 수입에 의존하는 0.15um GaN 전력소자 국산화

2. X-대역 40W GaN 패키지 모듈 개발

- X-대역 GaN HEMT 소자 설계 및 제작
- X-대역 40W GaN HEMT 패키지 모듈 제작 및 측정

V. 기대성과 및 건의

본 연구는 화합물반도체 기반의 초고주파부품 산업화 허브구축을 통한 산학연간의 정보교류를 활성화와 초고주파부품 산업의 경쟁력 강화에 기여하고 고부가가치 화합물반도체 기반의 설계 및 제품 생산 상용화 관련 일괄 기술 확보를 통해서 국책 연구소와 초고주파부품 산업체간 신속한 기술 교류를 통한 국내 초고주파부품 기술을 고도화하여 다양한 산업체 신규 시스템 개발시 필요한 시제품을 적기에 공급하여 **emerging market**을 선점한다. 또한, 화합물반도체 기반의 초고주파부품의 국내 수요를 전량 공급하여 수입대체를 이루고, 이를 통해 산업체가 자생하여 기술을 고도화할 수 있는 기반을 제공함으로써 수출을 통한 해외시장 점유하는 효과를 도모할 수 있다.

ABSTRACT

I . TITLE

Establishment of Basis for Compound Semiconductor Components
Technology Based on Industrial Demand

II . THE OBJECTIVES

Commercial compound semiconductor(CS) components are used for a variety of niche applications apart from Si applications at mostly small quantities. They are assembled by medium-to-small companies using imported CS devices and integrated circuits(ICs') due to the lack of domestic manufacturing basis for devices and ICs'. This current domestic situation calls this industry's attention for a comprehensive invigorating move that can improve technological level of industry by connecting R&D to industrialization and providing cooperation for demand-oriented product development. This move would provide the effective ways for the development of time-to-market products.

In this context, this study is aimed for the vitalization of high frequency components industry by providing the basis for the development and commercialization schemes that not only further develop R&D prototypes to commercially viable ones but also provide fabrication services of multi wafer project shuttles. This study would at the same time provoke country-wise industry-academia-research cooperation system to help medium-to-small enterprises in this industry establish the thrust for the market penetration. Also, this study is to provide a hub for the active environment in this industry for the exchange of information and manpower. This study would also assist industry's marketing activities by establishing the relationship with test/certification organizations and mass production facilities.

III. THE CONTENTS AND SCOPE OF THE STUDY

The contents and scope of this study is listed below:

- Establishment of the hub for the industrialization of demand-oriented high frequency components
- Pursuit for the prospective CS components for commercialization
- Prototyping of 1~10GHz components through library improvement
- Establishment of pilot production technology
- Delivery of the timely prototyping of industry demand
- Establishment of the reliability technology through the cooperation with related organizations

IV. RESULTS

The results of the eighth year of this study are listed below:

1. Development of 0.15um GaN HEMTs

- Design and Fabrication of 0.15um GaN HEMTs
- Measurement of 0.15um GaN HEMTs

2. Development of 40W GaN package module at X-band

- Design and Fabrication of GaN HEMT at X-band
- Fabrication and Measurement of 40W GaN HEMT package module at X-band

V. EXPECTED RESULT & PROPOSITION

This study is to provide the basis for the cooperational environment in the CS components industry through the establishment of the industry-academia-research hub, and, thereby, contribute to the improvement of the competitiveness of CS components industry. The success of this study will establish the design-fabrication-package-test-and-marketing productive cycles within this industry, so that domestic companies can not only penetrate into already-present market, but also even take the optimistic position in the emerging market. Eventually, CS components demand will be self-supplied domestically and further result in the minimizing of import expenses and the maximizing of export profits.

CONTENTS

CHAPTER 1. Overview of the Research	3
SECTION 1 Need for the Research	3
SECTION 2 Objectives of the Research	4
CHAPTER 2. Development of 0.15um GaN HEMTs.....	5
SECTION 1 Design of 0.15um AlGa _N /Ga _N HEMTs	7
SECTION 2 Fabrication of 0.15um AlGa _N /Ga _N HEMTs	9
SECTION 3 Measurement of 0.15um AlGa _N /Ga _N HEMTs	16
SECTION 4 Conclusion	22
CHAPTER 3. Development of 40W GaN PKG module at X-band	
.....	24
SECTION 1 Fabrication of AlGa _N /Ga _N HEMT at X-band	26
SECTION 2 Measurement of AlGa _N /Ga _N HEMT at X-band	29
SECTION 3 Design and Measurement of 40W GaN PKG module at X-band.	34
SECTION 4 Conclusion	42

CHAPTER 4. Conclusions	43
Abbreviations	46
List of Technical Documents	47

TABLES

[Table 2-1] Structure of 0.15um GaN HEMT device.....	8
[Table 3-1] Measurement results of module.....	22

FIGURES

[Figure 2-1] Mask layout design of 0.15um GaN HEMT device.....	8
[Figure 2-2] Detailed mask layout design of 0.15um GaN HEMT device.....	9
[Figure 2-3] Epi structure of AlGaIn/GaN HEMT on SiC.....	9
[Figure 2-4] Process flow of AlGaIn/GaN HEMT on SiC.....	11
[Figure 2-5] Optical microscope image after ohmic annealing.....	11
[Figure 2-6] Ohmic contact resistance measured by TLM.....	12
[Figure 2-7] Gate foot print patterned by e-beam lithography.....	12
[Figure 2-8] T-gate pattern formed by e-beam lithography.....	13
[Figure 2-9] Cross section view of AlGaIn/GaN HEMT on SiC after major fabrication.....	14
[Figure 2-10] Results of DC mapping.....	15
[Figure 2-11] Layout of GaN HEMT power device.....	16
[Figure 2-12] DC measurement results of GaN HEMT with 2 x 100 μm gate width.....	17
[Figure 2-13] RF measurement results of GaN HEMT with 2 x 100 μm gate width.....	18
[Figure 2-14] DC measurement results of GaN HEMT with reduced gate width to 3 μm	19
[Figure 2-15] RF measurement results of GaN HEMT with reduced gate width to 3 μm	19
[Figure 2-16] Photography of 8f50 GaN HEMT device.....	20
[Figure 2-17] 30GHz load-pull measurement system.....	21
[Figure 2-18] Fabricated wafer and on_wafer measurement using RF probe.....	21
[Figure 2-19] Results of power properties on 0.15um 8f50um GaN HEMT.....	21
[Figure 3-1] Fabrication process of X-band GaN RF HEMT power device.....	27
[Figure 3-2] Surface morphology of ohmic contact after annealing.....	28
[Figure 3-3] Gate footprint after SiN etch	28
[Figure 3-4] T-gate pattern formed by e-beam lithography.....	29

[Figure 3-5] GaN HEMT power device with 2 x 100 μm gate width.....	30
[Figure 3-6] I-V measurement results of GaN HEMT with 2 x 100 μm gate width.....	31
[Figure 3-7] Gm measurement results of GaN HEMT with 2 x 100 μm gate width.....	32
[Figure 3-8] RF measurement results of GaN HEMT with 2 x 100 μm gate width.....	32
[Figure 3-9] Power measurement results of GaN HEMT with 2 x 100 μm gate width.....	33
[Figure 3-10] 40 W GaN HEMT device and package.....	34
[Figure 3-11] Drain bias circuit and layout design.....	35
[Figure 3-12] Simulation results of bias circuit.....	36
[Figure 3-13] Module circuit.....	37
[Figure 3-14] PCB layout of module and shape of utensil.....	38
[Figure 3-15] Photography of measurement setup and description.....	39
[Figure 3-16] Block diagram of module test.....	40
[Figure 3-17] Fabricated 40W package module.....	41
[Figure 3-18] Output power of 40W package module and property of gain.....	41

목 차

제 1 장 서론	3
제 1 절 연구의 필요성	3
제 2 절 연구의 목적	4
제 2 장 0.15um GaN HEMT 소자 개발	5
제 1 절 0.15um AlGaN/GaN HEMT 소자 설계	7
제 2 절 0.15um AlGaN/GaN HEMT 소자 제작 공정	9
제 3 절 0.15um AlGaN/GaN HEMT 소자 측정	16
제 4 절 결론	22
제 3 장 X-대역 40W GaN 패키지 모듈 개발	24
제 1 절 X-대역 AlGaN/GaN HEMT 소자 제작	26
제 2 절 X-대역 AlGaN/GaN HEMT 소자 특성 측정	29
제 3 절 X-대역 40W GaN 패키지 모듈 설계 및 측정	34
제 4 절 결론	42

제 4 장 결 론	43
약어표	46
기술문서 구성표	47

표목차

[표 2-1] 0.15um GaN HEMT 소자 구조.....	8
[표 3-1] 모듈 측정 결과.....	42

그림목차

[그림 2-1] 0.15um GaN HEMT 소자 제작용 마스크 레이아웃 도면.....	8
[그림 2-2] 0.15um GaN HEMT 소자 레이아웃 상세도면.....	9
[그림 2-3] AlGaIn/GaN HEMT on SiC 웨이퍼의 에피구조.....	9
[그림 2-4] AlGaIn/GaN HEMT on SiC 소자 제작공정 순서도.....	11
[그림 2-5] Ohmic 열처리 후 광학현미경 사진.....	11
[그림 2-6] TLM 측정에 의한 ohmic contact 저항.....	12
[그림 2-7] e-beam lithography에 의한 게이트 foot 패턴.....	12
[그림 2-8] e-beam lithography에 의한 T-gate 패턴.....	13
[그림 2-9] 중요 공정 완료시의 AlGaIn/GaN HEMT on SiC 소자 단면 모식도.....	14
[그림 2-10] DC mapping 결과.....	15
[그림 2-11] GaN HEMT 전력소자 레이아웃.....	16
[그림 2-12] 게이트 폭이 2 x 100 μm 인 GaN HEMT DC측정 결과.....	17
[그림 2-13] 게이트 폭이 2 x 100 μm 인 GaN HEMT RF 측정 결과.....	18
[그림 2-14] 소스와 드레인 간격을 3 μm 로 감소시킨 GaN HEMT DC 측정 결과.....	19
[그림 2-15] 소스와 드레인 간격을 3 μm 로 감소시킨 GaN HEMT RF 측정 결과.....	19
[그림 2-16] 8f50 GaN HEMT 소자 제작 사진.....	20
[그림 2-17] 30GHz 로드풀 측정 시스템.....	21
[그림 2-18] 제작된 웨이퍼와 RF probe를 이용한 on_wafer 측정.....	21
[그림 2-19] 0.15um 8f50um GaN HEMT 소자의 power 특성 측정 결과.....	22
[그림 3-1] SiC 기판을 사용하는 X-대역 GaN RF HEMT 전력소자의 제작공정 순서.....	27
[그림 3-2] 오믹 열처리 후의 오믹 전극 표면 형상.....	28
[그림 3-3] 전자빔 리소그래피 공정에 의해 형성한 gate footprint의 SiN 식각후 gate footprint 형상.....	28
[그림 3-4] 전자빔 리소그래피 공정에 의해 형성한 T-gate 패턴.....	29

[그림 3-5] 제작된 게이트 폭이 $2 \times 100 \mu\text{m}$ 인 X-대역 GaN RF HEMT 전력소자 사진.....	30
[그림 3-6] 제작된 게이트 폭이 $2 \times 100 \mu\text{m}$ 인 GaN HEMT I-V 측정 결과.....	31
[그림 3-7] 제작된 게이트 폭이 $2 \times 100 \mu\text{m}$ 인 GaN HEMT transconductance 측정 결과.....	32
[그림 3-8] 제작된 게이트 폭이 $2 \times 100 \mu\text{m}$ 인 GaN HEMT RF 측정 결과.....	32
[그림 3-9] 제작된 게이트 폭이 $2 \times 100 \mu\text{m}$ 인 GaN HEMT 전력 측정 결과.....	33
[그림 3-10] 제작된 40 W GaN HEMT 소자와 패키지.....	34
[그림 3-11] 드레인 바이어스 회로와 레이아웃 도면.....	35
[그림 3-12] 바이어스 회로 Simulation 결과.....	36
[그림 3-13] 모듈 전체 회로도.....	37
[그림 3-14] 모듈의 PCB layout과 기구물 형상.....	38
[그림 3-15] 측정 셋업 사진 및 설명.....	39
[그림 3-16] 모듈 시험을 위한 구성도.....	40
[그림 3-17] 제작된 40 W 패키지 모듈.....	41
[그림 3-18] 40 W 패키지 모듈 출력전력 및 이득 특성.....	41

제 1 장 서 론

제 1 장 서론

제 1 절 연구의 필요성

유무선통신 시스템의 송신/수신을 위한 Front-End에는 고속/고주파 특성과 수광/발광 특성을 활용하는 화합물반도체 기반의 전자소자와 광소자가 필수적으로 사용되는데, 기술의 고난이도와 국가적 기술전략성 때문에 국내외적으로 수급이 용이하지 않은 품목이 많다. 소요 품목이 민수와 국방용으로 대부분 소량다품종이지만, 소자의 개발에서부터 집적회로 및 모듈화에 필요한 제작환경 구축에는 설계, 제작, 측정 등의 반도체 청정생산시설(Clean Room)과 고도화된 기술인력이 소요되는 초기투자가 막대한 특징을 가진다.

관련 국내 산업체는 주로 중소벤처기업으로서, 소요되는 초고주파부품을 전량 해외에서 수입에 의존하고 있어 수요자중심의 성능확보, 납기, 가격 등에서 많은 어려움을 겪고 있는 실정이다. ETRI에서는 이미 15년 이상의 화합물반도체 관련 국책연구사업 수행을 통해 광/전자소자의 제작이 가능한 청정실험실과 장비를 구비하고 숙련된 전문인력의 경험을 바탕으로 다수의 우수한 화합물반도체 연구시제품을 보유하고 있다.

따라서 기 확보된 화합물반도체 기본 기술들을 안정적 정부재원을 바탕으로 효율적으로 활용하여, 산업체의 소량다품종 초고주파 부품의 수요에 부응하는 상용화 연구가 필요하다. 본 사업을 통해 화합물반도체 기반의 초고주파 부품산업의 허브를 구축하고 전주기적 연구수행 체계를 구축함으로써 국내 초고주파부품 산업의 활성화를 통한 국제적 경쟁력 강화가 시급하기 때문에 연구가 필요하다.

제 2 절 연구의 목적

유무선 통신시스템의 발전과 더불어 시스템의 송신/수신을 위한 Front-End에는 고속/고주파 특성과 수광/발광 특성을 활용하는 화합물반도체 기반의 전자소자와 광소자가 필수적으로 사용되는데, 기술의 고난이도와 국가적 기술전략성 때문에 국내외적으로 공급이 용이하지 않은 품목이 많다.

화합물반도체 기반의 초고주파부품은 그 특성상, 소량 다품종의 전형적인 중소기업 생산 형태를 취하고 있으나, 우리나라 초고주파 부품기업의 영세성과 낮은 기술 수준 등으로 국내 초고주파부품 분야의 경쟁력이 극히 취약, 전량을 수입에 의존하는 구조적인 문제를 안고 있다. 따라서 R&D 기술과 소요 산업기술을 직접적인 연계함으로써 산업기술의 수준을 강화하고, 수요자 중심의 제품개발을 공동으로 추진함으로써 TTM (Time-To-Market) 제품을 효과적으로 확보 할수 있는 ETRI에서는 4인치 Pilot 생산기반을 구축하여 준양산이 가능한 환경에서 자체 설계, 제작 및 테스트를 수행하여 왔으며 향후 수요자 중심의 부품 공급을 위한 산업체와의 허브 구축을 통한 화합물반도체 부품 생산 및 공급을 위한 전주기적인 체계를 구축하고자 한다.

특히 중소기업 위주의 화합물반도체 기반의 초고주파 부품산업 활성화를 위하여 범국가적 산학연 협력 체계를 구축하고 산업체를 지원함으로써 국내 초고주파 부품산업의 경쟁력 강화를 통한 산업 전후방효과를 극대화함과 동시에 화합물반도체 기반의 초고주파부품 산업화 허브를 통한 중소기업 간의 정보교류를 활성화하고 시험/인증센터와 연계지원으로 마케팅을 지원하고자 한다. 뿐만 아니라 국내 화합물반도체 기반의 양산 관련 기관 및 산업체와 연계를 추진 국내 화합물반도체 기반의 초고속/초고주파 설계/제작/측정/평가의 일괄 지원 시스템을 구축하여 향후 우리나라 화합물반도체 관련산업의 혁신적이고 독창적인 중흥을 유도하고자 한다.

제 2 장 0.15um GaN HEMT 소자 개발

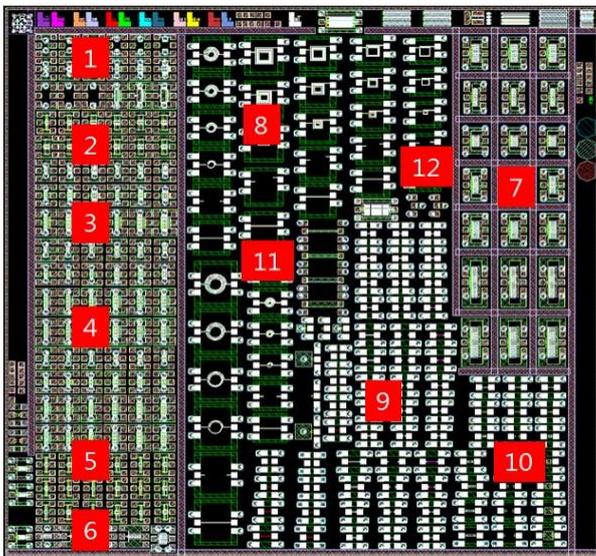
제 2 장 0.15um GaN HEMT 소자 개발

제 1 절 0.15um AlGaIn/GaN HEMT 소자 설계

Ka-밴드용 GaN HEMT 소자를 개발하기 위해서는 스케일링 효과에 의해 주파수 특성을 개선시켜야하는데, 소자의 주파수 특성은 게이트 길이에 의해 가장 큰 영향을 받으므로 게이트 길이를 감소시킴으로써 특성을 향상시켜야한다. ETRI 에서 개발하는 Ka-band 전력소자에 활용하기 위한 전력소자 구조는 게이트 길이가 0.15um 이하인 소자 구조를 가져야하고, 소자의 short channel 효과를 포함하여 게이트 길이와 주파수 특성에 대한 연구를 진행함으로써 자체 보유한 이빔 리소그래피 기술을 활용하여 Ka-band 활용에 적합한 최적의 전력소자 구조를 개발하고자 한다. [그림 2-1]에 나타낸 마스크는 0.15um GaN HEMT 소자에 대한 라이브러리를 확보하고자 제작하기 위한 것으로 공정에 사용될 마스크이다. 설계된 소자는 게이트 길이가 0.15um 이고 단위 게이트 폭이 50um, 75um 이고 게이트가 2, 4, 8 개인 소자가 있다. 그리고 패드 de-embedding 을 위해 open 패턴과 short 패턴이 포함되었다. 또한 수동소자 라이브러리를 위한 레이아웃도 포함되었으며, 인덕터와 커패시터, 저항, 비어 등이 포함되어있다. 공정 모니터링을 위한 PCM 패턴도 포함하여 제작 공정시에 사용하였다. [표 2-1]에 설계된 GaN HEMT 소자의 구조에 대해서 정리하였다. 표준소자의 기본구조는 gate foot length 가 0.15um, gate head length 가 0.6/0.8/1.0um 세 종류, source to drain 간격이 3.0/3.5um 두 종류, gate to source 간격이 1.0/1.15um 두 종류, gate to drain 간격이 2.0/2.35um 두 종류, unit gate width 가 50/75um 두 종류, gate 수에 따라 2/4/8 세 종류로 설계 되었다. 설계된 0.15um GaN HEMT 소자 레이아웃 상세 도면을 [그림 2-2]에 나타내었다.

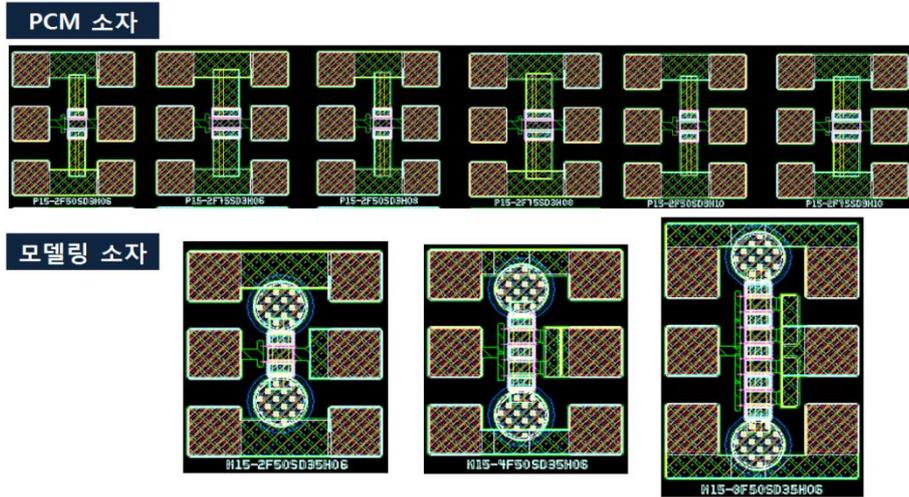
[표 2-1] 0.15um GaN HEMT 소자 구조

	0.15um HEMT
Gate foot length(um)	0.15
Gate head length(um)	0.6/0.8/1.0
Source-to-Drain distance(um)	3.0/3.5/(1.5/2.0/2.5)
Gate-to-Source distance(um)	1.0/1.15/(0.5/0.65/0.8)
Gate-to-Drain distance(um)	2.0/2.35/(1.0/1.35/1.7)
Unit gate width(um)	50/75
Number of gate(um)	2/4/8
Total gate width(um)	100/150/200/300/400/600



No.	Descriptions
1	Deembedding 패턴
2	0.25um PCM 소자
3	0.25um modeling 소자
4	0.15um modeling 소자
5	0.15um PCM 소자
6	0.5um PCM 소자
7	0.15um 전력소자 (500/600/750/1000/1350/1800)
8	인덕터 소자
9	저항 소자
10	커패시터 소자
11	마이크로스트립 라인
12	BVIA(120um/60um)

[그림 2-1] 0.15um GaN HEMT 소자 제작용 마스크 레이아웃 도면



[그림 2-2] 0.15um GaN HEMT 소자 레이아웃 상세도면

제 2 절 0.15um AlGaIn/GaN HEMT 소자 제작 공정

본 공정에서는 Cree 의 에피 웨이퍼를 사용하여 게이트길이 0.15um 인 GaN HEMT 소자 공정을 진행하였다. 사용된 웨이퍼의 에피구조는 [그림 2-3]과 같다.

AlGaIn, 25.5% Al, 25.0 nm
Fe doped (away from channel) GaN buffer, 2.0 microns
Cree proprietary nucleation layer
SI SiC substrate

[그림 2-3] AlGaIn/GaN HEMT on SiC 웨이퍼의 에피구조

본 연구에서 개발한 GaN 전력소자의 제작공정 순서는 [그림 2-4]와 같다. 전력 소자 제작공정에서 소스 및 드레인의 오믹 전극 패턴은 I-line stepper 를 사용한 image reversal lithography 공정으로 진행하였다. E-beam evaporation 을 사용하여 오믹 메탈(Ti/Al/Ni/Au)를 증착한 후 리프트-오프 방법으로 전극을 형성하였다.

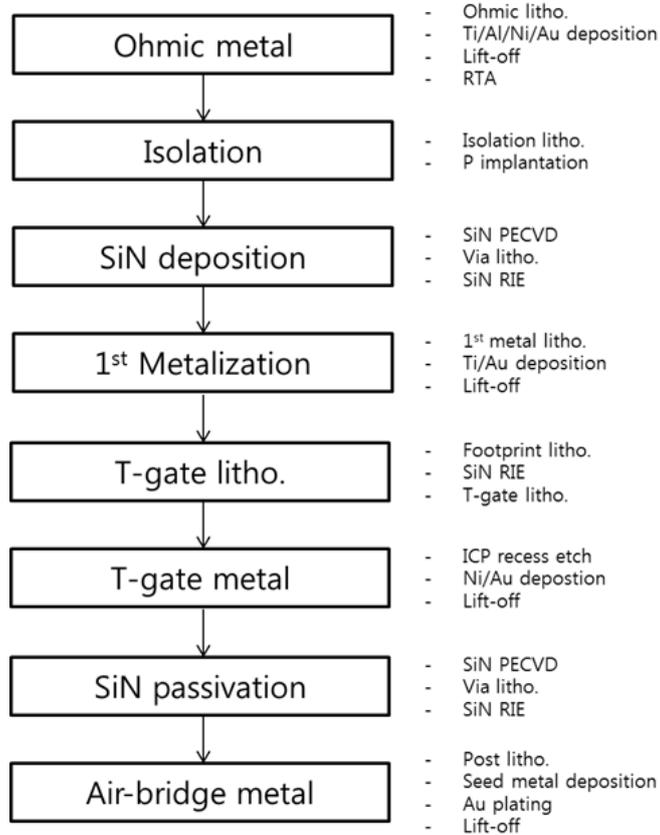
900°C 진공 분위기 (recipe: GAN850.3)에서 50 초 열처리(Rapid Temperature Annealing)하여 기판과 오믹 접촉 특성을 갖도록 하였다.

900°C, 50 초 열처리 후 광학현미경 사진과 TLM 패턴의 5 um, 10 um, 20um 간격 저항을 측정하였다. [그림 2-5]의 광학현미경 사진에서 보는 바와 같이 morphology 는 2차 열처리(900°C 30 초/940°C 30 초)한 wafer 와 비슷하였으나, probe 접촉저항 은 개선되었다. 저항 측정 시 probe contact 저항값은 5 Ω 정도였으며, TLM 패턴 에 의한 ohmic contact 저항 측정을 D-gate 공정 후 측정한 결과를 [그림 2-6]에 나타내었다. D-gate 공정 후 측정한 ohmic contact 저항 값은 $1\sim4\times 10^{-6}$ Ω·cm², sheet 저항 값은 385~399 Ω/□ 이었다.

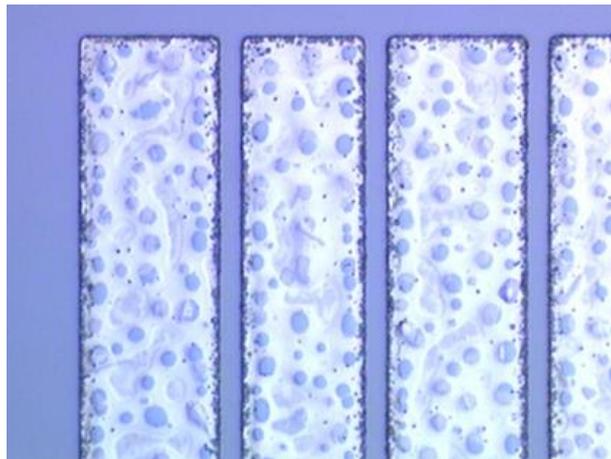
소자격리(device isolation)공정은 AlGaIn/GaN HEMT 소자 사이를 전기적으로 분리하기 위한 공정으로 습식식각 방법과 건식식각 방법 그리고 이온주입(ion implantation)형 소자격리 방법이 있다. 본 연구에서는 기존의 건식식각 방법의 격리공정에서 발생하는 누설전류 문제를 해결하기 위하여 이온주입형 소자격리 공정을 개발하여 소자제작에 적용하였다. 이온주입형 격리공정 조건으로 phosphorus 이온을 사용하여 가속 전압은 80KeV, 이온도즈(ion dose)는 4×10^{14} /cm² 이 사용되었다.

소자격리 공정이 끝난 후에 SiN 를 증착하고 오믹전극과 전극패드 영역을 오픈 하기 위하여 비아 리소그래피 공정을 진행하였고 RIE(Reactive Ion Etching) 방법으로 SiN 막을 건식식각하여 제거하였다.

소자영역에 형성된 소스 및 드레인 오믹 전극과 소자격리영역에 형성될 전극패드 간의 전기적 연결을 위해 1차 연결금속을 형성하였다. 역경사를 갖는 포토레지스트 패턴을 스테퍼를 이용하여 노광/현상하고 Ti/Au 의 금속을 증착하였다. 리프트-오프 방법으로 1차 연결금속을 제외한 메탈을 제거하여 오믹전극과 전극패드가 연결된다.

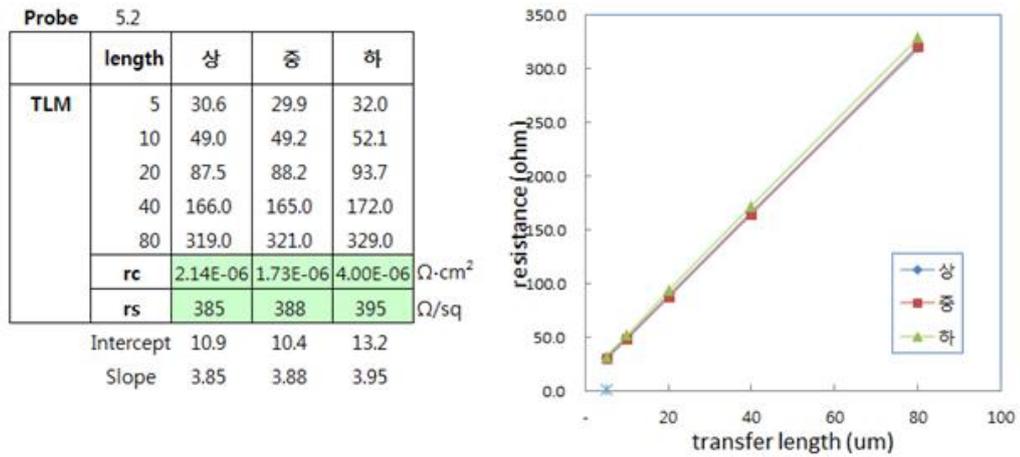


[그림 2-4] AlGaN/GaN HEMT on SiC 소자 제작공정 순서도

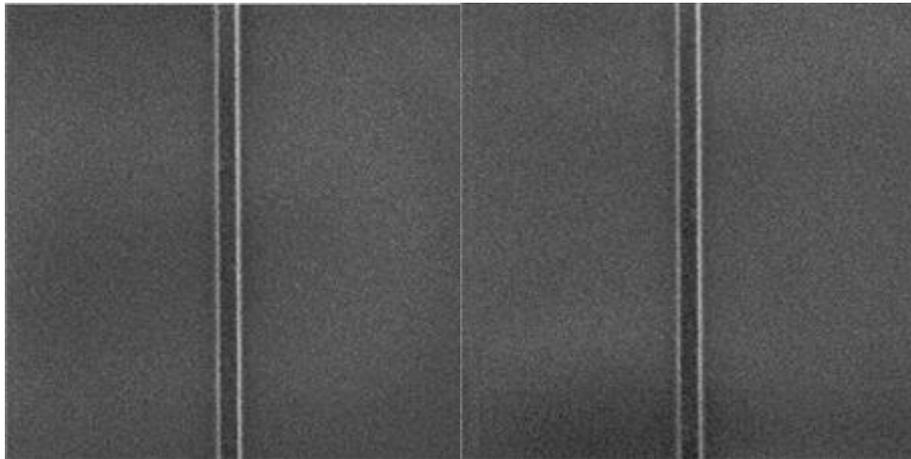


[그림 2-5] Ohmic 열처리 후 광학현미경 사진

게이트 전극 형성을 위하여 본 연구에서는 전자빔 리소그래피 장비를 사용하여 0.15 μm 선폭을 갖는 게이트 풋 SL(single layer) 패턴을 형성하였다.[그림 2-7] CDSEM 으로 SL 패턴을 측정한 결과, develop 후 0.111 μm (in) / 0.135 μm (out) 이었으며, descum 후 0.135 μm (in) / 0.164 μm (out) 이었다.



[그림 2-6] TLM 측정에 의한 ohmic contact 저항

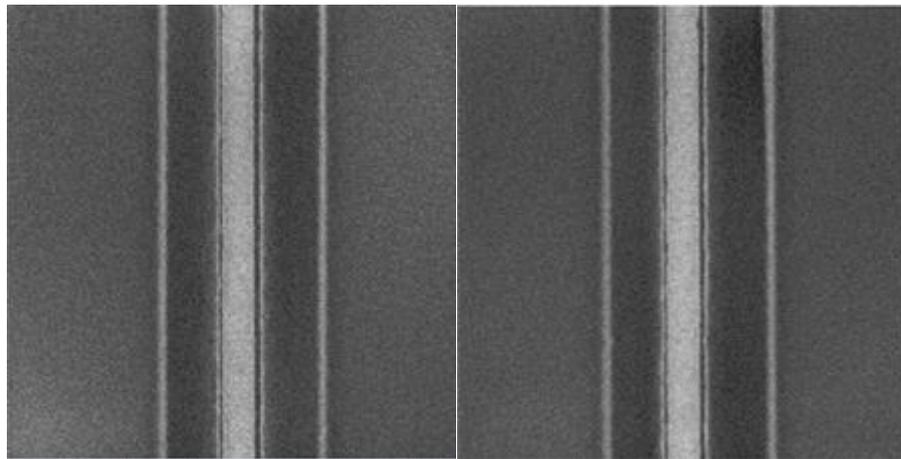


[그림 2-7] e-beam lithography 에 의한 게이트 foot 패턴

게이트 전극의 단면 형상은 풋보다 헤드가 큰 T 자 형태로 일반적으로 T-gate

라는 명칭을 갖는다. 이와 같은 T-gate 형상과 원활한 리프트-오프 공정을 위하여 3 층의 포토레지스트 층을 도포하고 전자빔의 도즈를 조절하여 노광/현상하였다. E-beam single gate 패턴 형성 후 RIE 로 SiN 박막을 에칭한 후 게이트 메탈을 증착하기 위해서 e-beam lithography 에 의한 T-gate 패턴을 형성하였다. [그림 2-8]에서 보는 바와 같이 T-gate 패턴은 align 이 잘 맞고 패턴도 잘 형성되었다.

AlGaIn/GaN HEMT 소자의 게이트 리세스 공정에 의해 소자의 문턱전압 및 핀치오프 전압을 제어하고 누설전류 감소에 의해 높은 항복전압 특성을 얻을 수 있다. 그러나 AlGaIn/GaN HEMT 소자는 화학적으로 안정하기 때문에 습식 식각방법 보다는 건식 식각방법을 사용하여 게이트 리세스를 진행해야 한다. 건식 식각 시 높은 DC 바이어스는 기판 표면에 손상을 주게 되는 원인으로 작용하기 때문에 낮은 DC 바이어스로 식각이 가능한 ICP(Inductively Coupled Plasma) 식각방법을 적용하였다. BC13/C12 가스를 사용한 ICP 방식의 건식식각 공정을 사용하여 AlGaIn/GaN HEMT 전력소자의 게이트 리세스 공정을 개발하였으며, 게이트 리세스는 ICP power 250 W, table power 5 W, BC13/C12 가스 3/18 sccm, 압력 5 mTorr, He 10 Torr 공정 조건으로 진행하였다. T-gate 전극은 Ni/Au 를 순차적으로 증착한 후 리프트-오프 방법에 의해 형성하였다.

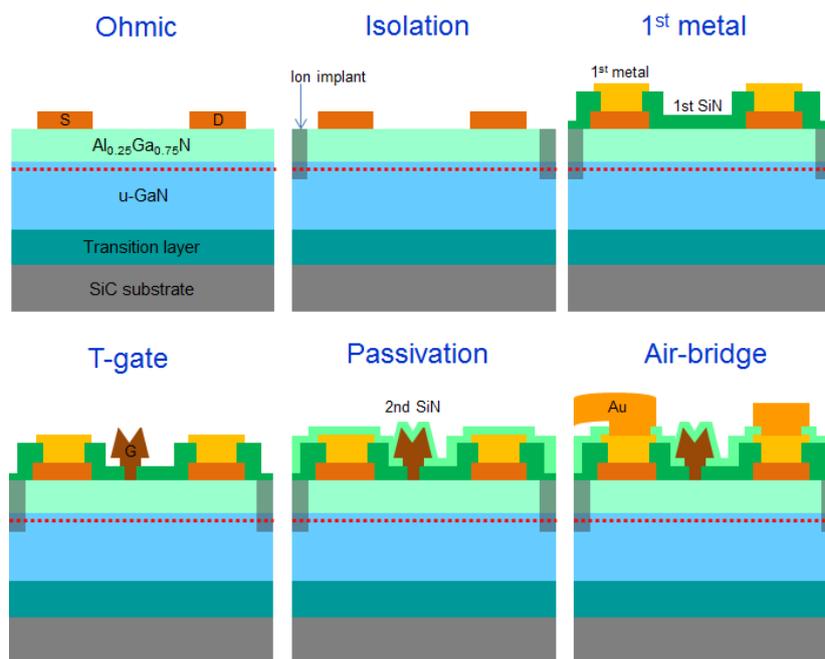


[그림 2-8] e-beam lithography 에 의한 T-gate 패턴

마지막으로 소자보호를 위해 전면에 SiN 을 증착하여 T-gate 를 포함한 전극을

패시베이션 처리하였다. 전극 패드와 1 차 연결금속의 두께를 늘려 저항을 감소시키고, 한 개의 칩 내에서 여러 소스 전극 간의 전기적 연결을 위해 에어-브릿지 메탈 공정을 수행하였다. 1 차 금속위에 도금이 될 영역을 오픈하도록 포토레지스트 공정을 한 후 seed metal 을 증착하였다. 이 위에 다시 두꺼운 포토레지스트를 도포하고 실제 도금될 영역만 오픈하는 리소그래피 공정을 거친다. 약 3.4 μm 두께로 Au 도금을 한 후 아세톤 스프레이에 의해 얇은 seed metal 은 제거되어 에어-브릿지 공정을 마치게 된다.

[그림 2-9]는 상기에 설명한 공정에 의해 구현되는 중요한 단계에서 소자의 단면을 도시한 것이다.



[그림 2-9] 중요 공정 완료시의 AlGaIn/GaN HEMT on SiC 소자 단면 모식도

소자 제작 공정이 끝난 후 hot plate 에서 안정화 열처리 공정을 400 $^{\circ}\text{C}$ 에서 30 분 간 수행하였다. 안정화 열처리 후 X0100 monitoring TR 에 대한 문턱전압, 트랜스컨덕턴스, 누설전류, I_{dss} 등을 측정하였다. DC mapping 한 결과 특성이 전체적

으로 uniform 하였다.[그림 2-10]

핀치-오프 전압 (V)	-3.2	-3	-3.1	-3.4	-3.3	
전달 컨덕턴스 (mS/mm)	281	278	274	284	243	
누설전류 (uA/mm)	6.5	0.9	4.1	2.9	2.9	
Idss (mA/mm)	760	720	720	790	690	
	-3	-3	-3.1	-3.1	-3.4	-3.5
	274	272	283	260	276	263
	7.8	3.3	6	5.1	3.9	52
	700	710	740	690	770	740
	-3.2	-3.2	-3.2	-3.2	-3.5	-3.5
	273	282	259	274	276	263
	23	9.2	20	26	1.9	400
	740	760	700	740	780	750
	-3.2	-3.1	-3.1	-3.1	-3.5	
	276	260	267	274	281	
	2.5	11	7.7	326	4.3	
	740	690	710	720	800	
	-3.1	-3.1	-3.3	-3.3	-3.5	-3.4
	274	256	276	284	279	281
	0.3	2.8	25	20	5.5	2.8
	720	680	760	780	790	790
	-3	-3.2	-3.1	-3.1	-3.7	-3.4
	282	280	275	277	287	287
	1.6	22	5.1	2.7	332	2.5
	720	750	710	720	850	790
		-3	-3	-3.1	-3.3	-3.6
		281	275	280	301	283
		0.8	9.9	0.9	0.4	63
		720	710	720	800	830

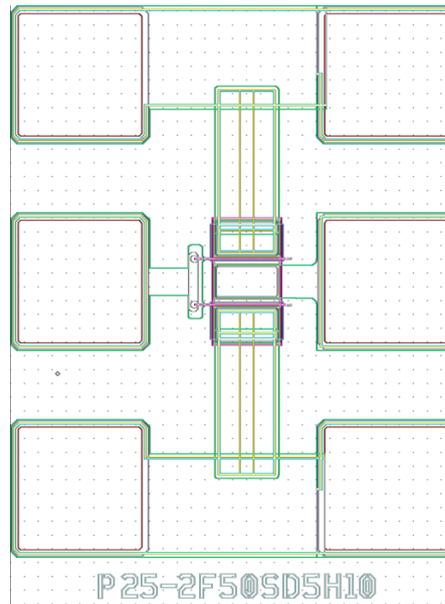
평균	표준편차	평균	표준편차
-3.1	0.09	-3.5	0.14
274	7.8	275	13.3
21.2	62.7	67.6	116.8
724	24.5	781	35.7

[그림 2-10] DC mapping 결과

제 3 절 0.15um AlGaIn/GaN HEMT 소자

1. GaN HEMT ($W_g=2 \times 100 \mu\text{m}$) 측정 결과

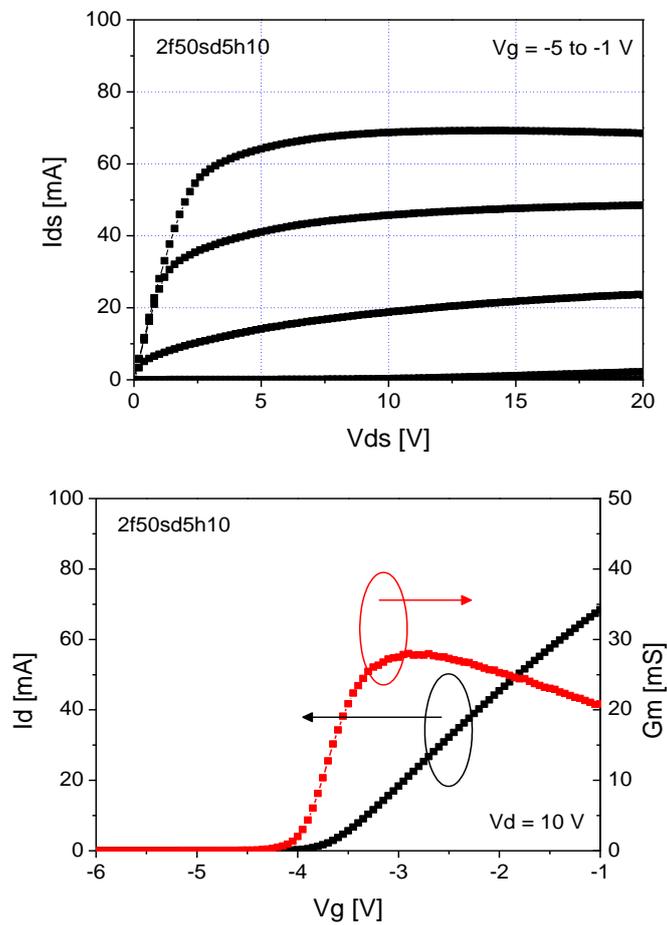
[그림 2-11]은 게이트 폭이 $2 \times 50 \mu\text{m}$ 인 GaN HEMT 는 게이트 2 개, 게이트 길이 $0.15 \mu\text{m}$, 단위 게이트 폭 $50 \mu\text{m}$ 를 갖는 기본 소자이다.



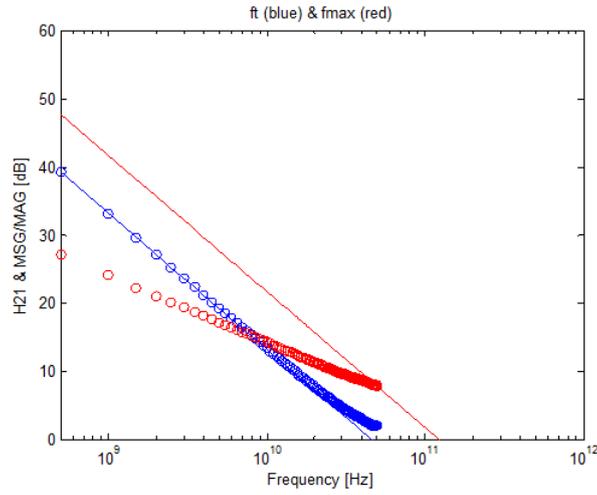
[그림 2-11] GaN HEMT 전력소자 레이아웃

DC 측정은 드레인 전압을 0V 에서 20V 로 게이트 전압을 -5V 에서 -1V 까지 변화시켰을 때의 드레인 전류값 변화를 살펴보는 I-V 측정과 일정한 드레인 전압 10V 에서 게이트 전압을 변화시켰을 때의 드레인 전류와 트랜스 컨덕턴스 변화를 측정하는 트랜스 컨덕턴스 측정 2가지를 수행하였다. I-V 측정조건은 $V_{ds} = 0 \sim 20\text{V}$, $V_{gs} = -5 \sim -1\text{V}$ (1V step)이고, G_m 은 $V_{ds} = 10\text{V}$ 에서 $V_{gs} = -6 \sim -1\text{V}$ 이다. [그림 2-12]은 게이트 전체 폭 (W_g)이 $100 \mu\text{m}$ 인 GaN HEMT 소자를 측정한 I-V 곡선이고, 트랜스 컨덕턴스 G_m 을 측정한 그래프이다. 전체 게이트 폭이 $100 \mu\text{m}$ 인 GaN HEMT 소자는 $V_{ds} = 10\text{V}$ 에서 $I_{dss} = 68\text{mA}$ 이며 우수한 편치오프 특성을 나타내었다. 트랜스 컨덕턴스 그래프로부터 최대 트랜스 컨덕턴스는 280mS/mm 이다. RF 특성을

측정하기 위한 측정조건은 주파수 500 MHz ~ 50 GHz 에서 드레인 전압 $V_d = 10$ V로 일정하게 하고, 게이트 전압을 변화시키면서 측정 한다. 각 바이어스 조건에서 측정한 S-parameter를 H21과 MSG(maximum Stable Gain), MAG(Maximum Available Gain)을 이용하여 [그림 2-13]와 같이 차단주파수(cutoff Frequency, f_t), 최대발진주파수(Maximum Oscillation Frequency, f_{max}) 추출하였다. 게이트 폭이 $100 \mu\text{m}$ 인 GaN HEMT 소자는 $V_{ds} = 10$ V, $V_{gs} = -3$ V 에서 $f_t = 46.27$ GHz, $f_{max} = 123.13$ GHz 이다.

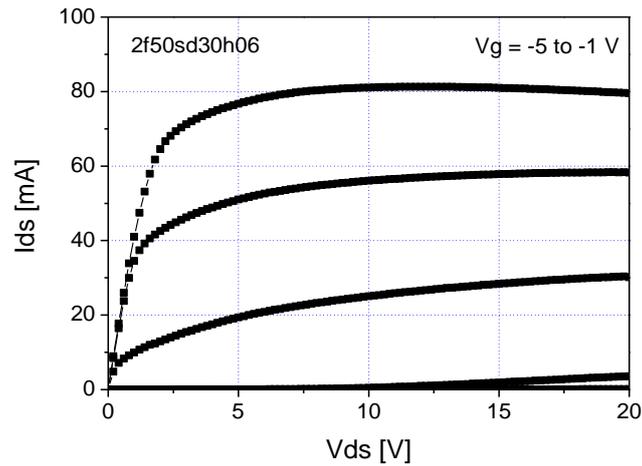


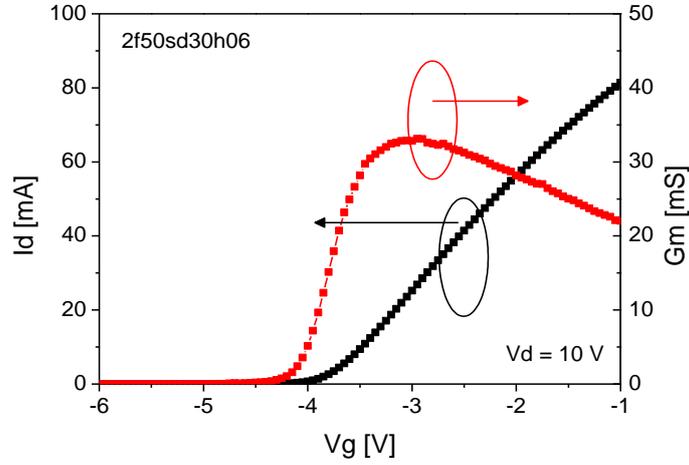
[그림 2-12] 게이트 폭이 $2 \times 100 \mu\text{m}$ 인 GaN HEMT DC 측정 결과



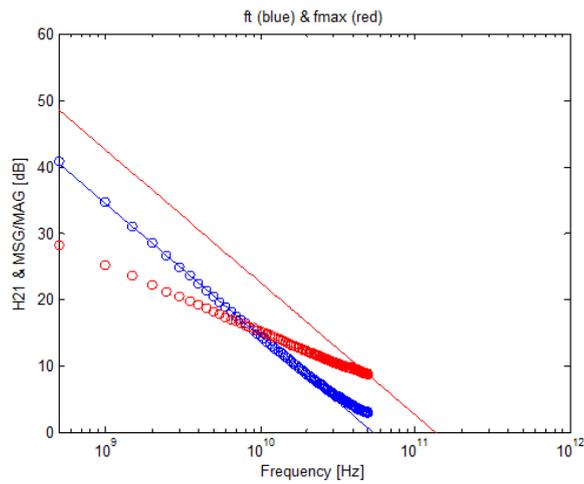
[그림 2-13] 게이트 폭이 $2 \times 100 \mu\text{m}$ 인 GaN HEMT RF 측정 결과

0.15 μm 소자의 주파수 특성을 최대로 향상 시키기 위해서 소자의 레이아웃을 변화시켜서 제작 하였다. 즉, 표준 소자는 소스와 드레인 간의 간격이 5 μm 이며 이를 더욱 짧은 거리가 되도록 하여서 소자의 주파수 특성 변화를 관찰 하였다. 기본소자와 같은 측정 조건에서 측정하여 레이아웃의 주파수 특성에 대한 효과를 확인 하였다.





[그림 2-14] 소스와 드레인 간의 간격을 3 um 로 감소시킨 GaN HEMT DC 측정 결과

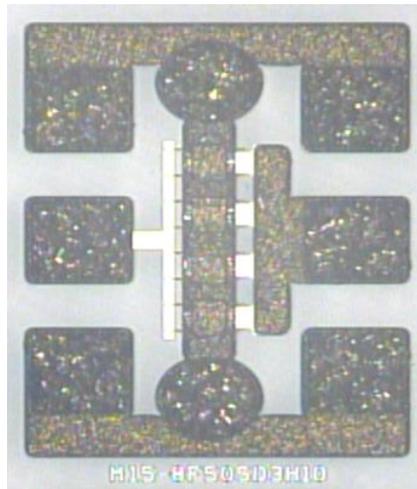


[그림 2-15] 소스와 드레인 간의 간격을 3 um 로 감소시킨 GaN HEMT RF 측정 결과

다음 [그림 2-14]는 소스와 드레인 간의 간격을 3 um 로 변화시킨 소자의 DC 측정 결과이다. $V_{ds} = 10 \text{ V}$ 에서 $I_{dss} = 81 \text{ mA}$ 이며 우수한 핀치오프 특성을 나타내었다. 트랜스 컨덕턴스 그래프로부터 최대 트랜스 컨덕턴스는 331 mS/mm 이다. [그림 2-15]는 같은 소자의 RF 측정 결과이다. $V_{ds} = 10 \text{ V}$, $V_{gs} = -3 \text{ V}$ 에서 $f_T = 53.72 \text{ GHz}$, $f_{max} = 136.38 \text{ GHz}$ 이다. 측정 결과에 의해 RF 특성이 개선됨을 확인 하였다.

2. GaN HEMT ($W_g=8 \times 50 \mu\text{m}$) power 측정 결과

[그림 2-16]은 게이트 폭이 $8 \times 50 \mu\text{m}$ 인 GaN HEMT 는 게이트 8 개, 게이트 길이 $0.15 \mu\text{m}$, 단위 게이트 폭 $50 \mu\text{m}$ 를 갖는 소자의 제작된 사진이다.

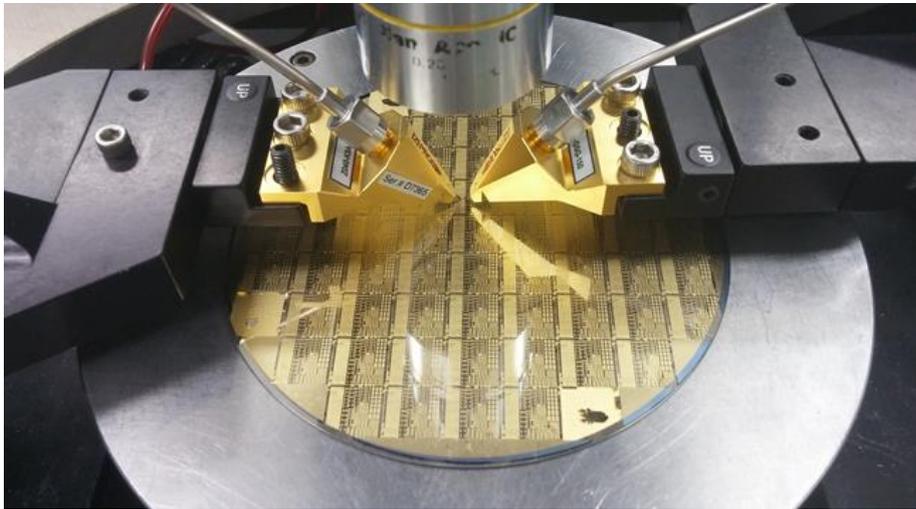


[그림 2-16] 8f50 GaN HEMT 소자 제작 사진

소자의 power 특성을 측정하였다. power 측정 조건은 $V_{ds} = 12\text{V}$, $V_{gs} = -3\text{V}$ 이다. 측정장비는 [그림 2-17]과 같이 공용측정실에서 보유중인 Maury 사의 로드풀측정장비를 사용하여 측정하였으며, 측정주파수는 30GHz 이다. [그림 2-18]은 제작된 웨이퍼와 RF probe 를 이용한 on_wafer 측정을 나타내고 있다.

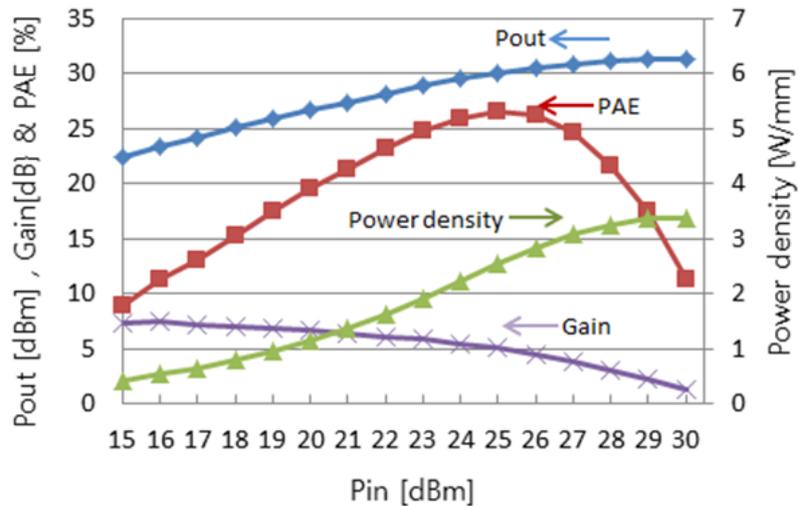


[그림 2-17] 30GHz 로드풀 측정 시스템



[그림 2-18] 제작된 웨이퍼와 RF probe 를 이용한 on_wafer 측정

30GHz 대역에서 측정 결과 출력전력밀도는 3.4W/mm 를 나타내었고, PAE 는 27%를 보였다. 그리고 이득특성은 7 dB 를 나타내었다. 측정된 결과값은 [그림 2-19]에 보였다.



[그림 2-19] 0.15um 8f50um GaN HEMT 소자의 power 특성 측정 결과

제 4 절 결론

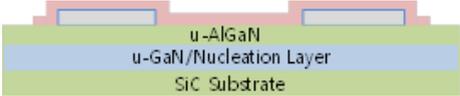
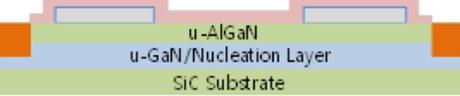
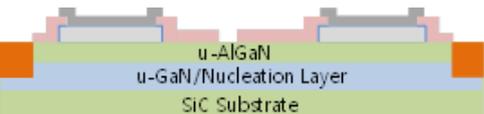
제작된 게이트 폭이 $2 \times 50 \mu\text{m}$ 인 2 가지 종류의 GaN HEMT 소자의 DC&RF 측정 결과를 정리 하였다. 0.15 um 게이트 길이를 가지는 소자는 안정적인 DC 특성을 보였으며 우수한 pinch-off 특성을 나타내었다. 소자의 transconductance 값은 280 ~ 300 mS/mm 정도로 나타났으며 충분한 특성과 작은 누설전류값을 보였다. RF 특성 값을 살펴보면 소스와 드레인 간격의 변화에 따라서 RF 특성 값의 변화가 나타났다. 최대 f_T 값은 소스와 드레인 간격이 1.5 um 인 소자가 $V_{ds} = 10 \text{ V}$ 일 때, $f_T = 53.72 \text{ GHz}$, 최대 $f_{max} = 136.38 \text{ GHz}$ 값을 나타내었다. 제작된 소자의 전력밀도 특성은 $8 \times 50 \mu\text{m}$ 인 소자를 이용하여 로드풀 측정 시스템에서 측정을 하였다. 동작주파수 30GHz 대역에서 3.4W/mm 의 출력전력밀도 특성을 나타내었다.

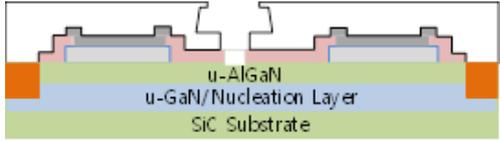
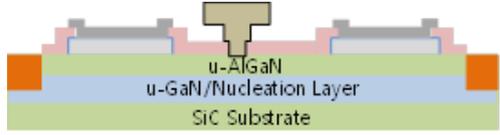
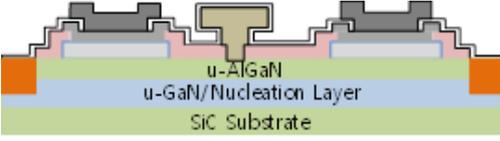
제 3 장 X-대역 40W GaN 패키지 모듈 개발

제 3 장 X-대역 40W GaN 패키지 모듈 개발

제 1 절 X-대역 AlGaIn/GaN HEMT 소자 제작

[그림 3-1]은 SiC 기판을 사용하는 X-대역 GaN RF GaN HEMT 전력소자의 제작공정 순서를 나타낸 것이다.

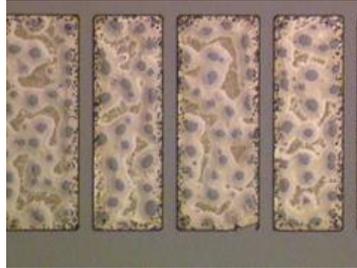
	<p>OHC</p> <ul style="list-style-type: none"> - Ohmic litho.(OHM) - Ti/Al/Ni/Au deposition/lift-off - RTA SiN deposition - SiN PECVD - SiN etch
	<p>ISOLATION</p> <ul style="list-style-type: none"> - P-ion implantation
	<p>FIRST METAL</p> <ul style="list-style-type: none"> - SiN RIE - 1st metal litho.(FMT) - Ti/Au deposition - Lift-off
	<p>T-GATE Footprint.</p> <ul style="list-style-type: none"> - Footprint litho.(SL)

	<ul style="list-style-type: none"> - SiN RIE - T-gate litho.(TGATE)
	<p>T-GATE LITHO.</p> <ul style="list-style-type: none"> - T-gate litho.(TGATE) GATE Recess - ICP Gate recess
	<p>GATE METAL</p> <ul style="list-style-type: none"> - ICP recess etch - Ni/Au deposition - Lift-off
	<p>PASSIVATION</p> <ul style="list-style-type: none"> - SiN PECVD - PAD SiN wet etch AIR-BRIDGE METAL - Post litho.(POST) - Seed metal deposition - Air-bridge litho.(AMT) - Au plating/Lift-off

[그림 3-1] SiC 기판을 사용하는 X-대역 GaN RF HEMT 전력소자의 제작공정 순서

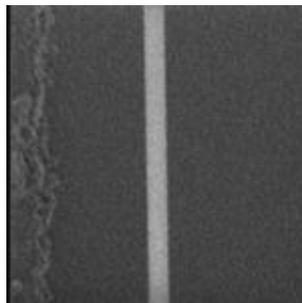
화합물실험실의 electron-beam thermal evaporator 를 사용하여 Ti/Al/Ni/Au 를 증착하였다. 이때 Ni 두께를 보정한 후 증착하였다. 증착 두께는 각 층이

300A/1000A/300A/1000A 이 되도록 하였다. [그림 3-2]은 900 ° C RTA 후와 940 ° C RTA 후의 오믹 전극의 광학 현미경 사진이다.



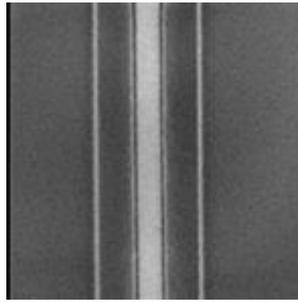
[그림 3-2] 오믹 열처리 후의 오믹 전극 표면 형상

1 차 연결 금속 공정 완료 후 TLM 패턴에서 측정한 면저항과 접촉저항 값은 각각 406 ohm/sq 와 9.35×10^{-6} ohm.cm² 의 값을 나타내었다. 인(P)의 이온주입에 의해 소자 분리 공정을 수행하였는데, 본 공정에서는 포토레지스트와 더불어 SiN 막을 함께 이온주입의 마스크로 사용하였다. 즉 SiN 500A 을 전면 에 PECVD 를 이용하여 증착한 후 PFI38A 를 사용하여 패터닝한 후 BOE6:1 로 SiN 를 식각하였다. 노출된 액티브 이외의 영역에 이온 주입이 되어 기판의 전도성을 잃도록 하였다. 포토레지스트의 제거는 O₂ plasma ashing 에 의해서 제거하고 DI rinse 하였다. Isolation 공정 후 다시 SiN 를 300A 증착하였다. PR 패터닝 후 RIE 장비를 사용하여 비아를 식각하였다.



[그림 3-3] 전자빔 리소그래피 공정에 의해 형성한 gate footprint 의 SiN 식각후 gate footprint 형상

[그림 3-3]은 전자빔 리소그래피 공정에 의해 형성한 gate footprint 의 SiN 식각 후 gate footprint 형상을 나타낸 것이다. 전자빔 리소그래피 공정에 의해 SiN 층에 그려진 게이트 풋의 선폭은 0.17~0.21 μm 이었다. [그림 3-4]은 전자빔 리소그래피 공정에 의해 형성한 T-gate 패턴을 나타낸 것이다. 3 층 PMMA 구조의 포토레지스트에 전자빔 리소그래피 공정에 의해 형성된 T-gate 패턴의 폭은 0.3 μm 였으며 게이트 헤드의 폭은 1 μm 였다. 게이트 전극을 증착하기 전 gate recess 를 위한 ICP etch 는 BC13/C12 가스를 사용하고 RF power 3W 로 15" 간 수행하였다. Air-bridge 전극 공정 시 seed metal 의 증착은 Ti/Ni/Au=20/85/8A 으로 하였으며 AZ4330 PR 을 사용하여 도금하고자 하는 영역을 오픈하였다. 도금 두께는 3 μm 로 하였다.

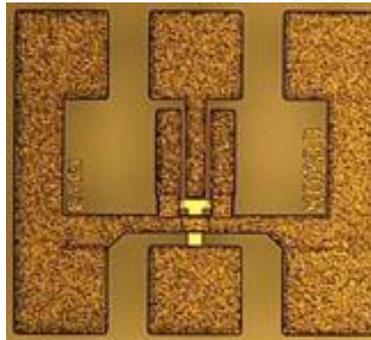


[그림 3-4] 전자빔 리소그래피 공정에 의해 형성한 T-gate 패턴

제 2 절 X-대역 AlGaIn/GaN HEMT 소자 특성 측정

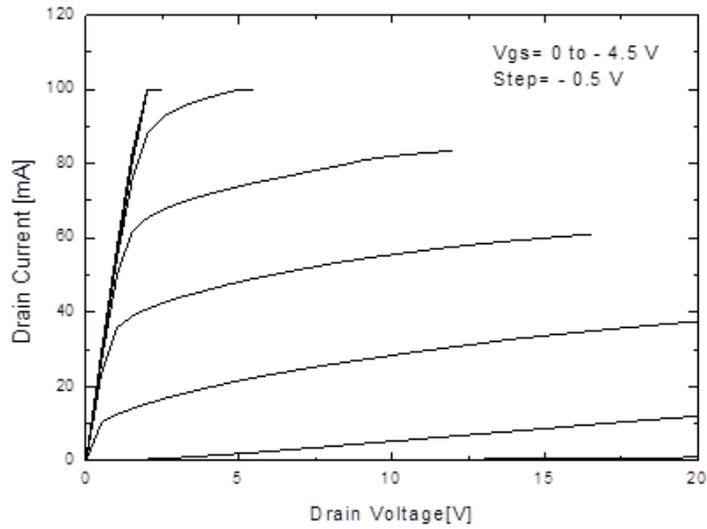
X-band GaN HEMT 소자의 DC, RF, Power 특성을 측정하였다. 소자는 먼저 on-wafer 상태에서 기본 테스트 소자의 DC/RF 를 측정하였고, X-band 대역인 9.3GHz 에서 Power 를 측정하였다. 기본 소자는 $2 \times 100 \mu\text{m}$ 인 GaN HEMT 소자이다.

아래 [그림 3-5]은 게이트 폭이 $2 \times 100 \mu\text{m}$ 인 GaN HEMT 사진이다. 그림에서 알 수 있는 바와 같이 게이트 2 개, 게이트 길이 $0.25 \mu\text{m}$, 단위 게이트 폭 $100 \mu\text{m}$ 를 갖고 총 게이트 폭은 $200 \mu\text{m}$ 이다.



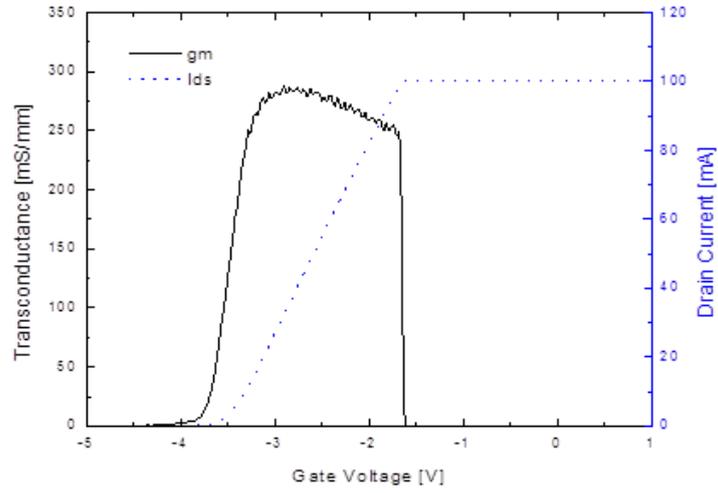
[그림 3-5] 제작된 게이트 폭이 $2 \times 100 \mu\text{m}$ 인 X-대역 GaN RF HEMT 전력소자 사진

DC 측정은 I-V 측정과 transconductance(G_m) 측정을 수행하였다. 일정한 드레인 전압 범위에서 게이트 전압을 변화시켰을 때의 드레인 전류값 변화를 살펴는 I-V 측정과 일정한 드레인 전압에서 게이트 전압을 변화시켰을 때의 드레인 전류와 트랜스 컨덕턴스 변화를 측정하는 트랜스 컨덕턴스 측정 2 가지를 수행하였다. I-V 측정조건은 $V_{ds} = 0 \sim 20 \text{ V}$, $V_{gs} = -5 \sim -2 \text{ V}$ (0.5 V step)이고, G_m 은 $V_{ds} = 7 \text{ V}$ 에서 $V_{gs} = -5 \sim 0 \text{ V}$ 이다. [그림 3-6]는 제작된 게이트 폭이 $2 \times 100 \mu\text{m}$ 인 GaN HEMT의 I-V 측정 결과이며, [그림 3-7]는 총 게이트 폭(W_g)이 $1000 \mu\text{m}$ 인 GaN HEMT 소자의 트랜스 컨덕턴스 (G_m)을 측정한 그래프이다.

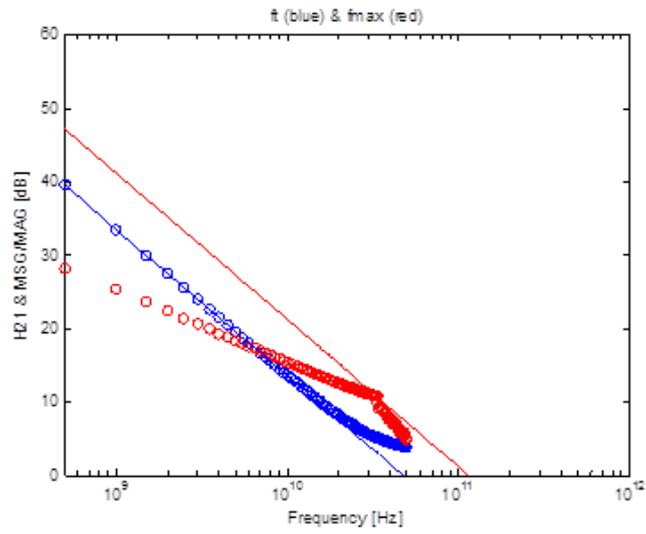


[그림 3-6] 제작된 게이트 폭이 $2 \times 100 \mu\text{m}$ 인 GaN HEMT I-V 측정 결과

전체 게이트 폭이 $200 \mu\text{m}$ 인 GaN HEMT 소자는 $V_{ds} = 20 \text{ V}$ 에서 $I_{dss} > 100 \text{ mA}$ 이며 우수한 핀치오프 특성을 나타내었다. 실제 측정시의 드레인 전류의 한계 때문에 V_g 가 0 V 까지 측정하지 못했다. 트랜스 컨덕턴스 그래프로부터 최대 트랜스 컨덕턴스는 292 mS/mm 이다. 소자의 threshold 전압은 -3.65 V 이며 핀치오프 상태에서의 게이트 전압이 -5 V 일 때의 누설전류는 $10 \mu\text{A}$ 이다.

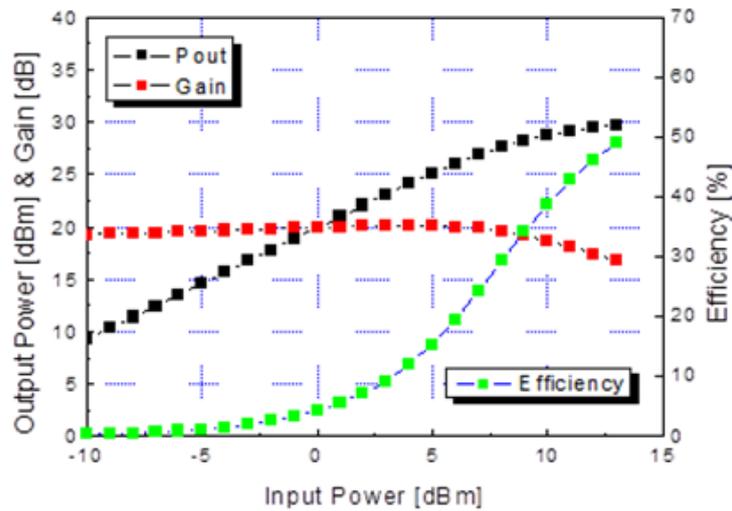


[그림 3-7] 제작된 게이트 폭이 $2 \times 100 \mu\text{m}$ 인 GaN HEMT transconductance 측정 결과



[그림 3-8] 제작된 게이트 폭이 $2 \times 100 \mu\text{m}$ 인 GaN HEMT RF 측정 결과

RF 특성을 측정하기 위한 측정조건은 주파수 0.5~50 GHz 에서 드레인 전압 $V_d = 10$ V, 게이트 전압 -2.5 V 이고 이 조건에서 측정된 S-parameter 를 H21 과 MSG(maxim μm Stable Gain), MAG(Maxim μm Available Gain)을 이용하여 [그림 3-8]과 같이 차단주파수(cutoff Frequency, f_t), 최대발진주파수(Maxim μm Oscillation Frequency, f_{max})를 추출하였다. 게이트 폭이 $200 \mu\text{m}$ 인 X-대역 GaN HEMT 소자는 $V_{ds} = 10$ V, $V_{gs} = -2.5$ V 에서 $f_t = 47.5$ GHz, $f_{max} = 115$ GHz 이다.



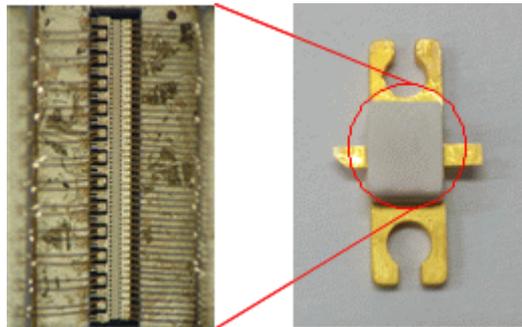
[그림 3-9] 제작된 게이트 폭이 $2 \times 100 \mu\text{m}$ 인 GaN HEMT 전력 측정 결과

드레인 전압 30 V, 게이트 전압 -2.0 V, 주파수 9.3 GHz 에서 총 게이트 길이 $200 \mu\text{m}$ 인 GaN HEMT 전력소자의 전력측정 결과는 [그림 3-9]과 같다. $P_{1dB} = 28.6$ dBm 이었으며 포화전력(P_{sat})은 29.7 dBm (0.933 W) 였다. 따라서 최대전력밀도는 4.7 W/mm의 특성을 보였다. 이때, 전력이득 $P_{gain} = 19.2$ dB 였고 전력부가효율 $PAE = 49$ % 값을 나타내었다.

제 3 절 X-대역 40W GaN 패키지 모듈 설계 및 측정

1. X-대역 40W GaN 패키지 모듈 설계

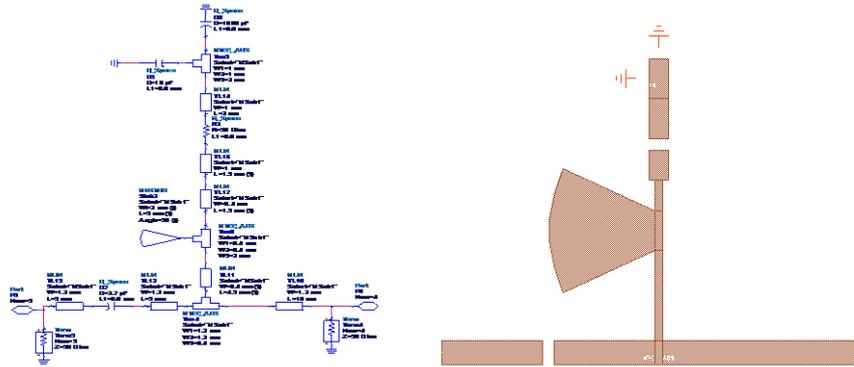
제작된 40W GaN HEMT 소자를 측정하고 증폭기 개발에 적용하기 위하여 패키지를 제작하였고, 제작된 칩과 패키지를 [그림 3-10]에 나타내었다. 제작된 소자는 0.25 μm 의 게이트 길이(gate length), 100 μm 의 단위 게이트폭(gate width) 그리고 120 개의 게이트 수를 갖는 총 게이트폭(total gate width)이 12 mm 인 소자이다. 패키지 내에 칩 부착은 eutectic bonding 공정을 이용하여 부착하였고, 칩 입출력단자는 1 mil wedge wire 를 이용하여 게이트단과 소오스단 패드에 이중 본딩 처리를 하였으며, 드레인단에는 최대한 많은 수의 본딩을 공정하였다.



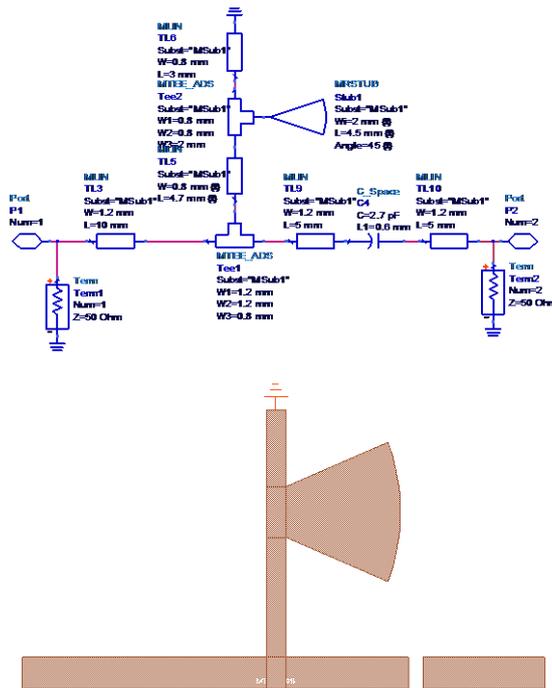
[그림 3-10] 제작된 40W GaN HEMT 소자와 패키지

Package 된 40W GaN HEMT 소자를 이용하여 제작할 패키지 모듈의 입력과 출력 바이어스 회로를 ADS 를 사용하여 설계 하였다. 사용된 기판 조건은 Rogers 사의 R04003 으로 기판두께 20mil, 도체 두께 1/2oz, 유전율 3.55 이며 Tangent loss 는 0.0027 이다. 설계된 회로와 레이아웃은 [그림 3-11]과 같다. 주파수가 아주 높기 때문에 1/4 파장 길이의 전송 선로 끝에 radial stub 를 사용하였다. Blocking capacitor 는 고주파용 High-Q ceramic capacitor 를 사용하여 DC 신호가 차단

되도록 하였다. Gate bias 회로에는 전류가 0.5mA 이하로 낮게 흐르기 때문에 선로의 넓이를 0.4mm로 비교적 가늘게 설계하였고, drain bias 회로에는 전류가 수 A로 높게 흐르기 때문에 선로의 넓이를 0.8mm로 비교적 굵게 설계하였다.



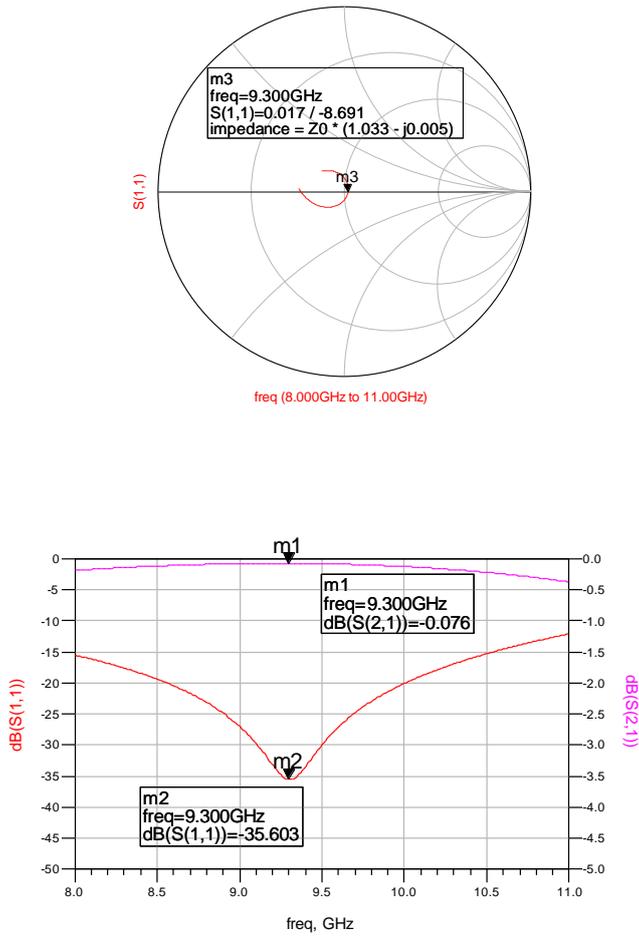
(a) 게이트 바이어스 회로와 레이아웃



(b) 드레인 바이어스 회로와 레이아웃

[그림 3-11] 드레인 바이어스 회로와 레이아웃 도면

[그림 3-12]에 시뮬레이션 결과를 스미스 차트와 반사손실 삽입손실 그래프로 나타내었다.

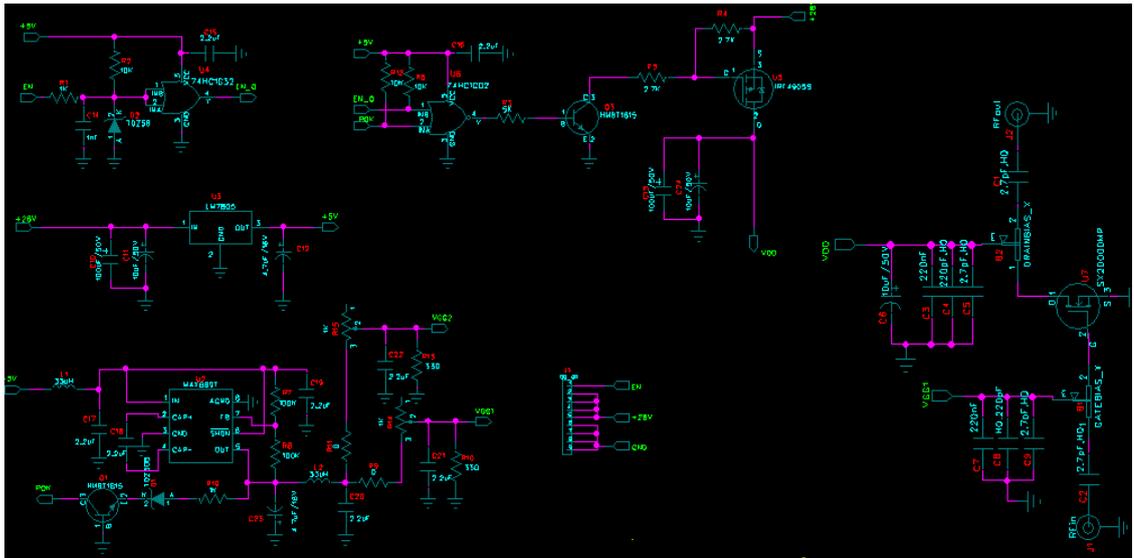


(a) 반사계수 특성 (b) 삽입손실 dB(S21) 및 반사 손실 dB(S11) 특성

[그림 3-12] 바이어스 회로 Simulation 결과

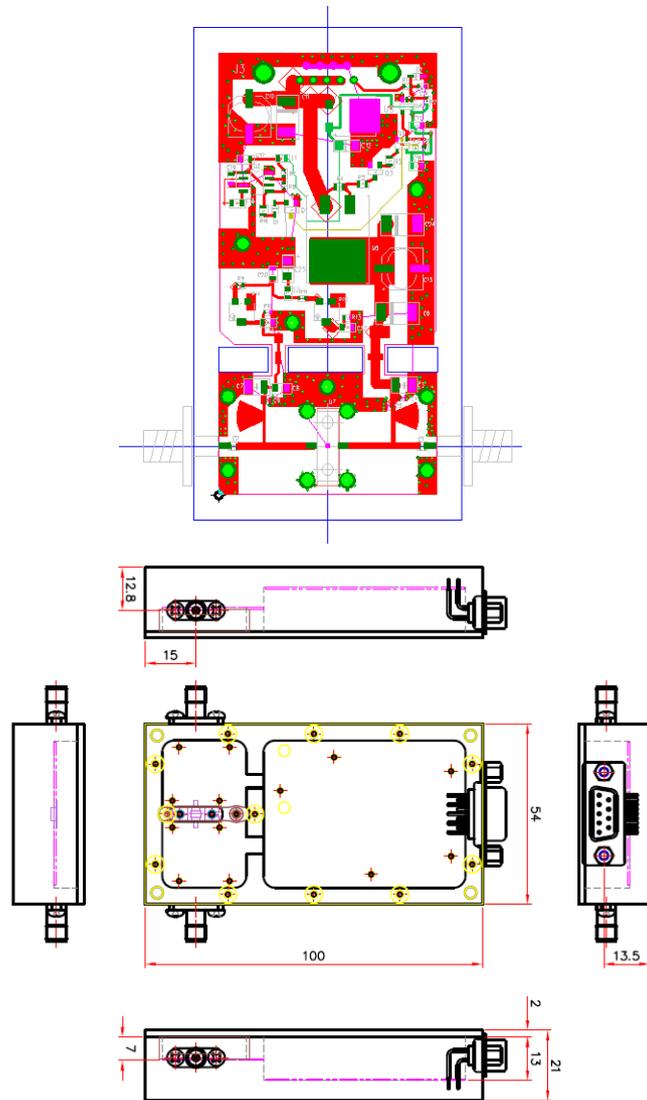
[그림 3-13]은 전원 및 제어를 포함한 전체 회로도이다. 회로의 구성은 RF 부분의 입출력 바이어스 회로와 전원을 on/off 하는 회로 그리고 음전압 발생 회로로

구성되어 있다. 전원 회로는 음전압이 먼저 들어가야 드레이 전원이 Enable 되는 구조로 설계되어 있다.



[그림 3-13] 모듈 전체 회로도

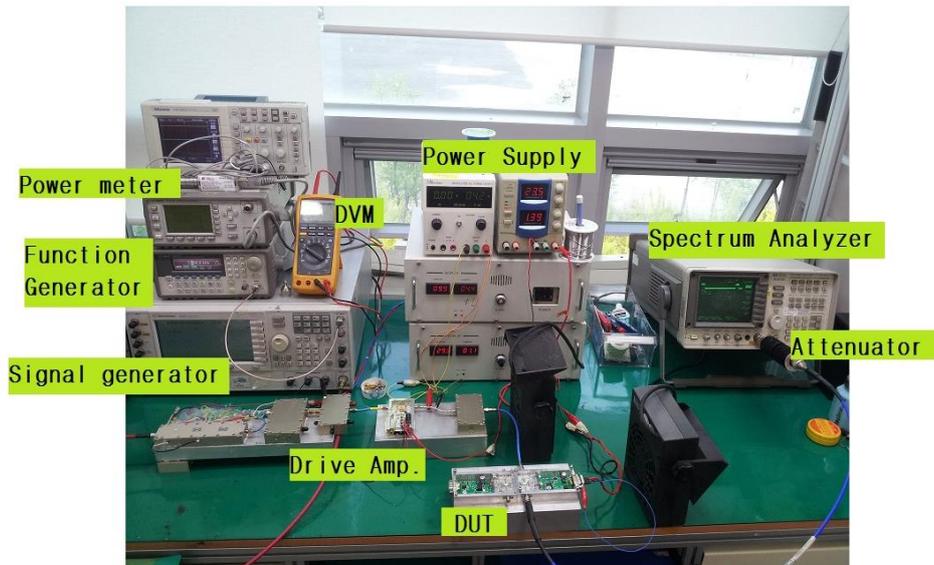
[그림 3-14]는 설계한 RF 부분과 음 전원 발생 장치를 포함한 전원 제어 회로의 PCB Layout 과 설계된 모듈 기구물의 형상이다.



[그림 3-14] 모듈의 PCB layout 과 기구물 형상

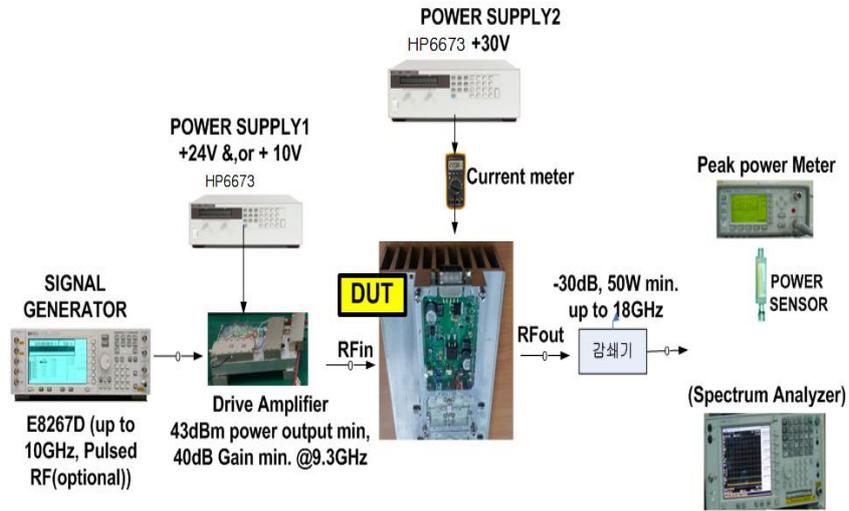
2. X-대역 40W GaN 패키지 모듈 제작 및 측정 분석

[그림 3-15]는 모듈 측정을 위한 계측 장비들의 사진이다.



[그림 3-15] 측정 셋업 사진 및 설명

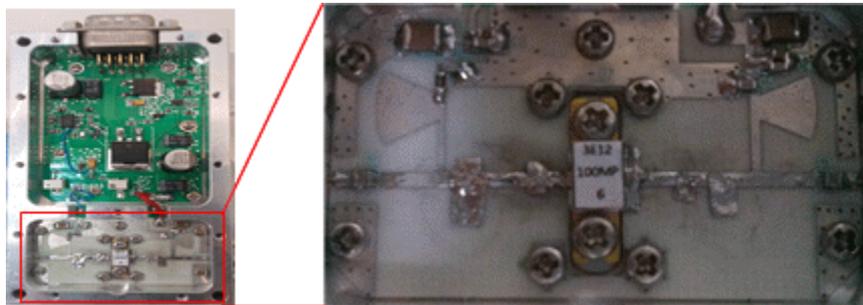
[그림 3-16]은 모듈 시험을 위한 구성도이다. Signal Generator 는 가능한 Pulsed RF 가 옵션으로 내장된 것을 사용하고 부득이한 경우는 펄스를 조정 할 수 있는 Functional Generator 를 이용하여 외부 변조를 곁어서 사용한다. 드라이브 앰프는 최소 43dBm 정도 나오는 것으로 사용하고 너무 과도한 입력이 DUT 에 들어가지 않도록 적절히 조정하여 사용한다. 전류를 정밀하게 측정하고자 할 경우 전류계를 이용한다. 또한 출력에 초고주파용 파워 감쇄기를 사용한다. DUT 입력 및 출력 파워를 확인하기 위해서는 Spectrum analyzer 나 파워 미터를 사용한다.



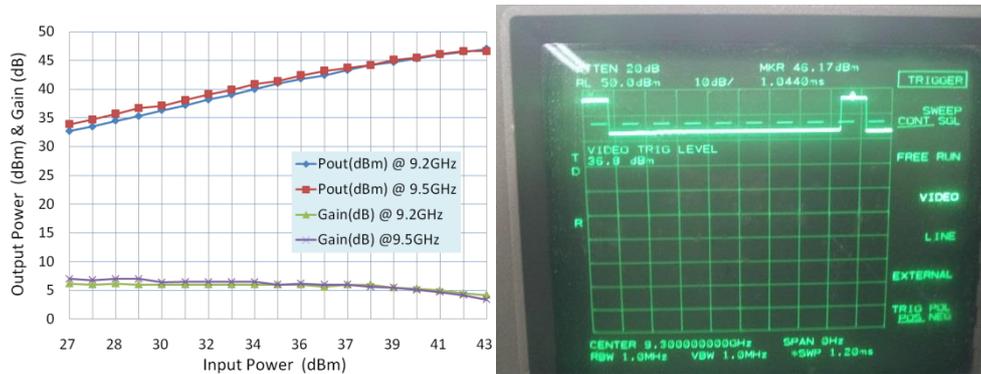
[그림 3-16] 모듈 시험을 위한 구성도

- 1) [그림 3-16]과 같이 장비를 셋업한다.
- 2) 입력 케이블을 포함한 Signal Generator 의 파워를 케이블을 포함하여 파워미터를 이용하여 측정하여 Signal Generator 의 출력 파워를 보정한다.
- 3) Signal Generator 의 출력전력을 이용하여 DUT 출력단의 케이블과 감쇄기의 손실을 보정하기위해 Spectrum analyzer 및 파워미터에 offset 값을 설정해 준다.
- 4) Signal Generator 에 Power 을 -20 dBm 이하로 설정한 뒤 출력을 OFF 로 설정한다.
- 5) Power Supply 전압을 +30V 로 맞추고 전류 한계를 2A 로 설정한 뒤 출력을 OFF 한다. (드라이브 앰프는 앰프에 맞는 전원을 설정한 후 OFF 한다.)
- 6) 드라이브 앰프의 전원을 "ON" 한후 정상 전류인지 확인 한 후 DUT 에 Enable 단자를 접지하여 전류가 $0.8A \pm 0.2$ 인지 확인 한다.
- 7) Signal Generator 의 출력을 "ON" 시키고 파워를 천천히 올려서 정격 출력 35W(45.5dBm) 이 나오는지 확인한다. 이때 과도히 높은 전력을 DUT 에 가하면 안된다. (펄스 기준 43dBm 이하, 10%)
- 8) 입력 파워에 따른 출력 파워, 소모전류 및 이득을 각각 측정한다.
- 9) 출력파워, 입력파워 및 DC 소모 전력을 이용하여 효율을 계산한다.

[그림 3-17]에 제작된 40 W 패키지 모듈을 나타내었다. 제작된 패키지 모듈은 30 V 단일 전원을 사용하여 구동되도록 하였으며, 펄스폭 100 μ s 에 10%의 duty cycle 의 펄스 조건에서 측정을 하였다. 측정 결과 동작주파수 대역 내에서 42 W 의 출력전력 특성을 보였고, 전력이득은 6 dB 이다. 전력부가효율(PAE)은 증폭기의 안정성 확보 문제로 CW 25 W(44 dBm) 출력전력에서 측정한 결과 33.8 %의 특성을 보였다. 펄스 방식으로 측정된 전력증폭기의 측정결과를 [그림 3-18]과 [표 3-1]에 정리하여 나타내었다.



[그림 3-17] 제작된 40 W 패키지 모듈



[그림 3-18] 40 W 패키지 모듈 출력전력 및 이득 특성

[표 3-1] 모듈 측정 결과

항 목		특 성	비 고
VDS : 30V VGS : -3V Modulation : 100 μ s, 10%	주파수	9.2 ~ 9.5 GHz	
	Pout	46.17 dBm	
	ID	2.4 A	@Pout=25W, CW
	효율	32.5 %	@Pout=25W, CW
	이득	6 dB	
	IDQ	0.9 A	

제 4 절 결론

ETRI 에서 개발된 40W GaN-on-SiC HEMT 소자와 개발된 소자를 이용하여 패키지 모듈을 설계 제작한 결과에 대해서 기술하였다. 제작된 소자와 패키지 모듈은 0.25 μ m의 게이트길이를 갖고 총게이트폭은 12 mm 이며, 펄스폭 100 μ s 에 10 %의 duty cycle 의 펄스 조건에서 측정결과 42 W(46.17 dBm)의 출력전력 특성과 6 dB 의 전력이득, 그리고 CW 25 W(44 dBm) 출력전력에서 33.8 %의 전력부가효율(PAE) 특성을 보였다. 제작된 GaN-on-SiC HEMT 소자와 패키지 모듈은 X-대역 레이더 시스템 등 다양한 응용분야에 적용이 가능할 것으로 판단된다.

제 4 장 결 론

제 4 장 결 론

수요자 중심 화합물반도체 부품산업 기반강화 사업을 수행한 결과 다음과 같은 연구분야에서 아래의 연구 결론을 얻었다.

- 제작된 게이트 폭이 $2 \times 50 \mu\text{m}$ 인 2가지 종류의 GaN HEMT 소자의 DC&RF 측정 결과를 정리 하였다. $0.15 \mu\text{m}$ 게이트 길이를 가지는 소자는 안정적인 DC 특성을 보였으며 우수한 pinch-off 특성을 나타내었다. 소자의 transconductance값은 $280 \sim 300 \text{ mS/mm}$ 정도로 나타났으며 충분한 특성과 작은 누설전류값을 보였다. RF 특성 값을 살펴보면 소스와 드레인 간격의 변화에 따라서 RF 특성 값의 변화가 나타났다. 최대 f_T 값은 소스와 드레인 간격이 $1.5 \mu\text{m}$ 인 소자가 $V_{ds} = 10 \text{ V}$ 일 때, $f_T = 53.72 \text{ GHz}$, 최대 $f_{max} = 136.38 \text{ GHz}$ 값을 나타내었다. 제작된 소자의 전력밀도 특성은 $8 \times 50 \mu\text{m}$ 인 소자를 이용하여 로드풀 측정 시스템에서 측정을 하였다. 동작주파수 30 GHz 대역에서 3.4 W/mm 의 출력전력밀도 특성을 나타내었다.
- ETRI 에서 개발된 40 W GaN-on-SiC HEMT 소자와 개발된 소자를 이용하여 패키지 모듈을 설계 제작한 결과에 대해서 기술하였다. 제작된 소자와 패키지 모듈은 $0.25 \mu\text{m}$ 의 게이트길이를 갖고 총게이트폭은 12 mm 이며, 펄스폭 $100 \mu\text{s}$ 에 10% 의 duty cycle 의 펄스 조건에서 측정결과 42 W (46.17 dBm)의 출력전력 특성과 6 dB 의 전력이득, 그리고 CW 25 W (44 dBm) 출력전력에서 33.8% 의 전력부가효율(PAE) 특성을 보였다. 제작된 GaN-on-SiC HEMT 소자와 패키지 모듈은 X-대역 레이더 시스템 등 다양한 응용분야에 적용이 가능할 것으로 판단된다.

약어표

- HEMT (High Electron Mobility Transistor) : 고전자 이동도 트랜지스터
- RF (Radio Frequency) : 무선주파수
- Gm (transconductance) : 상호컨덕턴스
- PKG (Package) : 패키지
- Vd (drain voltage) : 드레인 전압
- Vg (gate voltage) : 게이트 전압
- fT (Cut-off frequency) : 차단주파수
- fmax (maximum oscillation frequency) : 최대발진주파수
- PAE (Power added efficiency) : 전력부가효율
- Idss (drain saturation current) : 드레인 포화 전류
- P1dB (1-dB gain compression point) : 1dB 이득 압축점
- Wg (gate width) : 게이트 폭
- MSG (maximum stable gain) : 최대 안정 이득
- MAG (maximum available gain) : 최대 가용 이득

기술문서 구성표

● 특허출원

구분	제목	국명	출원(관리)/ 등록번호	등록/출원/제출 일자	비고
국내	반도체 채널 저항의 증가 회로 구성 방법	한국	2015-0120212	출원 (15.08.26)	
국내	반도체 소자 및 이의 제조 방법	한국	2015-0047093	출원 (15.04.02)	
국내	내부 정합 회로를 구비한 전력 증폭 장치	한국	2015-0046989	출원 (15.04.02)	
국내	반도체 소자 테스트 장치	한국	2015-0038995	출원 (15.03.20)	
국내	감지신호 형태에 대응하는 자동이득 조절 귀환증폭기	한국	PR20150856KR	제출 (15.10.05)	
국내	에어브릿지를 포함하는 GaN 트랜지스터 제조 방법	한국	PR20150776KR	제출 (15.09.17)	
국내	전력증폭소자 특성 추출 및 증폭기 구현 방법	한국	8051-2015-01127	제출 (15.10.16)	
국내	반도체소자 테스트 장치	한국	8051-2015-01031	제출 (15.10.07)	
국제	LTCC 기판을 이용한 열방 출이 좋은 GaN계 화합물 전력반도체 장치 및 그 제 조 방법	미국	9012920	등록 (15.04.21)	
국제	질화물계 반도체 소자의	미국	9166011	등록	

	게이트 제조 방법			(15.10.20)	
국제	입력신호 감지레벨과 자동 이득조절 기능을 구비한 귀환증폭기	미국	666163	출원 (15.03.23)	
국제	고전압 전계효과 트랜지스 터 제작방법	미국	633984	출원 (15.02.27)	
국제	에어브릿지를 포함하는 GaN 트랜지스터 제조 방법	미국	8051-2015-009878	제출 (15.09.17)	

● 기술문서

구 분	제 목	주 요 내 용	제 출 자	제 출 일 시
TM	Ku-밴드 GaN HEMT 공정	Cree의 에피 웨이퍼를 사용하여 0.15um 및 0.25um 고출력 GaN HEMT 소자 공정을 진행	김해천	2015.10.06
TDP	비아홀이 있는 GaN HEMT on SiC 웨이퍼의 레이저 다이싱 공정분석서	후면 Via-hole 이 형성된 GaN HEMT on SiC wafer 의 레이저 다이싱 공정 시 발생할 수 있는 cracks 및 전/배면 메탈 박리를 해결하는 최적화된 다이싱 공정 개발	민병규	2015.11.24
TM	RIE를 이용하여 SiN 을 식각할 경우의 식각속도 측정	RIE를 이용하여 SiN을 식각 할 때에 웨이퍼 상의 위치에 따른 식각속도의 차이를 확인하고자 함. 또한 미세패턴의 넓이에 따른 식각속도의 차이를 확인하고자 함	조규준	2015.11.24
TM	GaN HEMT 소자의 Breakdown 전압 측정 결과	고출력 GaN HEMT 소자의 공전 전 후 Breakdown 전압 측정과 이에 따른 칩 수율에 대한 결과 보고서	장유진	2015.11.26
TDP	0.15 um 개별소자 DC&RF 특성 측정 결과서	게이트 길이를 0.15 um로 제작한 두개의 게이트 핑거를 가지는 개별소자의 DC & RF 특성을 측정 하고 그 결과를 정리	이종민	2015.11.26

TM	IMFET 적용을 위한 트랜지스터 칩 모델 II	트랜지스터의 게이트단과 드레인단에 해당하는 마이크로스트립 모델을 정리	김동영	2015.11.26
TDP	X-대역 GaN RF 전력소자 제작공정	0.25um GaN HEMT 소자 공정 결과 정리	윤형섭	2015.11.26
TM	레이저 다이싱 공정 후 소자 수율을 극대화 하기 위한 클리닝 방법	여러 용제를 바탕으로 한 초음파 처리를 통해 효율적으로 다이싱 한 디바이스를 클리닝하여 소자 수율을 극대화 하는 조건을 확보	도재원	2015.11.27
TDP	X-band 40W GaN 패키지 모듈	40W GaN HEMT PKG를 사용하여 설계 및 제작한 패키지 모듈 개발 결과 정리	강동민	2015.11.28
TM	GaN HEMT 전력소자 공정 결과	Cree 사의 상용 AlGaIn/GaN 에피 웨이퍼를 적용하여 0.15um GaN HEMT 소자를 제작한 결과 정리	안호균	2015.11.28
TDP	GaN HEMT 소자 측정결과(W24)	W24번 웨이퍼 DC & RF 측정 결과 정리	김성일	2015.12.01
TDP	양산시 누설전류에 의한 AlGaIn/GaN HEMT 소자 선별 시험	AlGaIn/GaN HEMT 소자의 신뢰성 시험 결과 정리	주철원	2015.12.01
TDP	GaN 원형 스파이럴 인덕터의 공정별 특성 비교	GaN 원형 타입 인덕터의 특성을 측정 비교한 데이터를 정리	이상홍	2015.12.01

주 의

1. 이 연구보고서는 한국전자통신연구원의 주요사업으로 수행한 연구결과입니다.
2. 이 보고서의 내용을 발표할 때에는 반드시 한국전자통신연구원에서 수행한 주요사업 결과임을 밝혀야 합니다.