# 수요자 중심 화합물반도체 부품산업기반 강화

Establishment of Basis for Compound Semiconductor Components Technology Based on Industrial Demand



2009년 12월

09ZB1400-02-8051P



## 수요자 중심 화합물반도체 부품산업기반 강화

## Establishment of Basis for Compound Semiconductor Components Technology Based on Industrial Demand



## 인 사 말 씀

유무선통신 시스템은 정보통신기술의 급격한 수요 증대에 따라 주파수 대역과 속도면에서 비약적으로 발전해 왔으며 유무선 통신 시스템의 송신수신을 위한 Front-End에는 고속/고주파 특성과 수광/발광 특성을 활용하는 화합물 반도체 기반의 전자소자와 광소자 가 필수적으로 사용되고 있으며 기술의 고난이도와 국가적 기술 전략성 때문에 국내외적인 많은 관심을 받고 있습니다.

화합물반도체 기반의 초고주파부품은 그 특성상, 소량 다품종의 전형적인 중소기업 생산 형태를 취하고 있으나, 우리나라 초고주파 부품기업의 영세성과 낮은 기술 수준 등으로 국내 초고주파부품 분야의 경쟁력이 극히 취약하고 전량을 수입에 의존하는 구조적인 문제를 내포하고 있습니다. 따라서 R&D 기술과 소요 산업기술을 직접적인 연계함으로써 산업기술의 수준을 강화하고, 수요자 중심의 부품을 개발함으로써 TTM (Time-To-Market) 제품을 효과적으로 확보할 수 있는 국가주도의 종합적인 활성화 정책이 절실한 시점입니다. 본 연구사업을 통해서 화합물반도체 기반의 초고주파 부품산업의 허브를 구축하고 전주기적 연구수행 체계를 구축함으로써 국내 초고주파부품 산업의 활성화를 통한 국제적 경쟁력 강화에 크게 기여할 것으로 기대됩니다.

끝으로, 본 연구과제 수행을 위해 후원을 해주신 연합이사회 산업기술연구회 관계자 및 한국전자통신연구원 관계자 여러분께 깊은 감사를 드리며, 아울러 본 연구과제를 성실히 수행한 연구원들의 노고를 치하하는 바입니다.

2009년 12월

한국전자통신연구원 원장 김 흥 남

i

## 제 출 문

본 연구보고서는 일반사업 연구과제인 "수요자 중심 화합물반도체 부품산업기반 강화"의 결과로서, 본 과제에 참여한 아래의 연구팀이 작성한 것입니다.

2009년 12월

연구책임자 :	팀 장	김해천	(초고주파융합소자팀)
연구참여자 :	부 장	정희범	(미래기술연구부)
	팀 장	유현규	(RF/Analog SoC 설계팀)
	책임연구원	윤형섭	(초고주파융합소자팀)
	책임연구원	이경호	(초고주파융합소자팀)
	책임연구원	임종원	(초고주파융합소자팀)
	책임연구원	문재경	(초고주파융합소자팀)
	책임연구원	민병규	(초고주파융합소자팀)
	책임연구원	김동영	(초고주파융합소자팀)
	선임연구원	지홍구	(초고주파융합소자팀)
	선임연구원	강동민	(초고주파융합소자팀)
	선임연구원	장우진	(초고주파융합소자팀)
	선임연구원	안호균	(초고주파융합소자팀)
	선임연구원	김성일	(초고주파융합소자팀)
	선임연구원	이종민	(초고주파융합소자팀)
	선임연구원	이상흥	(초고주파융합소자팀)
	선임연구원	이자열	(RF/Analog SoC 설계팀)
	선임연구원	오명숙	(광모듈응용기술팀)

### 요 약 문

I.제 목

수요자 중심 화합물반도체 부품산업기반 강화

Ⅱ. 연구목적 및 중요성

화합물반도체 기반의 초고주파부품은 그 특성상, 소량 다품종의 전형적인 중소기업 생산 형태를 취하고 있으나, 우리나라 초고주파 부품기업의 영세성과 낮은 기술 수준 등으로 국내 초고주파부품 분야의 경쟁력이 극히 취약, 전량을 수입에 의존하는 구조적인 문제를 내포하고 있다. 따라서 R&D 기술과 소요 산업기술을 직접적인 연계함으로써 산업기술의 수준을 강화하고, 수요자 중심의 제품개발을 공동으로 추진함으로써 TTM (Time-To-Market) 제품을 효과적으로 확보 할 수 있는 국가주도의 종합적인 활성화 정책이 절실하다.

본 연구는 초고주파부품 산업 활성화를 위해 우선적으로 초고주파부품의 산업 수요 지향적 실용화 기술개발 체계 구성하고 기존의 연구사업을 통해 확보한 화합물반도체 기반의 연구결과물을 수요자 요구 규격에 맞도록 재가공하거나 고도화할 수 있는 상용화 지원체계를 구축하며 MPW 정기 shuttle 운영을 통한 지속적 제품을 개발한다. 중소업체 위주의 화합물반도체 기반의 초고주파 부품산업 활성화를 위하여 범국가적 산학연 협력 체계를 구축하고 산업체를 지원함으로써 국내 초고주파 부품산업의 경쟁력 강화를 통한 산업 전후방효과를 극대화한다. 또한 화합물반도체 기반의 초고주파부품 산업화 허브를 통한 중소업체 간의 정보교류를 활성화하고 시험/인증센터와 연계지원으로 마케팅을 지원하고 국내

v

#### Ⅲ. 연구내용 및 범위

본 연구는 초고주파부품 산업 활성화를 위해 화합물반도체 기반의 초고주파부품 산업화 허브구축을 통한 중소업체 간의 정보교류를 활성화하고 초고주파부품의 산업 수요 지향적 상요부품 개발 체계을 구성하여 국내 초고주파 부품산업의 경쟁력 강화에 기여하기 위한 연구내용 및 범위는 다음과 같다.

- 수요자 중심 초고주파부품 산업화 HUB 구축

- 화합물반도체 기반의 상용화 품목 발굴

- 1~10GHz 초고주파부품 library 고도화를 통한 시제품 개발

- Pilot Production 기술 개발

- 산업체의 신규 시스템 개발 시 필요한 prototype 적기 제공

- 신뢰성 인증기관과 공조를 통한 시제품 신뢰성 평가

Ⅳ. 연구결과

본 연구과제의 2차년도 주요 연구결과는 다음과 같다

1.2 GHz 대역 고이득 InGaP HBT 전력증폭기(PA) 개발
- 전량 수입에 의존하는 medium power amplifier 국산화

- InGaP HBT 소자를 사용한 2-stage 고이득 설계

- 출력단에 ESD 방지 회로 도입

2. 이동통신 중계기용 PHEMT gain-block MMIC개발

- 전량 수입에 의존하는 gain-block 국산화

- 범용성을 위한 광대역 설계

- 칩 소형화 설계 및 저가형 패키지(SOT-89) 채택으로 가격경쟁력 향상

- 음전원 전압 방지를 위한 게이트 바이어스 회로 개선

3. LTCC 모듈 요소기술 개발

- 60GHz 에서의 와이어본딩시, 본딩 와이어에 의해서 발생하는 임피던스의 변화를 보상해 주기 위한 트랜지션 설계
- 마이크로 스트립 전송선로와 CBCPW 전송선로의 두종류에 대해서 저손실 와이어본딩 트랜지션 설계
- 60GHz에서 와이어 본딩에 의한 전송손실이 전송선로의 손실을 포함하여 0.5dB 이하의 특성을 보임

V. 기대성과 및 건의

본 연구는 화합물반도체 기반의 초고주파부품 산업화 허브구축을 통한 산학연간의 정보교류를 활성화와 초고주파부품 산업의 경쟁력 강화에 기여하고 고부가가치 화합물반도체 기반의 설계 및 제품 생산 상용화 관련 일괄 기술 확보을 통해서 국책 연구소와 초고주파부품 산업체간 신속한 기술 교류를 통한 국내 초고주파부품 기술을 고도화하여 다양한 산업체 신규 시스템 개발시 필요한 시제품을 적기에 공급하여 emerging market을 선점한다. 또한, 화합물반도체 기반의 초고주파부품의 국내 수요를 전량 공급하여 수입대체를 이루고, 이를 통해 산업체가 자생하여 기술을 고도화할 수 있는 기반을 제공함으로써 수출을 통한 해외시장 점유하는 효과를 도모할 수 있다.

vii

## ABSTRACT

#### I. TITLE

Establishment of Basis for Compound Semiconductor Components Technology Based on Industrial Demand

#### **II**. THE OBJECTIVES

Commercial compound semiconductor(CS) components are used for a variety of niche applications apart from Si applications at mostly small quantities. They are assembled by medium-to-small companies using imported CS devices and integrated circuits(ICs') due to the lack of domestic manufacturing basis for devices and ICs'. This current domestic situation calls this industry's attention for a comprehensive invigorating move that can improve technological level of industry by connecting R&D to industrialization and providing cooperation for demand-oriented product development. This move would provide the effective ways for the development of time-to-market products.

In this context, this study is aimed for the vitalization of high frequency components industry by providing the basis for the development and commercialization schemes that not only further develop R&D prototypes to commercially viable ones but also provide fabrication services of multi wafer project shuttles. This study would at the same time provoke country-wise industry-academia-research cooperation system to help medium-to-small enterprises in this industry establish the thrust for the market penetration. Also, this study is to provide a hub for the active environment in this industry for the exchange of information and manpower. This study would also assist industry's marketing activities by establishing the relationship with test/certification organizations and mass production facilities.

#### III. THE CONTENTS AND SCOPE OF THE STUDY

The contents and scope of this study is listed below:

- Establishment of the hub for the industrialization of demand-oriented high frequency components
- Pursuit for the prospective CS components for commercialization
- Prototyping of 1~10GHz components through library improvement
- Establishment of pilot production technology
- Delivery of the timely prototyping of industry demand
- Establishment of the reliability technology through the cooperation with related organizations

#### **IV. RESULTS**

The results of the second year of this study are listed below:

- 1. Development of high gain power amplifier(PA) at 2 GHz
  - Domestic production of medium power amplifier which are all imported
  - Two stage high gain design using InGaP HBT device
  - ESD protection circuit design on output stage
- 2. Development of PHEMT gain-block MMIC
  - Domestic production of gain-block which are all imported
  - Wide-band design for various applications
  - Cost competitive with smaller chip size and low cost package of SOT-89

- Reliability test from certification authority
- 3. Development of key technology of LTCC module
  - Transition circuit design for the compensation of the impedence change caused by wire bonding in 60 GHz frequency
  - Low loss transition circuit design in the wire bondings of microstrip transmission line and CBCPW transmission line
  - Low transmission loss of below 0.5 dB resulted from 60 GHz wire bondings

#### **V. EXPECTED RESULT & PROPOSITION**

This study is to provide the basis for the cooperational environment in the CS components industry through the establishment of the industry-academia-research hub, and, thereby, contribute to the improvement of the competitiveness of CS components industry. The success of this study will establish the design-fabrication-package-test-and-marketing productive cycles within this industry, so that domestic companies can not only penetrate into already-present market, but also even take the optimistic position in the emerging market. Eventually, CS components demand will be self-supplied domestically and further result in the minimizing of import expenses and the maximizing of export profits.

## **CONTENTS**

### CHAPTER 1. Overview of the Research 오류! 책갈피가 정의

되어 있지 않습니다.3

SECTION 1 Need for the Research 오류! 책갈피가 정의되어 있지 않습니다.3

SECTION 2 Objectives of the Research오류! 책갈피가 정의되어 있지 않습니다. 4

CHAPTER 2. Development of high gain power amplifier (PA)

at 2 GHz.....오

류! 책갈피가 정의되어 있지 않습니다.7

SECTION 1 Design of high gain InGaP HBT PA at 2 GHz오류! 책갈피가 정의되어 있지 않습니다. 7 SECTION 2 Fabrication and evaluation of InGaP HBT PA오류! 책갈피가 정의되어 있지 않습니다. 1 3 SECTION 3 Conclusion.....오류! 책갈피가 정의되어 있지 않습니다. 1 9

#### CHAPTER 3. Development of pHEMT Gain-Block MMIC오류!

책갈피가 정의되어 있지 않습니다.23

SECTION 1 Design of pHEMT Gain-Block MMIC오류! 책갈피가 정의되어 있지 않습니다. 2 3 SECTION 2 Fabication of pHEMT Gain-Block MMIC오류! 책갈피가 정의되어 있지 않습니다. 2 7 SECTION 3 Measurement and evaluation of PHEMT Gain-Block MMIC오류! 책갈피가 정의되어 있지 SECTION 4 Conclusions .....오류! 책갈피가 정의되어 있지 않습니다. 3 4

#### **CHAPTER 4. Development of key technology of LTCC module**

..... 오류! 책갈피가 정의되어 있지 않습니다.39

SECTION 1 Development of wire-bonding interconnection library 오류! 책갈피가 정의되어 있지 않습

SECTION 2 Fabrication of LTCC amp module오류! 책갈피가 정의되어 있지 않습니다. 4 4

SECTION 3 Conclusion.....오류! 채갈피가 정의되어 있지 않습니다.4 7

 CHAPTER 5. Conclusions오류! 책갈피가 정의되어 있지 않

 습니다. 5 1

Abbreviations. 오류! 책갈피가 정의되어 있지 않습니다. 5 3

List of Technical Documents오류! 책갈피가 정의되어 있지 않습니다. 5 5

## **TABLES**

<table 2-1=""> Comparison of specifications and design results of PA</table>	12
<table 2-2=""> InGaP/GaAs HBT epitaxy structure</table>	13
<table 2-3=""> Comparison of specifications, design results, and measurement results</table>	of high
gain PA	19
<table 3-1=""> Charateristics of Designed Gain-Block MMICs</table>	26
<table 3-2=""> Chracteristics od Fabricaded Gain-Block MMICs</table>	35
<table 4-1=""> Transmission characteristics of wire-bonded CBCPW lines</table>	41

## **FIGURES**

<figure 2-1=""> Mask layout</figure>	7
<figure 2-2=""> Driver stage power device</figure>	8
<figure 2-3=""> Output stage power device</figure>	9
<figure 2-4=""> High gain PA circuit</figure>	10
<figure 2-5=""> Simulation results of high gain PA</figure>	11
<figure 2-6=""> Layout of high gain PA circuit</figure>	11
<figure 2-7=""> Cross-section diagram of HBT process</figure>	14
<figure 2-8=""> Fabrication process flow of InGaP/GaAs HBT MMIC</figure>	15
<figure 2-9=""> Photograph of fabricated high gain PA</figure>	18
<figure 2-10=""> Output characteristics of 1 high gain PA</figure>	18
<figure 3-1=""> Table Based Model Extraction Block Diagram</figure>	24
<figure 3-2=""> Compare with pHEMT Modeling Chracteristics</figure>	25
<figure 3-3=""> S-parameters of Designed Gain-Block MMICs</figure>	
<figure 3-4=""> Layout of designed Gain-Block MMICs</figure>	26
<figure 3-5=""> Cross Section for T-type Gate Forming with Dielectric Thin Flim</figure>	
<figure 3-6=""> AlGaAs/InGaAs pHEMT Proceses Flow Chart</figure>	31
<figure 3-7=""> DC Charcteristics of AlGaAs/InGaAs pHEMT</figure>	32
<figure 3-8=""> Pictures of Fabricated Gain-Block MMICs</figure>	33
<figure 3-9=""> Measured S-parameters of Gain-Block MMICs</figure>	34
<figure 4-1=""> Photograph of wire-bonded CBCPW line</figure>	40
<figure 4-2=""> Measured S-parameter of wire-bonded CBCPW line</figure>	40
<figure 4-3=""> Photograph of wire-bonded microstrip line</figure>	41
<figure 4-4=""> Measured S-parameter of wire-bonded microstrip line</figure>	42
<figure 4-5=""> Photograph of wire-bonded microstrip to CBCPW line</figure>	43

<figure 4-6=""> Measured S-parameter of wire-bonded wire-bonded microstrip</figure>	to CBCPW
line	44
<figure 4-7=""> Photograph of LNA amp module using CBCPW line</figure>	45
<figure 4-8="">. Measured S-parameter of LNA amp module using CBCPW line</figure>	45
<figure 4-9=""> Photograph of LNA amp module using microstrip line</figure>	
<figure 4-10=""> Measured S-parameter of LNA amp module using microstrip line</figure>	

목	차
---	---

제 1 장 서론 3
제 1 절 연구의 필요성
제 2 절 연구의 목적 4
제 2 장 2 GHz 대역 고이득 InGaP HBT 전력 증폭기 (PA)
개발7
제 1 절 2 GHz 대역 고이득 InGaP HBT 전력 증폭기 (PA) 설계 7
제 2 절 고이득 InGaP HBT 전력증폭기(PA) 제작 및 측정 1 3 게 2 저 겨르
세 3 결 결건 1 9
제 3 장 이동통신 중계기용 pHEMT Gain-Block MMIC 개
제 <b>3</b> 장 이동통신 중계기용 pHEMT Gain-Block MMIC 개 발 2 3
제 3 장 이동통신 중계기용 pHEMT Gain-Block MMIC 개 발 2 3 제 1 절 이동 통신 중계기용 PHEMT Gain-Block MMIC 설계 2 3
제 3 장 이동통신 중계기용 pHEMT Gain-Block MMIC 개 발
제 3 장 이동통신 중계기용 pHEMT Gain-Block MMIC 개 발
제 3 장 이동통신 중계기용 pHEMT Gain-Block MMIC 개         발       2 3         제 1 절 이동 통신 중계기용 PHEMT Gain-Block MMIC 설계       2 3         제 2 절 PHEMT Gain-Block MMIC 제작       2 7         제 3 절 PHEMT Gain-Block MMIC 측정 및 평가       3 3         제 4 절 결 론       3 4
제 3 장 이동통신 중계기용 pHEMT Gain-Block MMIC 개 발

제 2 절 LTCC 를 이용한 앰프모듈 제조	. 4	4
제 3 절 결 론	. 4	7
제 5 장 결 론	5	1
약어표	5	3
기술문서 구성표	5	5

## 표목차

<표 2-1> 전력증폭기 개발규격과 설계 결과의 비교	12
<표 2-2> InGaP/GaAs HBT 에피구조	13
<표 2-3> 고이득 전력증폭기의 개발규격, 설계 결과, 측정 결과의 비교	19
<표 3-1> 설계된 Gain Block MMIC 특성	26
<표 3-2> 제작된 Gain Block MMIC 특성	35
<표 4-1> 유전체두께 100μm인 와이어 본딩된 CBCPW 전송선로의 60GHz에	서의
전송특성	41

그림목차

<그림 2-1> 마스크 레이아웃 7
<그림 2-2> 구동단 전력소자
<그림 2-3> 출력단 전력소자 9
<그림 2-4> 고이득 전력증폭기 회로도 10
<그림 2-5> 고이득 전력증폭기 설계 결과 11
<그림 2-6> 고이득 전력증폭기 레이아웃 11
<그림 2-7> InGaP/GaAs HBT 전력증폭 MMIC의 단면도14
<그림 2-8> InGaP/GaAs HBT MMIC 공정순서 15
<그림 2-9> 고이득 전력증폭기 칩사진 18
<그림 2-10> 고이득 전력증폭기 출력특성 18
<그림 3-1> Table Based 모델 추출 순서도 24
<그림 3-2> pHEMT 모델링 특성 비교 25
<그림 3-3> 설계된 Gain-Block MMIC의 산란계수 26
<그림 3-4> 설계된 Gain-Block MMIC의 레이아웃
<그림 3-5> SiNx 유전체 박막을 이용한 T-형 게이트 형성을 위한 공정단면도28
<그림 3-6> AlGaAs/InGaAs pHEMT공정의 흐름도 31
<그림 3-7> AlGaAs/InGaAs pHEMT의 DC 특성들 32
<그림 3-8> 제작된 Gain-Block MMIC 2종 사진 33
<그림 3-9> 측정된 Gain-Block MMIC의 산란계수 34
<그림 4-1> 유전체두께 100μm인 CBCPW 전송선로 와이어본딩 사진 40
<그림 4-2> 유전체두께 100μm인 와이어 본딩된 CBCPW 전송선로의 S-parameter
측정결과 40
<그림 4-3> 변환기를 포함한 마이크로스트립 전송선로 와이어본딩 사진41

<그림 4-4> 변환기를 포함한 마이크로스트립 전송선로의 S-parameter
측정결과42
<그림 4-5> 변환기를 포함한 마이크로스트립 전송선로와 CBCPW 전송선로간의
와이어본딩 사진
<그림 4-6> 변환기를 포함한 CBCPW 전송선로와 마이크로스트립 전송선로의
S-parameter 측정결과44
<그림 4-7> CBCPW 전송선로를 사용한 LNA 모듈 사진45
<그림 4-8> CBCPW 전송선로를 사용한 LNA 모듈 의 S-parameter 측정결과45
<그림 4-9> 마이크로스트립 전송선로를 사용한 LNA 모듈 사진46
<그림 4-10>마이크로스트립 전송선로를 사용한 LNA 모듈 의 S-parameter
측정결과

# 제1장서론

## 제 1 장 서론

제 1 절 연구의 필요성

유무선통신 시스템의 송신/수신을 위한 Front-End에는 고속/고주파 특성과 수광/발광 특성을 활용하는 화합물반도체 기반의 전자소자와 광소자가 필수적으로 사용되는데, 기술의 고난이도와 국가적 기술전략성 때문에 국내외적으로 수급이 용이하지 않은 품목이 많다. 소요 품목이 민수와 국방용으로 대부분 소량다품종이지만, 소자의 개발에서부터 집적회로 및 모듈화에 필요한 제작환경 구축에는 설계, 제작, 측정 등의 반도체 청정생산시설(Clean Room)과 고도화된 기술인력이 소요되는 초기투자가 막대한 특징을 가진다.

관련 국내 산업체는 주로 중소벤처기업으로서, 소요되는 초고주파부품을 전량 해외에서 수입에 의존하고 있어 수요자중심의 성능확보, 납기, 가격 등에서 많은 어려움을 겪고 있는 실정이다. ETRI에서는 이미 15년 이상의 화합물반도체 관련 국책연구사업 수행을 통해 광/전자소자의 제작이 가능한 청정실험실과 장비를 구비하고 숙련된 전문인력의 경험을 바탕으로 다수의 우수한 화합물반도체 연구시제품을 보유하고 있다.

따라서 기확보된 화합물반도체 기본 기술들을 안정적 정부재원을 바탕으로 효율적으로 활용하여, 산업체의 소량다품종 초고주파 부품의 수요에 부응하는 상용화 연구가 필요하다. 본 사업을 통해 화합물반도체 기반의 초고주파 부품산업의 허브를 구축하고 전주기적 연구수행 체계를 구축함으로써 국내 초고주파부품 산업의 활성화를 통한 국제적 경쟁력 강화가 시급하기 때문에 연구가 필요하다.

3

#### 제 2 절 연구의 목적

유무선 통신시스템의 발전과 더불어 시스템의 송신/수신을 위한 Front-End에는 고속/고주파 특성과 수광/발광 특성을 활용하는 화합물반도체 기반의 전자소자와 광소자가 필수적으로 사용되는데, 기술의 고난이도와 국가적 기술전략성 때문에 국내외적으로 수급이 용이하지 않은 품목이 많다.

화합물반도체 기반의 초고주파부품은 그 특성상, 소량 다품종의 전형적인 중소기업 생산 형태를 취하고 있으나, 우리나라 초고주파 부품기업의 영세성과 낮은 기술 수준 등으로 국내 초고주파부품 분야의 경쟁력이 극히 취약, 전량을 수입에 의존하는 구조적인 문제를 안고 있다. 따라서 R&D 기술과 소요 산업기술을 직접적인 연계함으로써 산업기술의 수준을 강화하고, 수요자 중심의 제품개발을 공동으로 추진함으로써 TTM (Time-To-Market) 제품을 효과적으로 확보 할수 있는 ETRI에서는 4인치 Pilot 생산기반을 구축하여 준양산이 가능한 환경에서 자체 설계, 제작 및 테스트를 수행하여 왔으며 향후 수요자 중심의 부품 공급을 위한 산업체와의 허브 구축을 통한 화합물반도체 부품 생산 및 공급을 위한 전주기적인 체계를 구축하고자 한다.

특히 중소업체 위주의 화합물반도체 기반의 초고주파 부품산업 활성화를 위하여 범국가적 산학연 협력 체계를 구축하고 산업체를 지원함으로써 국내 초고주파 부품산업의 경쟁력 강화를 통한 산업 전후방효과를 극대화함과 동시에 화합물반도체 기반의 초고주파부품 산업화 허브를 통한 중소업체 간의 정보교류를 활성화하고 시험/인증센터와 연계지원으로 마케팅을 지원하고자 한다. 뿐만 아니라 국내 화합물반도체 기반의 양산 관련 기관 및 산업체와 연계를 추진 국내 화합물반도체 기반의 초고속/초고주파 설계/제작/측정/평가의 일괄 지원 시스템을 구축하여 향후 우리나라 화합물반도체 관련산업의 혁신적이고 독창적인 중흥을 유도하고자 한다.

4

# 제 2 장 고이득 InGaP HBT 전력증폭기 (PA) 개발

# 제 2 장 2 GHz 대역 고이득 InGaP HBT 전력 증폭기 (PA) 개발

제 1 절 2 GHz 대역 고이득 InGaP HBT 전력 증폭기 (PA) 설계

1. 고이득 전력증폭기 구성

주파수 대역이 2 GHz인 고이득 전력소자와 전력증폭기를 설계 하였다. 전력증폭기를 설계 하기 위한 기본 소자는 InGaP HBT를 사용하였다



<그림 2-1> 마스크 레이아웃

소자 및 전력증폭기 설계의 구성은 설계의 결과물인 마스크의 레이아웃을 참고로 한다. <그림 2-1>에 마스크 레이아웃을 나타내었다. 레이아웃은 고이득 전력증폭기 설계를 위한 전력 소자와 설계된 고이득 전력증폭기를 포함 한다. 전력소자는 매칭회로와 바이어스 회로가 없는 전력소자이며 고이득 전력증폭기의 첫번째 구동단과 두번째 출력단을 구성하게 된다. 고이득 전력증폭기를 제작하기 위해서는 이 단 이상의 다단 증폭기로 구성해야 하며 본 설계에서도 이 단 증폭기를 설계 하였다. 첫번째 구동단으로는 HBT 소자 개수가 16개인 전력소자를 사용하였으며 두번째 파위단으로는 HBT 소자 개수가 32개인 전력소자를 사용하였다. <그림 2-2>는 고이득 증폭기의 구동단으로 사용한 전력소자이다. 기본 에미터 크기는 가로 3 µm, 세로 30 µm이며, 개별 소자내에 1개의 finger를 가지는 1 finger 소자이다.



<그림 2-2> 구동단 전력소자
1 finger를 가진 개별 소자가 1줄에 4개씩 총 4줄로 구성되어 총 소자의 갯수는 16 개이다. 총 에미터 면적은 1440 /m<sup>2</sup>이다. 소자의 입력단은 분리하여 RF 신호가 입력되는 입력단과 입력 바이어스를 인가하는 바이어스 단으로 분리하여 소자의 이득의 감소를 줄이고 소자간의 열 적 결합에 의한 current gain collapse를 억제하도록 설계 하였다. 기판은 100 um의 두께로 lapping한 후 backside plating을 하였으며 전력소자 내에 backside via를 8개 배치하여 열 적 안정성이 향상되도록 설계하였다.



<그림 2-3> 출력단 전력소자

왼쪽이 신호 입력단이며 오른쪽은 신호 출력단이다. 위쪽은 바이어스 인가단이다. 온웨이퍼 측정을 위해서 패드는 150 um pitch 간격을 갖는 G-S-G 혹은 G-P-G 패드로 구성되어 있다. 소자간의 phase delay 차이가 없도록 입력패드에서 16개 소자간의 입력 경로는 일정하게 하였으며 출력단은 두꺼운 플레이팅 금속을 사용하여 저항 및 열 방출이 잘 이루어질 수 있게 하였다. <그림 2-3>은 고이득 증폭기의 출력단에 사용된 전력소자이다. 기본 에미터 크기는 가로 3 µm, 세로 30 µm이며, 개별 소자내에 1개의 finger를 가지는 1 finger 소자이다. 구동단 전력소자와 기본적인 구조는 같으며 개별 소자가 1줄에 4개씩 총 8줄로 구성되어 총 소자의 갯수는 32 개이다. 총 에미터 면적은 2880 µm<sup>2</sup>이다. 구동단 전력소자의 두배의 면적을 갖도록 설계 하였으며 다른 형태는 유사하다.

2. 고이득 전력증폭기 설계

고이득 전력증폭기의 설계는 전력이득이 25dB 이상이 되도록 이 단 증폭기로 설계 하였다. 첫번째 단에는 기본소자인 OB330 (에미터 사이즈 3×30µm)인 HBT소자를 병렬로 16개 연결하여 전력소자를 만들어 입력정합과 바이어스회로를 부가하여 전력증폭기(PA)를 설계 하였다. 단일전원과 패키지를 고려한 레이아웃을 하였다. <그림 2-4>는 고이득 전력증폭기의 회로도를 보여준다.



<그림 2-4> 고이득 전력증폭기 회로도

전력증폭기에 사용하는 전력소자는 ballistic 병렬저항과 직렬 캐패시터를 연결하여 여러소자를 묶었을 때 생기는 gain collapse 현상을 없앴다. 전력소자의 동작점을 정한 후 입력정합과 출력정합을 하여 ADS 회로 시뮬레이터를 이용하여 설계하였다. 실제 출력정합은 off-chip 으로 제작시에는 들어가지 않는다. 전력증폭기 시뮬레이션 결과는 <그림 2-5>에 나타나 있다. 설계주파수는 2GHz 대역에서 출력전압과 전력이득 및 입출력정합을 고려하여 설계하였다.



<그림 2-5> 고이득 전력증폭기 시뮬레이션 결과



<그림 2-6> 고이득 전력증폭기 레이아웃

설계 된 고이득 전력증폭기는 에미터 크기가 3×30 /m인 HBT소자를 병렬로 연결한 전력소자를 이 단으로 배치하여 입출력 매칭과 단간 정합을 포함 하며 바이어스 회로도 포함된 증폭기이다. 입력매칭은 한 개의 캐패시터와 한 개의 인덕터를 사용하였으며 출력 매칭은 설계시에만 고려하였으며 실제 레이아웃에서는 포함하지 않았다. 고이득 증폭기는 일반적인 범용 활용이 가능하며 표면실장형 패키지를 사용한 저가격 제품으로 단일 전원 동작을 하며 다양한 주파수 범위에서 활용 가능하다. 고이득 전력증폭기의 레이아웃을 <그림 2-6>에 나타내었다.

<표 2-1>에는 전력증폭기 개발 규격과 설계 결과를 표로 나타내었다.

<표 2-1> 전력증폭기 개발규격과 설계 결과의 비교

설계 사양(specifications)	전력증폭기 회로 설계 결과
고이득 전력증폭기	고이득 전력증폭기
- P1dB > 33 dBm , Pgain > 25 dB	- P1dB = 33.5 dBm , Pgain = 26.8 dB

제 2 절 고이득 InGaP HBT 전력증폭기(PA) 제작 및 측정

1. InGaP/GaAs HBT 소자 제작

2 GHz 대역에서 25 dB 이상의 출력이득과 2 W의 최대출력을 갖는 전력증폭 MMIC 칩 제작을 위하여 에미터층으로 InGaP 층을 갖고 베이스층으로 GaAs 층을 사용한 <표 2-2>의 HBT 구조의 4 인치 에피웨이퍼를 사용하였다. 에피웨이퍼는 특성의 균일성 확보를 고려하여 MOCVD(Molecular Organic Chemical Vapor Deposition) 장비를 사용하여 에피층을 성장한 IQE 사의 제품을 구매하여 사용하였다. InGaAs 에미터캡층은 n-형 Te 도핑을 하였고 베이스층은 p-형 C 도핑을 하였다. 이외의 n-형 에미터층, 컬렉터층 및 부컬렉터층은 Si 도핑하였다.

Layer	Material	Thickness (nm)	Doping (cm <sup>-3</sup> )
Emitter cap	n <sup>⁺</sup> -InGaAs	50	> 2 x 10 <sup>19</sup>
	n⁺-InGaAs → GaAs	50	> 2 x 10 <sup>19</sup>
	n-GaAs	150	4 x 10 <sup>18</sup>
Emitter	N-GaAs	50	5 x 10 <sup>17</sup>
	N-In <sub>0.5</sub> GaP	50	5 x 10 <sup>17</sup>
Base	p <sup>⁺</sup> -GaAs	80	4 x 10 <sup>19</sup>
Collector	n-GaAs	850	1 x 10 <sup>16</sup>
Subcollector	n <sup>⁺</sup> -GaAs	500	4 x 10 <sup>18</sup>
Buffer	GaAs	1000	undoped
Substrate	GaAs	625(um)	semi-insulated

<표 2-2> InGaP/GaAs HBT 에피구조

\* n-type dopant : Si or Te

\*\* p-type dopant : C

InGaP/GaAs HBT 에피구조는 전력증폭기로서 작동시 안정성을 갖도록 파괴전압이 충분히 높도록 설계하였다. 즉, 에미터-컬렉터간 파괴전압(BVceo)이 14V 이상으로서 동작전압(5V)의 약 2.8 배의 값을 갖는다. 베이스층의 면저항은 ~ 250 Ohm/sq, 에미터캡층의 면저항은 <= 30 Ohm/sq, 컬렉터층의 면저항은 ~ 16 Ohm/sq 의 값을 갖는다. 한편, 에미터 면적이 100 x 100 um<sup>2</sup>인 소자의 전류이득은 100 +/- 20 이 되도록 설계하였다.

<그림 2-7>은 InGaP/GaAs HBT 전력증폭 MMIC 의 단면 모식도이다. HBT 능동소자 뿐만 아니라 수동소자로서 NiCr 박막금속저항(TFR)과 MIM capacitor 가 동일한 기판상에 제작되어 있다. 그림에선 표현되어 있지 않지만 나선형 inductor 도 MMIC를 구성하는 수동소자로 포함되어 있다.



<그림 2-7> InGaP/GaAs HBT 전력증폭 MMIC 의 단면도

<그림 2-8>는 InGaP/GaAs HBT 전력증폭 MMIC 제작의 공정흐름도이다. 전면공정에 사용된 포토마스크의 수는 총 16 개이며, 후면 비아홀 공정에 1 개의 마스크가 사용되었다. 에미터에서 발생하는 열을 효과적으로 방출하기 위하여 Metal\_3(또는 Air-Bridge Metal)은 Au 도금으로 2um 이상의 두께를 갖도록 하였다.

에미터, 베이스 및 컬렉터 전극은 각각 Pt/Ti/Pt/Au, Pt/Ti/Pt/Au 및 AuGe/Ni/Au 를 사용하였다. N-형 InGaAs 에미터층 및 p-형 GaAs 베이스층에 Pt/Ti/Pt/Au 전극은 오믹접합을 위해 열처리가 필요없으나, n<sup>+</sup> 도핑의 GaAs 층에 형성되는 AuGe/Ni/Au 컬렉터 전극의 경우에는 330℃에서 20sec 및 380℃에서 20sec 간 2 단계 열처리함으로써 낮은 접촉저항 특성을 갖도록 하였다.



<그림 2-8> InGaP/GaAs HBT MMIC 제작 공정 흐름도

HBT 소자는 수직구조를 가지므로 다른 어떤 능동소자보다 제작 공정 중에 식각공정의 횟수가 많으며 식각깊이가 깊다. 따라서, 생산성을 고려할 때 웨이퍼간 또는 웨이퍼내의 위치에 따른 식각 균일성은 매우 중요한 요소로 안정화된 식각 공정의 사용이 매우 중요하다. 본 연구에서는 습식식각 공정에서 발생하는 불균일성을 개선하고자 ICP(Inductively Coupled Plasma) 건식식각 공정을 주로 사용하였다. 반응가스는 BCl<sub>3</sub> 를 사용하였으며 식각속도는 에피층에 따라 60 ~ 90 nm/min 내에서 변화하였다. 예외적으로 에미터층으로 사용된 InGaP 층의 식각은 HCl 용액으로 습식식각하였는데, 이는 GaAs 와의 선택적 식각 특성을 이용하여 전류이득 및 오프셋 전압의 균일도가 높은 소자를 얻는데 도움이 되기 때문이다.

전력증폭기에 사용되는 전력소자(Power Transistor)는 에미터폭이 2um 또는 3um 이고 길이가 20um 또는 30um 인 기본소자를 여러 개 묶어 구성하였다. 전력소자는 규소질화물 막으로 passivation 된 각각의 기본소자에서 에미터전극, 베이스전극, 컬렉터전극 상에 비아 패턴을 식각한 후 금속 증착 및 리프트-오프 공정를 통해 같은 전극끼리 병렬로 연결된 구조를 가지고 있다.

### 2. 수동소자 제작 및 후면 공정

전력증폭기에 바이어스회로, 정합회로 등이 포함된 MMIC 제작을 위해 본 연구에서 사용된 수동소자는 인덕터, 커패시터 및 저항이다. 커패시터는 금속(1<sup>st</sup> Metal)과 금속(CAP Metal) 사이에 규소질화물(Silicon Nitride)이 위치하도록 적층한 MIM(Metal Inductor Metal) 커패시터를 사용하였다. PECVD(Plasma Enhanced Chemical Vapor Deposition) 방법으로 증착한 규소질화물의 두께는 100 nm 이며 단위면적당(um<sup>2</sup>) 정전용량은 0.5fF 이다. 인덕터는 원형 또는 정방형의 나선형태로 e-beam 금속 증착과 Au 도금 공정을 사용하여 4um 이상의 두께를 갖도록 제작하였다. 바이어스 회로 및 전력소자의 안정화 저항으로 사용된 박막저항은 NiCr 을 63nm 두께로 증착하여 제작하였다. 이 박막저항의 면저항은 20 ohm/sq 가 되도록 하였다.

1 ₩ 급 이상의 전력증폭기는 사용중 발생하는 열량으로 인해 소자의 발진 및 고장를 일으킬 수 있다. 이는 전력증폭기의 신뢰성 측면에서도 고려되어야 할 중요한 요소로서 본 연구에서는 전면공정이 완료된 웨이퍼를 100 µm 두께로 얇게 하는 랩핑공정과 더불어, 전력소자에서 발생하는 열을 효율적으로 방출하고자 칩의 후면에서 50um 직경의 원형 비아홀을 뚫고 금도금한 형태의 후면 비아홀 형성 공정을 적용하였다. 비아홀 식각은 BCl<sub>3</sub> 플라즈마를 사용하여 분당 2um 이상의 식각 속도로 ICP 장비를 사용하여 식각하였다. 이때 비아홀의 측면 식각 프로파일은 도금이 용이하도록 경사지게 하였다.

한편으로 후면 비아홀은 패키징시 필요한 MMIC 칩의 전면에 위치한 접지 패드를 후면으로 전기적으로 연결하는 역할을 하여, 와이어 본딩 시 발생할 수 있는 불안정한 접지에 의해 발진을 방지할 수 있었다.

#### 3. 고이득 전력증폭기 측정 결과

설계된 고이득 전력증폭기 MMIC의 크기는 1.8×1.7 mm<sup>2</sup>로 <그림 2-9>는 제작된 칩의 사진을 보여준다. <그림 2-10>은 제작된 전력증폭기의 전력특성을 나타내며 2 GHz에서 PldB = 33.5 dBm, Pgain = 26.1 dB로 측정되어 우수한 특성을 보였다.

 $1 \ 7$ 



<그림 2-9> 제작된 고이득 전력증폭기 칩 사진



<그림 2-10> 제작된 전력증폭기 전력특성

설계결과와 비교해 보면 출력전력은 33.5 dBm으로 설계치와 같은 결과를 얻었으나 이득은 0.7 dB감소하였다. 또한, 실제 설계 시에는 입력단 바이어스 회로에 5V가 인가되도록 설계 되었으나 측정 결과는 전류값이 설계치 보다 증가하는 것을 볼 수 있는데 이러한 문제의 원인은 설계에 사용한 소자의 모델의 정확도가 부족한 것으로 생각된다. 제 3 절 결론

고이득 전력증폭기를 InGaP HBT를 기본소자로 하는 전력소자로 이 단으로 설계 및 제작하였다. 바이어스회로를 포함하며 입력정합과 단간 정합을 포함하는 칩을 제작하여 Power Load-pull 측정을 하여 결과를 얻었다. 고이득 전력증폭기는 설계시 PldB = 33.5 dBm, Pgain = 26.8 dB 이었으나 제작후 측정결과는 PldB = 33.5 dBm, Pgain = 26.1 dB 로 PldB는 같은 값이었으나 Pgain은 약간 감소하였다. 하지만 이득이 목표값인 25 dB 이상이므로 만족할 만한 특성을 나타내었다.

<표 2-3> 고이득 전력증폭기의 개발규격, 설계 결과, 측정 결과의 비교

종류	항목	개발규격	설계 결과	측정 결과
고이득	P1dB	> 33 dBm	33.5 dBm	33.5 dBm
전력증폭기	Pgain	> 25 dB	26.8 dB	26.1 dB

# 제 3 장 이동통신 중계기용 pHEMT Gain-Block MMIC 개발

## 제 3 장 이동통신 중계기용 pHEMT Gain-Block MMIC 개발

#### 제 1 절 이동 통신 중계기용 PHEMT Gain-Block MMIC 설계

본 절에 사용된 pHEMT는 선형성, 전력이득, 가격경쟁력, 고효율, 주파수 측면에서 뛰어난 특성을 보이고 있기 때문에 무선 통신 분야에서 요구되어지는 많은 분야의 시스템 소자로서 예로부터 많이 사용되고 있는 소자이다. 따라서 장에서는 이러한 ETRI 표준공정인 0.8um pHEMT 공정을 이용하여 제작된 소자를 Table Based Model로 모델링하고 이로서 범용인 Gain-Bolck MMIC를 설계하였으며 차후 저가 패키지를 이용함으로서 가격 경쟁력 까지 고려하였다.

1. 대신호 모델링

정확한 모델을 제시 할 수 있다면 회로특성을 최적화 하고 생산단가와 시 간을 줄일 수 있게 되어 기대 효과가 매우 크다고 할 수 있다. 대신호 모델은 정확 한 전압-전류의 특성과 소신호 모델을 예측하여야 하며, 따라서 파라미터 추출은 이를 만족할 수 있도록 구성되어야 한다. 정확한 모델을 만들기 위하여 Table Based 모델을 사용하였으며 이는 물리적인 모델이나 경험적인 모델 보다 정확성을 유지 하기 위해서 이다. Table Based 모델은 일반적으로 전압제어 소자인 MESFET 나 HEMT 등에 사용한다. 또한, 핑거수 (Number of finger)수를 회로 설계자가 적당하게 조절할 수 있으며 비교적 정확하게 바이어스(bias), 파워 레벨 (power level), 주파수 등을 예측하는 장점을 가지고 있다. <그림 3-1>은 Table Based 모델 추출의 순서도 이다. Pre\_verify 에서는 DUT(device Under the Test)의 특성을 일반적으로 측정하며 이는 나중의 모델과 비교할 수 있다. 두번째 단계에서는 Table Based 모델의 정확도 를 위하여 외부 파라미터들을 측정하여 모델 완료시 두번째 단계에서 측정된 파라 미터들을 제거 하여 모델의 정확도를 높이기 위함이다. 마지막 세번째 단계에서는 대신호 모델인 Table Based 모델을 추출하는 과정이다. Table Based 모델은 그 정확 도면에서 매우 정확하고 ETRI가 이미 보유하고 있는 다른 library를 통하여서도 증 명이 되었는바 모델의 세세한 내용까지는 다루지 않기로 한다.



<그림3-1> Table Based 모델 추출 순서도

측정에 사용된 소자는 게이트 길이 0.8um인 ETRIpHEMT 표준공정으로 이루어 졌으며 총 게이트 면적은 각각 120x2 um, 150x2 um, 100x2 um 의 3종을 모델링하였다. 아래 <그림 3-2>는 측정된 소자의 특성과 모델링된 특성의 비교이다.



<그림3-2> pHEMT 모델링 특성 비교

### 2. Gain-Block MMIC 설계

본 연구에서 설계된 Gain-Block MMIC는 회로의 발진가능성을 최소화 하고 적절한 이득을 유지하며 칩 소형화 및 저가형 패키지를 고려하여 가격경쟁력을 향상시키고 음전압 방지를 위한 게이트 바이어스회로 개선의 목적으로 설계 되었다. <표3-1>은 설계된 Gain-Block MMIC의 주요특성이며 <그림3-3>,<그림 3-4>는 각 산란계수 특성과 레이아웃이다.

<표3-1> 설계된 Gain-Block MMIC 특성

	개발 목표	설계 결과
사용 주파수	$0.5 \sim 4 \; GHz$	$0.5 \sim 4 \; GHz$
이득	> 15 dB	> 15 dB
OIP3	> 32 dBm	> 36 dBm
소비 전류	< 170 mA	< 170 mA
바이어스	Single 5 V	Single 5 V



<그림3-3> 설계된 Gain-Block MMIC의 산란계수



<그림 3-4>설계된 Gain-Block MMIC 의 레이아웃

#### 제 2 절 PHEMT Gain-Block MMIC 제작

1. SiNx 박막을 이용한 T-형 게이트 공정 및 능동소자 제작

pHEMT 소자를 높은 주파수 대역까지 사용하기 위해서는 제작공정이 복잡 하지 않고 고비용 공정을 포함하지 않는 등 양산성을 저해하지 않는 조건에서 차 단주파수와 잡음특성, 이득특성을 개선하여야 한다. 트랜지스터의 차단주파수는 일 반적으로 (식 3-1)과 같이 나타내어진다. 소오스-게이트 캐패시턴스 (Cgs)와 트랜스 컨덕턴스 (gm)는 (식 3-2)와 (식 3-3)처럼 트랜지스터의 구조적치수 (Lg, Zg, X)와 반도 체의 물리적상수 (ɛ, vsat)등과 관계지울 수 있다. (식 3-2)와 (식 3-3)을 (식 3-1)에 대입 하여 간략화 하면 최종적으로 차단주파수, fr는 (식 3-4)와 같이 FET 의 구조적 물리 치수 등으로 표현이 가능하다. 그리고 fmax 는 (식 3-5)로 표현이 가능하므로, 차단주 파수를 향상시키기 위해서는 <u>1) gm을 높이고 Case를 줄여</u>야 하고, 최대진동주파수를 향상시키기 위해서는 저항 특히 <u>2) 게이트 저항 (Rg)의 크기를 줄여</u>야 함을 알 수 있다.

$$f_T = \frac{g_m}{2\pi \left(C_{gs} + C_{gd}\right)} \cong \frac{g_m}{2\pi \cdot C_{gs}}$$
(<sup>A</sup> 3-1)

$$C_{gs} = \frac{\varepsilon \cdot Z_{g} \cdot L_{g}}{d} \cdot \left[ 1 + \frac{X}{2L_{g}} - \frac{2d}{L_{g} + 2X} \right] \qquad (\stackrel{\text{(A' 3-2)}}{=} \frac{\varepsilon \cdot Z_{g} \cdot L_{g}}{d}$$

$$g_m \cong \frac{\varepsilon \cdot v_{sat} \cdot Z_g}{d} \tag{(A 3-3)}$$

$$f_T \cong \frac{v_{sat}}{2\pi \cdot L_g} \tag{(A) 3-4}$$

 $f_{\text{max}} = \frac{f_T}{2} \left( \frac{r_o}{R_g + R_i} \right)$ 

이러한 요구 조건을 동시에 충족시킬 수 있는 게이트의 구조가 본 연구에 서 적용된 SiNx 박막을 이용한 T-형 게이트 구조로, 제조 방법은 <그림 3-5>과 같 다. 먼저 <그림 3-5>의 (가)와 같이 소오스와 드레인 전극을 형성한 후 게이트 길이 를 정의하기 위한 리소그래피와 건식 식각 (RIE) 공정을 수행하여 리소그래피 공 정에 의해 정의된 패턴의 길이를 SiNx 박막 상에 전사한다. 여기서, 리소그래피와 건식식각에 의해 정의된 패턴의 길이가 게이트 길이에 해당하게 되는데, 리소그래 피와 건식식각에 의해 정의된 패턴의 길이보다 게이트 길이를 축소하려고 할 때는 2차 SiNx 박막을 증착한다. 그리고, <그림 3-5>의 (나)와 같이 2차 리소그라피 (T-형 게이트용)를 형성한 후 SiNx 박막을 식각한 후 게이트 금속을 증착하면 게이트 길 이가 0.5um 또는 0.8um 인 T-형 게이트 pHEMT 가 제작된다.



<sup>(</sup>가) SiNx 유전체위에 게이트 길이(Lg) 정의한 후 건식식각된 형상



(나) 2 차 PR 과 SiNx 유전체 막을 이용하여 형성된 T-형 게이트 형상

<그림 3-5> SiNx 유전체 박막을 이용한 T-형 게이트 형성을 위한 공정단면도

<그림 3-6>는 본 연구과정에서 수행된 pHEMT 소자의 제작 과정을 나타낸 것이다. 먼저 소자 및 증폭기를 제작하기 위한 Epi. 기판에 능동소자의 활성층 영 역을 정의하고, 다른 활성층 영역과 전기적으로 분리시키고, 아울러 stepper 용 align key를 형성시키기 위하여 Mesa 식각을 한 후 저항성 접촉영역이 될 소오스와 드레 인 영역을 정의한다. 옴익 금속 (AuGe/Ni/Au)을 진공 증착한 후 열처리를 수행하고, 플라즈마 화학증착법 (PECVD; Plasma Enhanced Chemical Vapor Deposition)에 의해 SiNx 막을 증착한 후 게이트 길이를 정의해 주는 게이트 리소그라피 공정을 수행 한다. 게이트 리소그래피 공정에 의해 정의된 식각 패턴 상의 SiNx 박막을 건식식 각법을 이용하여 식각하고, SiNx 박막 상에 전사된 패턴 길이보다 게이트 길이를 축소하려고 할 때는 2 차 SiNx 박막을 증착한다. 이때 SiNx 절연막의 식각 공정은 절연막의 식각에 의해 노출되는 기관이 트랜지스터의 게이트 길이에 해당하므로 정확한 패턴의 형성과 함께 게이트 패턴이 정확히 전사되어야 하며, 또한, 절연막 의 식각과 함께 노출되는 게이트 영역의 기판에 가해지는 손상이 쉽게 채널 특성 을 변화 시킬 수 있으므로 이를 최소화하여야 한다. 이러한 절연막의 식각 공정에 서 식각 도중 under-cut 이 나타나지 않도록 CF4단일가스 또는 CF4/O,혼합가스를 이 용하여 식각하였다. 이후 TFR(Thin Film Resistor) 공정을 수행하고, 게이트 금속이

29

증착될 부분을 포토레지스트로 정의하기 위한 리소그래피 공정 후, 잔류 절연막을 건식식각법을 이용하여 식각하고, 기판을 리세스 식각하게 되는데 이때 식각되는 정도에 의해 트랜지스터의 임계전압 (threshold voltage; V<sub>th</sub>)이 정의된다. 기판 식각 후 Ti/Pt/Au 금속을 증착하고 불필요한 부분을 리프트-오프 함으로써 게이트를 형성 하면 트랜지스터가 제작되고 그 후 Air-bridge 배선의 제작을 포함하는 Au-plating 공정을 수행하고, 공정보호막의 증착과 pad 형성으로 소자제작이 완성된다. 전면 공정을 통한 소자제작 후, 후면 공정에서는 wafer 두께를 약 80um 로 맞추었고, wafer 후면의 전면에 Ti/Au 를 증착하였다.

이와 같이 소자 및 증폭기를 제작하기 위한 SiNx assisted T-gate 공정과 보호 막의 형성으로 게이트 측면 채널 손상이 없도록 하여 제작된 AlGaAs/InGaAs pHEMT 의 전형적인 DC 특성들을 <그림 3-7>에 나타낸다. <그림 3-7(가)>는 I-V 곡 선 (총게이트폭 150 um)을 <그림 3-7(나)>는 Transconductance 곡선 (총게이트 폭 150um)을, 그리고 <그림 3-7(다)>는 게이트-드레인 항복전압 특성(총게이트 폭 300 um)을 나타낸다. 소자의 임계전압 (또는 pinch-off 전압)은 -0.8 V 정도이며, 트랜스 컨덕턴스 값은 Vgs=0V 에서 250 mS/mm 이상으로 매우 우수하였으며, 게이트-드레 인 전극 사이의 항복전압은 전류밀도를 1uA/um 로 정의할 경우 -19 V 정도 수준으 로 0.8um 또는 0.5um AlGaAs/InGaAs pHEMT 의 경우 매우 높은 값으로, 이는 pHEMT 에피구조의 최적화와 비대칭적 게이트 구조 배치에 기인한다. ETRI pHEMT MMIC Library 에서 제공하는 소자는 농동소자 (pHEMT), 수동소자 (R, L, C)를 포함 하고 있으며, 총 9 장의 Mask 로 제작된다. NiCr 저항체와 Ti/Pt/Au gate 금속의 증착 에는 음각의 마스크가 사용된다.

3 0

Mesa Etching for Align Key Formation and Isolation		
Ohmic Metal / SiN Dep.		
Gate Litho.		
SiN Etching & SiN Dep.		
Thin Film Resistor(NiCr) patterning & TFR metallization		
Gate Metal Patterning		
SiN Etching		
Recess Etching		
Gate Metallization		
SiN deposition		
VIA Opening		
Au-plating 공정		
SiN deposition & PAD opening 공정 & 후면공정		

<그림 3-6> AlGaAs/InGaAs pHEMT 공정의 흐름도



(7) I-V curve (Total gate width = 150um x 1)



( $\downarrow$ ) Transconductance & drain current curve ( $V_{ds} = 3V$ , Gate width = 150um x 1)



<그림 3-7>AlGaAs/InGaAs pHEMT 의 DC 특성들:

2. 수동 소자 제작

현재 ETRI AlGaAs/InGaAs pHEMT 소자 및 증폭기 제조공정에서 사용되는 수동소자는 저항(NiCr)과 캐패시터 (SiN 유전체 MIM형)를 사용한다. NiCr 저항은 Thermal Evaporator을 이용하여 NiCr 금속을 증착하여 제작하는데, 금속 박막저항으로 이용되는 여러 가지 물질 중 NiCr은 우수한 재현성과 선형성을 바탕으로 널리 이용되고 있으며, 본 연구에서도 낮은 저항 값을 갖는 저항체로 이용하고 있다. 현재 ETRI Library는 NiCr 저항의 저항 특성을 20 Ω/sq.로 유지 관리하고 있다. 캐패시터는 1차 전극은 Ti/Pt/Au를 사용하고 유전체는 PECVD로 증착된 SiN 박막을 사용하고 2차 전국은 도금된 금을 이용하는 전형적인 MIM (Metal-Insulator-Metal) 구조를 가진다. 이러한 MIM (Metal/Insulator/Metal) 구조의 SiNx 캐패시터를 적용하는 현재까지의 ETRI 캐패시터 라이버러리에서는 절연물질의 박막 두께를 1000 Å이하로 얇게 형성하여 단위면적 당 캐패시턴스를 0.6 fF/um<sup>2</sup>의 값을 유지하도록 제작되고 있으며, 오차가 10 % 이내로 유지되고 있어 설계에 따른 어려움을 나타내고 있지 않다. 뿐만 아니라 1000 Å 두께의 절연막으로 제작된 MIM 캐패시터는 20 V 이상 충분히 큰 항복 특성을 나타내고 있어 pHEMT MMIC 제작에 사용이 가능하다.

#### 제 3 절 PHEMT Gain-Block MMIC 측정 및 평가

단위 게이트 길이 0.8 um ETRI 4인치 pHEMT 화합물 표준공정으로 제작된 Gain-Block MMIC를 제작 하여 그 특성을 측정하였다. 다음 <그림3-8> 은 제작된 Gain-Block MMIC 2종의 사진이다.



(a) Size :  $0.55 \times 0.45 \text{ mm}^2$ 



(b) Size:  $0.75 \times 0.57 \text{ mm}^2$ 

<그림3-8> 제작된 Gain-Block MMIC 2종 사진

다음 <그림3-9>은 측정된 Gain-Block MMIC의 산란계수이다. 측정에 사용된 장비는 Agilent사 벡터 회로망 분석기 8510C가 사용되었으며 GGB사의 pitch 150um짜리 Pico probe를 이용하여 SOLT (Sort-Open-Load-Thru) 방식으로 Calibration하여 On-Wafer 측정을 시행하였다.



<그림 3-9> 측정된 Gain-Block MMIC 의 산란계수

#### 제 4 절 결 론

게이트 길이 0.8 um ETRI pHEMT 4인치 화합물 공정을 이용하여 소자를 개발 하였으며, 공정상 그 특성은 임계전압 (또는 pinch-off 전압)은 -0.8 V정도이며, 트랜스컨덕턴스 값은 Vgs=0V에서 250 mS/mm 이상, 게이트-드레인 전극 사이의 항복전압은 전류밀도를 luA/um로 정의할 경우 -19V 정도였다.

이러한 공정을 바탕으로 총 게이트 면적 120x2um, 150x2um, 100x4um 인 소자를 제작 하여 Table-Based 모델링 하고 저가 패키지에 최적화와 음전압 방지 바이어스 회로를 설계에 반영하여 Gain Block MMIC 2종을 제작하였으며 그 특성은 다음 <표3-2>와 같다. 제작된 향후 이러한 Gain-Block MMIC 들은 외산 위주의 Gain-Block 를 대체 할 것으로 예상되어진다.

	개발 목표	측정결과	측정결과
사용 주파수	$0.8\sim 3.5~GHz$	0.8 ~ 3.5 GHz	0.8 ~ 3.5 GHz
이득	> 17 dB	16~18 dB	16~21 dB
OIP3	> 30 dBm	> 36 dBm	>30 dBm
소비 전류	< 120 mA	< 170 mA	<120 mA
바이어스	Single 5 V	Single 5V	Single 5V
Size	$< 1.0 \text{ x} 1.0 \text{ mm}^2$	$0.55 \text{ x } 0.45 \text{ mm}^2$	$0.75 \text{ x } 0.57 \text{ mm}^2$

<표3-2>제작된 Gain Block MMIC 특성

# 제 4 장 LTCC 모듈 요소기술 개발

## 제 4 장 LTCC 모듈 요소기술 개발

제 1 절 Interconnection 라이브러리 확립

1. 서 론

LTCC(Low Temperature Co-fired Ceramics)는 다층 세라믹 기판을 기반으로 하는 패키징 방법으로 캐패시터, 인덕터, 저항, 필터 등의 수동소자를 기판의 내 부에 실장할 수 있기 때문에 모듈의 크기를 획기적으로 줄일수 있는 장점을 가진 다.특히 밀리미터파 대역에서 비교적 손실이 작기 때문에 밀리미터파 대역의 패키 징 기술로 널리 연구되고 있다.

이전의 연구에서 Ferro 사의 A6S 기판을 이용하여 60GHz 대역의전송선로를 제작하고 측정한 결과 전송손실이 0.1dB/mm 정도의 값을 보여주었으며 이는 LTCC 가 밀리미터파 대역의 패키징에 이용되기에 충분하다고 판명되었다. LTCC 를 이용 하여 모듈을 제작하는 경우 와이어본딩을 이용하여 앰프와 패키징을 연결하게 되 는데 밀리미터다 대역과 같은 초고주파 대역에서는 본딩와이어의 인덕턴스가 증가 하여 전송손실을 증가시킨다. 따라서 이러한 인덕턴스를 상쇄하기위한 변환기를 삽입하여 손실을 감소시키게 된다. 본 연구에서는 60GHz 대역에서의 저손실 인터 컨넥션을 위한 변환기구조를 개발하고 이를 바탕으로 저손실 인터컨넥션을 구현하 였다.

2. CBCPW 전송선로사이의 와이어 본딩

LTCC 를 이용하여 SoP 모듈을 제작하는 경우 앰프등의 능동소자를 모듈에 장 착하기 위해서는 와이어본딩 등의 interconnection 이 필요하다. 유전체두께 100μ m 의 CBCPW 전송선로를 본딩와이어로 연결할 때의 밀리미터파 전송특성을 조사하였 다. <그림 4-1>에서와 같이 60GHz 에서 50Ω의 임피던스를 가지는 두 개의 CBCPW 전 송선로를 200μm 의 간격을 가지도록 제작하였다. 제작된 두 선로를 직경 1mil 의 와이어 또는 두께 0.5 mil, 폭 2mil의 리본으로 연결하였다.



<그림 4-1> 유전체두께 100 µm 인 CBCPW 전송선로 와이어본딩 사진

본딩되는 와이어 및 리본의 수를 변화시키며 측정된 S-parameter 를<그림 4-2> 에 나타내었으며 <표 4-1> 에 60GHz 에서의 전송특성을 나타내었다.



<그림 4-2> 유전체두께 100 µm 인 와이어 본딩된 CBCPW 전송선로의 S-parameter 측정결과

위의 결과에서 알 수 있듯이 유전체두께 100µm 인 CBCPW 전송선로는 한 개 의 와이어 본딩에 의해서도 손실이 작음을 알 수 있다.

본딩 종류	S11 @60GHz	S21 @60GHz
single wire	-21.6dB	-0.17dB
double wire	-28.6dB	-0.10dB
single ribbon	-27.4dB	-0.10dB
double ribbon	-24.3dB	-0.09dB

<표 4-1> 유전체두께 100 μm 인 와이어 본딩된 CBCPW 전송선로의 60GHz 에서 의 전송특성

3. 마이크로스트립 전송선로사이의 와이어 본딩

두 개의 마이크로스트립 전송선로를 와이어나 리본을 이용하여 연결하는 경 우 마이크로스트립 전송선로의 선폭이 146µm 로 와이어나 리본의 폭에 비해서 매 우 크기 때문에 반사손실이 증가한다. 이는 와이어나 리본 본딩에 의한 임피던스 가 선로의 임피던스인 50Ω에 비해서 크기 때문에 임피던스의 차에 의해서 반사가 발생함을 의미한다. 따라서 이러한 임피던스의 차를 보상해주기 위한 변환기가 필요하게 된다. HFSS 를 이용하여 최적의 변환기를 설계하였다. <그림 4-3>에 변 환기를 포함한 본딩된 선로의 사진을 나타내었다.



<그림 4-3> 변환기를 포함한 마이크로스트립 전송선로 와이어본딩 사진

변환기는 본딩된 와이어나 리본의 높은 임피던스를 보상하기 위해서 50 요보

다 큰 임피던스를 가지는 선로로 구성되어 있으며 변환기의 길이는 사용하고자 하 는 주파수에 의해서 결정된다. 60GHz 에서의 매칭을 위한 변환기의 길이는 300 µm 이었다. <그림 4-4>에 위의 변환기를 포함하는 전송선로의 S-parameter 를 나타내 었다. 와이어를 두 개를 사용한 경우와 리본을 하나 사용한 경우가 비슷한 전송특 성을 보여주었으며 전송손실은 -0.5dB 이하 반사손실은 -20dB 이하의 값을 가지고 있었다.



<그림 4-4> 변환기를 포함한 마이크로스트립 전송선로의 S-parameter 측정 결과

4. CBCPW 전송선로와 마이크로스트립 전송선로 사이의 와이어 본딩

유전체 두께 100µm 인 CBCPW 전송선로를 와이어나 리본으로 연결하는 경우 에 와이어나 리본의 개수와 상관없이 저손실의 우수한 전송특성을 보여주었다. 그 러나 대부분의 능동소자는 마이크로스트립 전송선로를 사용하고 있기 때문에 CBCPW 전송선로를 이용하기 위해서는 CBCPW 전송선로와 마이크로스트립 전송선로 를 연결해 주어야 한다. 이때 CBCPW 전송선로와 마이크로스트립 전송선로는 전송 되는 파의 전계성분이 서로 다르기 때문에 이러한 전계의 차이에 의해서 전송되는 파의 반사가 발생하게 된다. 따라서 이러한 전계의 차이를 줄일 수 있는 변환기가 필요하다. 마찬가지로 HFSS 를 이용하여 최적의 변환기 구조를 설계하였다. <그림 4-5> 에 변환기를 포함한 전송선로의 사진을 나타내었다.



<그림 4-5> 변환기를 포함한 마이크로스트립 전송선로와 CBCPW 전송선로간 의 와이어본딩 사진

<그림 4-6>에 변환기를 포함하는 전송선로의 S-parameter 측정결과를 나타 내었다. 그림에서 알 수 있듯이 마이크로 스트립의 경우와는 다르게 변환기의 매 칭이 대역을 가지는 협대역 매칭 특성을 보여주고 있다. 전송특성을 보면 60GHz 부 근에서 전송손실이 -0.5dB 이하의 값을 가지고 있고 반사손실은 -20dB 이하의 우 수한 특성을 보여주고 있다. 이상의 결과로부터 마이크로스트립 전송선로를 사용 하는 경우는 광대역의 매칭이 가능하고 CBCPW 전송선로를 사용하는 경우는 협대역 매칭이 가능함을 알 수 있다.



<그림 4-6> 변환기를 포함한 CBCPW 전송선로와 마이크로스트립 전송선로의 S-parameter 측정결과.

제 2 절 LTCC를 이용한 앰프모듈 제조

1. CBCPW 전송선로를 이용한 앰프모듈

패키징 부의 전송선로를 CBCPW 선로를 사용하는 경우 본딩에 의한 임피던스 의 변화를 보상하기 위하여 변환기를 삽입하여 LNA 모듈을 제작하였다. 제작된 모듈 의 사진을<그림 4-7>에 나타내었다. 이때 사용된 LNA 소자는 미국 velocium 사의 칩 을 사용하였다. <그림 4-8>에 측정된 모듈의 밀리미터과 대역 특성을 나타내었다. 측 정결과로부터 알 수 있듯이 모듈의 gain은 60GHz 이상에서는 칩의 gain보다도 더 큰 값을 가짐을 알 수있다. 이는 매칭특성의 향상에 의해서 60GHz 이상에서 반사특성이 향상되기 때문으로 생각된다. 그러나 60GHz 이하에서는 반사특성이 열화되기 때문에 모듈의 gain 이 칩에 비해 떨어진다.


<그림 4-7> CBCPW 전송선로를 사용한 LNA 모듈 사진.



<그림 4-8> CBCPW 전송선로를 사용한 LNA 모듈 의 S-parameter 측정결과

### 2. 마이크로스트립 전송선로를 이용한 앰프모듈

패키징 부의 전송선로를 마이크로스트립 선로를 사용하는 경우 본딩에 의한 임피던 스의 변화를 보상하기 위하여 매칭회로를 삽입하여 LNA 모듈을 제작하였다. 제작된 모듈의 사진을<그림 4-9>에 나타내었다. 이때 사용된 LNA 소자는 미국 velocium 사 의 칩을 사용하였다. <그림 4-10>에 측정된 모듈의 밀리미터파 대역 특성을 나타내었 다. 측정결과로부터 알 수 있듯이 60GHz에서 모듈의 gain은 칩에 비해서 0.2dB 정도 의 감소를 보여주고 있으며 50 ~ 67GHz 의 측정범위에서 모듈과 칩 특성의 차이가 거 의 없는 우수한 특성을 보여줌을 알 수 있다. 60GHz에서 S11은 2dB 정도 감소하며 전 반적으로 칩에 비해서 모듈이 임피던스의 매칭이 향상되어 있음을 알 수 있다.



<그림 4-9> 마이크로스트립 전송선로를 사용한 LNA 모듈 사진.



<그림 4-10> 마이크로스트립 전송선로를 사용한 LNA 모듈 의 S-parameter 측정결

과

#### 제 3 절 결 론

밀리미터파 대역에서의 와이어본딩을 이용한 interconnection 의 전송 특 성을 조사하였다. CBCPW 전송선로간의 본딩은 본딩되는 와이어나 리본의 넓이가 선 로의 넓이에 근접하게 하면 저손실의 우수한 특성을 가지는 본딩이 가능했다. 그 러나 마이크로스트립 전송선로간의 본딩이나 CBCPW 전송선로와 마이크로스트립 전 송선로사이의 본딩에서는 본딩 와이어의 임피던스가 높기 때문에 임피던스 변환기 를 삽입하여야 저손실 특성을 얻을 수 있었다. 변환기를 포함한 마이크로스트립 전송선로간의 본딩은 V-band 전대역에서 손실이 작은 우수한 특성을 보여주었다. 반면에 CBCPW 와 마이크로스트립 전송선로를 연결하는 경우는 협대역 매칭특성을 보여주었다.

# 제 5 장 결론

## 제 5 장 결 론

수요자(중소기업) 중심 화합물반도체 부품산업 기반강화 사업을 수행한 결과 다음과 같은 연구분야에서 아래의 연구 결론을 얻었다.

 InGaP HBT 전력소자 분야에서는 고이득 전력증폭기를 InGaP HBT를 기본소자로 하는 전력소자를 이용하여 이 단으로 설계 및 제작하였다. 고이득 전력증폭기는 첫번째 구동단과 두번째 출력단으로 구성되었으며 구동단의 전력소자는 HBT소자 16개로 출력단의 전력소자는 HBT소자 32개로 구성하였다.
 이 단으로 구성된 전력소자에 각각의 바이어스회로를 부가하고 입력정합과 출력정합을 하여 전력증폭기를 설계하였다. 실제 측정시는 출력정합은 off-chip에서 할 예정이므로 빼고 Power Load-pull 하여 전력증폭기의 결과를 얻었다. 고이득 전력증폭기의 제작 후 측정결과는 PldB = 33.5 dBm, Pgain = 26.1 dB이었으며, 개발규격과 설계 결과와의 비교는 아래 <표2-3>을 참조하기 바란다.

종류	항목	개발규격	설계 결과	측정 결과
고이득	P1dB	> 33 dBm	33.55 dBm	33.5 dBm
전력증폭기	Pgain	> 25 dB	26.8 dB	26.1 dB

<표 2-3> 고이득 전력증폭기의 개발규격, 설계 결과, 측정 결과의 비교

 게이트 길이 0.8 um ETRI pHEMT 4인치 화합물 공정을 이용하여 소자를 개발 하였으며, 공정상 그 특성은 임계전압 (또는 pinch-off 전압)은 -0.8 V정도이며, 트랜스컨덕턴스 값은 Vgs=0V에서 250 mS/mm 이상, 게이트-드레인 전극 사이의 항복전압은 전류밀도를 1uA/um로 정의할 경우 -19 V 정도였다. 이러한 공정을 바탕으로 총 게이트 면적 120x2um, 150x2um, 100x4um 인 소자를 제작 하여 Table-Based 모델링 하고 저가 패키지에 최적화와 음전압 방지 바이어스 회로를 설계에 반영하여 Gain Block MMIC 2종을 제작하였으며 그 특성은 다음 <표3-2>와 같다. 제작된 향후 이러한 Gain-Block MMIC 들은 외산 위주의 Gain-Block 를 대체 할 것으로 예상되어진다.

<표3-2>제작된 Gain Block MMIC 특성

	개발 목표	측정결과	측정결과
사용 주파수	0.8 ~ 3.5 GHz	0.8 ~ 3.5 GHz	0.8 ~ 3.5 GHz
이득	> 17 dB	16~18 dB	16~21 dB
OIP3	> 30 dBm	> 36 dBm	>30 dBm
소비 전류	< 120 mA	< 170 mA	<120 mA
바이어스	Single 5 V	Single 5V	Single 5V
Size	$< 1.0 \text{ x} 1.0 \text{ mm}^2$	$0.55 \text{ x } 0.45 \text{ mm}^2$	$0.75 \text{ x } 0.57 \text{ mm}^2$

밀리미터파 대역에서의 와이어본딩을 이용한 interconnection의 전송 특성을 조사하였다. CBCPW 전송선로간의 본딩은 본딩되는 와이어나 리본의 넓이가 선로의 넓이에 근접하게 하면 저손실의 우수한 특성을 가지는 본딩이 가능했다. 그러나 마이크로스트립 전송선로간의 본딩이나 CBCPW전송선로와 마이크로스트립 전송선로사이의 본딩에서는 본딩 와이어의 임피던스가 높기 때문에 임피던스 변환기를 삽입하여야 저손실 특성을 얻을 수 있었다. 변환기를 포함한 마이크로스트립 전송선로간의 본딩은 V-band 전대역에서 손실이 작은 우수한 특성을 보여주었다. 반면에 CBCPW와 마이크로스트립 전송선로를 연결하는 경우는 협대역 매칭특성을 보여주었다.

## 약어표

- HBT: Heterojunction Bipolar Transistor
- PA: Power Amplifier
- PldB : 1dB compression point
- OIP3 : 3th Output Intersection Point
- ICP: Inductively Coupled Plasma
- PECVD: Plasma Enhanced Chemical Vapor Deposition
- TFR: Thin Film Resistor
- MIM: Metal-Insulator-Metal
- PHEMT: pseudomorphic High Electron Mobility Transistor
- LTCC: Low Temperature Co-fired Ceramics
- CBCPW: Conductor Backed Coplanar Waveguide

## 기술문서 구성표

순 번	구분	발명자	특허명	출원일(또는 제출일)	출원번호(또 는 관리번호)
1	국내	김성일 외 5 인	전력증폭회로	2009-12-04	2009-0120101
2	국내	김동영 외 1 인	밀리미터파 대역 다층 기판위에 구현된 고이득, 고효율, 광대역 특성을 가지는 패치 안테나 구조	2009-9-8	2009-0084400
3	국제 (일본)	김동영 외 1 인	밀리미터파 대역 다층 기판위에 구현된 고이득, 고효율, 광대역 특성을 가지는 패치 안테나 구조	2009-12-3	2009-275490
4	국제 (미국)	김동영 외 1인	밀리미터파 대역 다층 기판위에 구현된 고이득, 고효율, 광대역 특성을 가지는 패치 안테나 구조	2009-12-8	12/633466

• 특허출원(국내 2건/국제 2건)

#### ● 발표논문(국제 1건)

순 번	구분	저자	논문제목	게재논문
1	국제	이종민 외 4 인	Fabrication of transimpedance amplifier module and post-amplifier module for 40Gbp/s optical communication systems	ETRI Journal, 31(6), 749-754 (2009)

순 번	작성자	TDP/TM 명	등록일	등록번호
1	이종민	고이득 전력증폭기 측정 결과서	2008-12-04	TM200911977
	외 4 인			
2	민병규	1W/2W PA/PT 제작 공정 결과서	2009-12-14	TM200912972
-	외 4 인			<b>m</b>
3	김성일 외 3 인	PA09-1 전덕승폭기 설계결과	2009-12-08	TM200912493
4	김성일	PA08-3 전력증정결과	2009-12-08	TM200912492
	외 3 인			
5	김성일 외 3 이	PA09-1 전력측정결과	2009-12-08	TM200912494
6	이주미	고이드 저려주포기 석계 격과서	2009-12-04	TM200911971
0	외 4 인		2003 12 01	111200011071
7	민병규	High Gain PA 제작 공정 결과서	2009-12-14	TM200912971
	외 4 인			
8	지홍구외 1 이	2차 Power Amplifier 설계서	2009-12-4	TM200911976
g	<u> 1 년</u> 지호구이	9차 Gain Block 설계서	2009-12-4	TM200911975
5	1인	2 A Gam Drock 271 A	2003 12 4	111200311370
10	지홍구외	PW720 소자 측정결과	2009-12-4	TM200911974
	1인			
11	지홍구외	₩14 OIP3 측정결과 :	2009-12-4	TM200911973
10	1인 기도서	1700 귀코신 코 귀선 0 카트 1	0000 10 00	TU00000100
12	김종영 외 1 인	LICC 기관의 mm 과 내역 유전특성 측정결과	2009-12-02	1M200908192
13	김동영	100um Ferro A6S 기판위에 구현된	2009-12-02	TM200908194
	외 1인	60GHz 50ohm의 임피던스를 가지는 마이크로 스트립 전송선로		
14	김동영	200um Ferro A6S 기판위에 구현된	2009-12-02	TM200908195
	외 1 인	60GHz 50ohm 의 임피던스를 가지는		
		마이크로 스트립 전송선로		
15	김동영	100um Ferro A6S 기판위에 구현된	2009-12-02	TM200908197
	외 1 인	60GHz 50ohm 의 임피던스를 가지는		
		CBCPW 전송선로		
16	김동영	200um Ferro A6S 기판위에 구현된	2009-12-02	TM200908198
	외 1인	60GHz 50ohm의 임피던스를 가지는		
		CBCPW 전송선로		
17	김동영	와이어본딩을 이용한 mm 파 대역	2009-12-02	TM200908200
	외 1 인	저손실 인터컨넥션 연구		

기술문서(총 19건)

18	김동영	마이크로스트립 전송선로를 이용한	2009-12-02	TM200908201
	외 1 인	LTCC LNA 모듈의 제조		
19	김동영	CBCPW 전송선로를 이용한 LTCC LNA	2009-12-02	TM200908202
	외 1 인	모듈의 제조		

주 의
1. 이 연구보고서는 한국전자통신연구원의 일반사업으로 수행한 연구결과입니다.
2. 이 보고서의 내용을 발표할 때에는 반드시 한국전자통신연구원에서 수행한 일반사업 결과임을 밝혀야 합니다.