수요자 중심 화합물반도체 부품산업기반 강화

Establishment of Basis for Compound Semiconductor Components Technology Based on Industrial Demand



2013년 12월

13ZB1110-13-8051P



수요자 중심 화합물반도체 부품산업기반 강화

Establishment of Basis for Compound Semiconductor Components Technology Based on Industrial Demand



인 사 말 씀

유무선통신 시스템은 정보통신기술의 급격한 수요 증대에 따라 주파수 대역과 속도면에서 비약적으로 발전해 왔으며 유무선 통신 시스템의 송신수신을 위한 Front-End에는 고속/고주파 특성과 수광/발광 특성을 활용하는 화합물 반도체 기반의 전자소자와 광소자 가 필수적으로 사용되고 있으며 기술의 고난이도와 국가적 기술 전략성 때문에 국내외적인 많은 관심을 받고 있습니다.

화합물반도체 기반의 초고주파부품은 그 특성상, 소량 다품종의 전형적인 중소기업 생산 형태를 취하고 있으나, 우리나라 초고주파 부품기업의 영세성과 낮은 기술 수준 등으로 국내 초고주파부품 분야의 경쟁력이 극히 취약하고 전량을 수입에 의존하는 구조적인 문제를 내포하고 있습니다. 따라서 R&D 기술과 소요 산업기술을 직접적인 연계함으로써 산업기술의 수준을 강화하고, 수요자 중심의 부품을 개발함으로써 TTM (Time-To-Market) 제품을 효과적으로 확보할 수 있는 국가주도의 종합적인 활성화 정책이 절실한 시점입니다. 본 연구사업을 통해서 화합물반도체 기반의 초고주파 부품산업의 허브를 구축하고 전주기적 연구수행 체계를 구축함으로써 국내 초고주파부품 산업의 활성화를 통한 국제적 경쟁력 강화에 크게 기여할 것으로 기대됩니다.

끝으로, 본 연구과제 수행을 위해 후원을 해주신 연합이사회 산업기술연구회 관계자 및 한국전자통신연구원 관계자 여러분께 깊은 감사를 드리며, 아울러 본 연구과제를 성실히 수행한 연구원들의 노고를 치하하는 바입니다.

2013년 12월

한국전자통신연구원 원장 김 흥 남

i

제 출 문

본 연구보고서는 일반사업 연구과제인 "수요자 중심 화합물반도체 부품산업 기반강화"의 결과로서, 본 과제에 참여한 아래의 연구팀이 작성한 것입니다.

2013년 12월

연구책임자 :	선임연구원	강동민	(RF 융합부품연구실)
연구참여자 :	책임연구원	김해천	(RF 융합부품연구실)
	책임연구원	주철원	(RF 융합부품연구실)
	책임연구원	윤형섭	(RF 융합부품연구실)
	책임연구원	민병규	(RF 융합부품연구실)
	책임연구원	임종원	(RF 융합부품연구실)
	책임연구원	김동영	(RF 융합부품연구실)
	책임연구원	이상흥	(RF 융합부품연구실)
	책임연구원	장우진	(RF 융합부품연구실)
	책임연구원	이종민	(RF 융합부품연구실)
	선임연구원	김성일	(RF 융합부품연구실)
	선임연구원	안호균	(RF 융합부품연구실)
	선임연구원	윤기홍	(광집적플랫폼연구실)
	위촉연구원	김정진	(RF 융합부품연구실)

요 약 문

I.제 목

수요자 중심 화합물반도체 부품산업기반 강화

Ⅱ. 연구목적 및 중요성

화합물반도체 기반의 초고주파부품은 그 특성상, 소량 다품종의 전형적인 중소기업 생산 형태를 취하고 있으나, 우리나라 초고주파 부품기업의 영세성과 낮은 기술 수준 등으로 국내 초고주파부품 분야의 경쟁력이 극히 취약, 전량을 수입에 의존하는 구조적인 문제를 내포하고 있다. 따라서 R&D 기술과 소요 산업기술을 직접적인 연계함으로써 산업기술의 수준을 강화하고, 수요자 중심의 제품개발을 공동으로 추진함으로써 TTM (Time-To-Market) 제품을 효과적으로 확보 할 수 있는 국가주도의 종합적인 활성화 정책이 절실하다.

본 연구는 초고주파부품 산업 활성화를 위해 우선적으로 초고주파부품의 산업 수요 지향적 실용화 기술개발 체계 구성하고 기존의 연구사업을 통해 확보한 화합물반도체 기반의 연구결과물을 수요자 요구 규격에 맞도록 재가공하거나 고도화할 수 있는 상용화 지원체계를 구축하며 MPW 정기 shutle 운영을 통한 지속적 제품을 개발한다. 중소업체 위주의 화합물반도체 기반의 초고주파 부품산업 활성화를 위하여 범국가적 산학연 협력 체계를 구축하고 산업체를 지원함으로써 국내 초고주파 부품산업의 경쟁력 강화를 통한 산업 전후방효과를 극대화한다. 또한 화합물반도체 기반의 초고주파부품 산업화 허브를 통한 중소업체 간의 정보교류를 활성화하고 시험/인증센터와 연계지원으로 마케팅을 지원하고 국내

v

Ⅲ. 연구내용 및 범위

본 연구는 초고주파부품 산업 활성화를 위해 화합물반도체 기반의 초고주파부품 산업화 허브구축을 통한 중소업체 간의 정보교류를 활성화하고 초고주파부품의 산업 수요 지향적 상요부품 개발 체계을 구성하여 국내 초고주파 부품산업의 경쟁력 강화에 기여하기 위한 연구내용 및 범위는 다음과 같다.

- 수요자 중심 초고주파부품 산업화 HUB 구축

- 화합물반도체 기반의 상용화 품목 발굴

- 1~10GHz 초고주파부품 library 고도화를 통한 시제품 개발

- Pilot Production 기술 개발

- 산업체의 신규 시스템 개발 시 필요한 prototype 적기 제공

- 신뢰성 인증기관과 공조를 통한 시제품 신뢰성 평가

Ⅳ. 연구결과

본 연구과제의 6차년도 주요 연구결과는 다음과 같다

1. S-band 80W GaN 전력소자 개발

- S-band 80W GaN 전력소자 제작

- S-band 80W GaN 전력소자 측정

- 전량 수입에 의존하는 S-band 80W GaN 전력소자 국산화

2. GaAs pHEMT 소자를 활용한 Hall Sensor 개발

- Hall sensor용 GaAs pHEMT 소자 설계 및 제작

- Hall sensor용 GaAs pHEMT 소자 측정

V. 기대성과 및 건의

본 연구는 화합물반도체 기반의 초고주파부품 산업화 허브구축을 통한 산학연간의 정보교류를 활성화와 초고주파부품 산업의 경쟁력 강화에 기여하고 고부가가치 화합물반도체 기반의 설계 및 제품 생산 상용화 관련 일괄 기술 확보을 통해서 국책 연구소와 초고주파부품 산업체간 신속한 기술 교류를 통한 국내 초고주파부품 기술을 고도화하여 다양한 산업체 신규 시스템 개발시 필요한 시제품을 적기에 공급하여 emerging market을 선점한다. 또한, 화합물반도체 기반의 초고주파부품의 국내 수요를 전량 공급하여 수입대체를 이루고, 이를 통해 산업체가 자생하여 기술을 고도화할 수 있는 기반을 제공함으로써 수출을 통한 해외시장 점유하는 효과를 도모할 수 있다.

ABSTRACT

I. TITLE

Establishment of Basis for Compound Semiconductor Components Technology Based on Industrial Demand

II. THE OBJECTIVES

Commercial compound semiconductor(CS) components are used for a variety of niche applications apart from Si applications at mostly small quantities. They are assembled by medium-to-small companies using imported CS devices and integrated circuits(ICs') due to the lack of domestic manufacturing basis for devices and ICs'. This current domestic situation calls this industry's attention for a comprehensive invigorating move that can improve technological level of industry by connecting R&D to industrialization and providing cooperation for demand-oriented product development. This move would provide the effective ways for the development of time-to-market products.

In this context, this study is aimed for the vitalization of high frequency components industry by providing the basis for the development and commercialization schemes that not only further develop R&D prototypes to commercially viable ones but also provide fabrication services of multi wafer project shuttles. This study would at the same time provoke country-wise industry-academia-research cooperation system to help medium-to-small enterprises in this industry establish the thrust for the market penetration. Also, this study is to provide a hub for the active environment in this industry for the exchange of information and manpower. This study would also assist industry's marketing activities by establishing the relationship with test/certification organizations and mass production facilities.

III. THE CONTENTS AND SCOPE OF THE STUDY

The contents and scope of this study is listed below:

- Establishment of the hub for the industrialization of demand-oriented high frequency components
- Pursuit for the prospective CS components for commercialization
- Prototyping of 1~10GHz components through library improvement
- Establishment of pilot production technology
- Delivery of the timely prototyping of industry demand
- Establishment of the reliability technology through the cooperation with related organizations

IV. RESULTS

The results of the sixth year of this study are listed below:

- 1. Development of 80W GaN power HEMT at S-band
 - Fabrication of 80W GaN power HEMT at S-band
 - Measurement of 80W GaN power HEMT at S-band
 - Domestic production of 80W S-band GaN power HEMT which are all imported
- 2. Development of GaAs pHEMT device for Hall sensor
 - Design and Fabrication of GaAs pHEMT device for Hall sensor
 - Measurement of GaAs pHEMT device for Hall sensor

V. EXPECTED RESULT & PROPOSITION

This study is to provide the basis for the cooperational environment in the CS components industry through the establishment of the industry-academia-research hub, and, thereby, contribute to the improvement of the competitiveness of CS components industry. The success of this study will establish the design-fabrication-package-test-and-marketing productive cycles within this industry, so that domestic companies can not only penetrate into already-present market, but also even take the optimistic position in the emerging market. Eventually, CS components demand will be self-supplied domestically and further result in the minimizing of import expenses and the maximizing of export profits.

CONTENTS

CHAPTE	R 1	. ()ve	rvi	iew	of	the	Res	earc	h.	••	•••	••	••	••	••	•••	•	3
SECTI	ON 1	Nee	ed f	or	the	Res	earch			•••		•••				•••			3
SECTI	DN 2	0bj	ect	ive	S 01	f th	e Res	earch		•••	• • •	•••				•••			4

CHAPTER	2.	Develop	ment	of	80W	GaN	powe	r HEMT	at	S-b	and
••••	• • • •	••••••	•••••	••••	••••	••••	•••••	•••••	•••••	••••	5
SECTION	1 F	abrication	of 30	W Gal	N pow	er HEI	MT at S	8-band .	••••		7
SECTION	2 M	easurement	of 30	W Gal	N pow	er HEI	MT at S	8-band .	••••		13
SECTION	3 D	esign and l	Fabric	atio	n of	170W j	pulsed	SSPA at	S-ba	and .	19
SECTION	4 C	onclusion .									23

CHAPTER 3. Development of GaAs pHEMT device for Hall sensor

•••••••••••••••••••••••••••••••••••••••	2	4
SECTION 1 Design and Fabrication of GaAs pHEMT device for Hall s	enssoi	r
	2	26
SECTION 2 Measurement of GaAs pHEMT device for Hall sensor	3	35
SECTION 3 Conclusion	4	13

CHAPTER 4. Conclusions	4	4
Abbreviations	4	8
List of Technical Documents	4	9

TABLES

[Table 2-1] Electrical characteristics of semiconductor materials	.10
[Table 2-2] Measurement results of fabricated 200W pulsed SSPA at S-band	.22
[Table 3-1] Structure of epi wafer for Hall sensor	29
[Table 3-2] Dimension per FET devices	.35

FIGURES

[Figure 2-1] Epi. Sutructure of AlGaN/GaN-on-SiC HEMT device
[Figure 2-2] Flowchart of AlGaN/GaN HEMT process
[Figure 2-3] TEM Photograph of AlGaN/GaN HEMT 12
[Figure 2-4] Process detail drawing of S-band GaN power HEMT 12
[Figure 2-5] Photograph of fabricated GaN HEMT power device 13
[Figure 2-6] DC measurement results of GaN HEMT with 2x200um gate width 14
[Figure 2-7] RF measurement results of GaN HEMT with 2x200um gate width 14
[Figure 2-8] Power measurement results of GaN HEMT with 2x200um gate
width
[Figure 2-9] Drawing of GaN HEMT package16
[Figure 2-10] Photograph of fabricated GaN HEMT package 16
[Figure 2-11] Macrophotograph of fabricated GaN HEMT package 17
[Figure 2-12] Photographs of GaN HEMT device(SO8000) and fabricated GaN HEMT
package
[Figure 2-13] Block diagram of S-band load-pull measurement system
[Figure 2-14] Power characteristics of fabricated GaN HEMT package 19
[Figure 2-15] Block diagram of 200W S-band pulsed SSPA
[Figure 2-16] Internal view of fabricated S-band 200W SSPA 21
[Figure 2-17] Power characteristic of fabricated S-band 200W SSPA 22
[Figure 3-1] Mask pattern for Hall sensor process
[Figure 3-2] Hall sensor 1
[Figure 3-3] Hall sensor 2
[Figure 3-4] Image and dimension of Hall pattern 1

[Figure 3-5] Image and dimension of Hall pattern 2 29
[Figure 3-6] Flowchart of AlGaAs/InGaAs pHEMT process
[Figure 3-7] PCM image of AlGaAs/InGaAs pHEMT epi-wafer for Hall sensor 34
[Figure 3-8] Photograph of fabricated GaAs pHEMT wafer on 4" substrate 34
[Figure 3-9] Measurement results of series type GaN Switch with 250um gate width 35
[Figure 3-10] Image of 1 finger FET device fabricated on the AlGaAs/InGaAs pHEMT epi
wafer
[Figure 3-11]] Image of 2 finger FET device fabricated on the AlGaAs/InGaAs pHEMT epi
wafer
[Figure 3-12] DC characteristics of AlGaAs/InGaAs pHEMT device(gate width 5um) 38
[Figure 3-13] DC characteristics of AlGaAs/InGaAs pHEMT device(gate width 10um) 38
[Figure 3-14] DC characteristics of AlGaAs/InGaAs pHEMT device(gate width 20um) 39
[Figure 3-15] DC characteristics of AlGaAs/InGaAs pHEMT device(gate width 10um) 40
[Figure 3-16] DC characteristics of AlGaAs/InGaAs pHEMT device(gate width 20um) 40
[Figure 3-17] DC characteristics of AlGaAs/InGaAs pHEMT device(gate width 40um) 41
[Figure 3-18] Integrated Hall packaging using a AlGaAs/InGaAs pHEMT Hall sensor42
[Figure 3-19] Schematic diagram of integrated hall packaging using a AlGaAs/InGaAs
pHEMT Hall sensor

목	차
---	---

제 1 장 서론 3
제 1 절 연구의 필요성 3
제 2 절 연구의 목적 4
제 2 장 S-band 80W GaN 전력 소자 개발5
제 1 절 S-밴드 80W GaN 전력소자 제작 7
제 2 절 S-밴드 80W GaN 전력소자 측정 1 3 3
제 3 절 200W S-밴드 pulsed SSPA 설계 및 제작
제 4 절 결론 2 3
제 3 장 GaAs pHEMT 소자를 활용한 Hall Sensor 개발24
제 1 절 Hall Sensor 제작용 GaAs pHEMT 소자 설계 및 제작 26
제 1 절 Hall Sensor 제작용 GaAs pHEMT 소자 설계 및 제작 26 제 2 절 Hall Sensor 제작용 GaAs pHEMT 소자 측정
제 1 절 Hall Sensor 제작용 GaAs pHEMT 소자 설계 및 제작 26 제 2 절 Hall Sensor 제작용 GaAs pHEMT 소자 측정 35 제 3 절 결론 43
제 1 절 Hall Sensor 제작용 GaAs pHEMT 소자 설계 및 제작 26 제 2 절 Hall Sensor 제작용 GaAs pHEMT 소자 측정 35 제 3 절 결론 43 제 4 장 결 론 44

기술문서	구성표	•••••			19
------	-----	-------	--	--	----

표목차

[丑	2-1]	주요 반도체 재료의	전기적 특성]	0
[표	2-2]	S-band 200W pulsed S	SPA의 측정결과	22
[丑	3-1]	Hall sensor 공정에	적용된 epi-wafer structure	29
[丑	3-2]	FET 소자 표시 별 d	imension	35

그림목차

[그림 2-1] SiC 기판을 사용한 AlGaN/GaN HEMT 소자구조	9
[그림 2-2] AlGaN/GaN HEMT제작 공정 단계	11
[그림 2-3] AlGaN/GaN HEMT소자의 단면 TEM 사진	.12
[그림 2-4] GaN HEMT 전력소자 제작이 완료된 4인치 SiC 기판	12
[그림 2-5] 제작된 GaN HEMT 전력소자 사진	13
[그림 2-6] 게이트 폭이 2 x 200 ㎞인 GaN HEMT DC측정 결과	. 14
[그림 2-7] 게이트 폭이 2 x 200 µm인 GaN HEMT RF측정 결과	. 14
[그림 2-8] 게이트 폭이 2 x 200 μm인 GaN HEMT Power 측정 결과	. 14
[그림 2-9]GaNHEMT 전력소자 패키지 제작을 위한 도면	. 16
[그림 2-10] 제작한 패키지 사진	16
[그림 2-11] 제작한 패키지의 확대사진	. 17
[그림 2-12] GaN HEMT 전력소자(SO20000) 사진과 제작한 패키지 사진	. 17
[그림 2-13] S-band Load-Pull 측정 시스템 구성도	18
[그림 2-14] 패키지한 GaN HEMT 전력소자(SO20000) 전력특성	19
[그림 2-15] S-band 200W SSPA의 블록도	20
[그림 2-16] 제작된 S-band 200W SSPA의 내부모습	21
[그림 2-17] 3GHz에서 측정된 SSPA의 출력전력 특성	. 22
[그림 3-1] Hall sensor 공정에 적용된 mask pattern	. 27
[그림3-2] Hall Sensor 1	28
[그림3-3] Hall Sensor 2	. 28
[그림3-4] Hall Pattern 1 의 이미지 및 dimension	.28
[그림3-5] Hall Pattern 2 의 이미지 및 dimension	. 29
[그림3-6] AlGaAs/InGaAs pHEMT공정의 흐름도	32
[그림 3-7] AlGaAs/InGaAs pHEMT 소자의 공정 단계별 단면도	34

[그림 3-8] 제작된 4인치 GaAs pHEMT wafer
[그림 3-9] 제작된 AlGaAs/InGaAs pHEMT Hall Pattern PCM의 이미지
[그림3-10] AlGaAs/InGaAs pHEMT epi-wafer 상에 제작된 1 finger FET의 이미지…36
[그림3-11] AlGaAs/InGaAs pHEMT epi-wafer 상에 제작된 2 finger FET의 이미지36
[그림 3-12] AlGaAs/InGaAs pHEMT의 전형적인 DC 특성들(총게이트 폭 5um)
[그림 3-13] AlGaAs/InGaAs pHEMT의 전형적인 DC 특성들(총게이트 폭 10um)38
[그림 3-14] AlGaAs/InGaAs pHEMT의 전형적인 DC 특성들(총게이트 폭 20um) 39
[그림 3-15] AlGaAs/InGaAs pHEMT의 전형적인 DC 특성들(총게이트 폭 10um);
Transconductance 특성 40
[그림 3-16] AlGaAs/InGaAs pHEMT의 전형적인 DC 특성들(총게이트 폭 20um) 40
[그림 3-17] AlGaAs/InGaAs pHEMT의 전형적인 DC 특성들(총게이트 폭 40um)
[그림 3-18] (가) AlGaAs/InGaAs pHEMT Hall sensor를 이용한 integrated Hall
packaging 및 (나) Data Acquisition board 42
[그림 3-19] AlGaAs/InGaAs pHEMT Hall sensor를 이용한 integrated Hall
packaging의 모식도······42

제1장서론

제 1 장 서론

제 1 절 연구의 필요성

유무선통신 시스템의 송신/수신을 위한 Front-End에는 고속/고주파 특성과 수광/발광 특성을 활용하는 화합물반도체 기반의 전자소자와 광소자가 필수적으로 사용되는데, 기술의 고난이도와 국가적 기술전략성 때문에 국내외적으로 수급이 용이하지 않은 품목이 많다. 소요 품목이 민수와 국방용으로 대부분 소량다품종이지만, 소자의 개발에서부터 집적회로 및 모듈화에 필요한 제작환경 구축에는 설계, 제작, 측정 등의 반도체 청정생산시설(Clean Room)과 고도화된 기술인력이 소요되는 초기투자가 막대한 특징을 가진다.

관련 국내 산업체는 주로 중소벤처기업으로서, 소요되는 초고주파부품을 전량 해외에서 수입에 의존하고 있어 수요자중심의 성능확보, 납기, 가격 등에서 많은 어려움을 겪고 있는 실정이다. ETRI에서는 이미 15년 이상의 화합물반도체 관련 국책연구사업 수행을 통해 광/전자소자의 제작이 가능한 청정실험실과 장비를 구비하고 숙련된 전문인력의 경험을 바탕으로 다수의 우수한 화합물반도체 연구시제품을 보유하고 있다.

따라서 기확보된 화합물반도체 기본 기술들을 안정적 정부재원을 바탕으로 효율적으로 활용하여, 산업체의 소량다품종 초고주파 부품의 수요에 부응하는 상용화 연구가 필요하다. 본 사업을 통해 화합물반도체 기반의 초고주파 부품산업의 허브를 구축하고 전주기적 연구수행 체계를 구축함으로써 국내 초고주파부품 산업의 활성화를 통한 국제적 경쟁력 강화가 시급하기 때문에 연구가 필요하다.

3

제 2 절 연구의 목적

유무선 통신시스템의 발전과 더불어 시스템의 송신/수신을 위한 Front-End에는 고속/고주파 특성과 수광/발광 특성을 활용하는 화합물반도체 기반의 전자소자와 광소자가 필수적으로 사용되는데, 기술의 고난이도와 국가적 기술전략성 때문에 국내외적으로 수급이 용이하지 않은 품목이 많다.

화합물반도체 기반의 초고주파부품은 그 특성상, 소량 다품종의 전형적인 중소기업 생산 형태를 취하고 있으나, 우리나라 초고주파 부품기업의 영세성과 낮은 기술 수준 등으로 국내 초고주파부품 분야의 경쟁력이 극히 취약, 전량을 수입에 의존하는 구조적인 문제를 안고 있다. 따라서 R&D 기술과 소요 산업기술을 직접적인 연계함으로써 산업기술의 수준을 강화하고, 수요자 중심의 제품개발을 공동으로 추진함으로써 TTM (Time-To-Market) 제품을 효과적으로 확보 할수 있는 ETRI에서는 4인치 Pilot 생산기반을 구축하여 준양산이 가능한 환경에서 자체 설계, 제작 및 테스트를 수행하여 왔으며 향후 수요자 중심의 부품 공급을 위한 산업체와의 허브 구축을 통한 화합물반도체 부품 생산 및 공급을 위한 전주기적인 체계를 구축하고자 한다.

특히 중소업체 위주의 화합물반도체 기반의 초고주파 부품산업 활성화를 위하여 범국가적 산학연 협력 체계를 구축하고 산업체를 지원함으로써 국내 초고주파 부품산업의 경쟁력 강화를 통한 산업 전후방효과를 극대화함과 동시에 화합물반도체 기반의 초고주파부품 산업화 허브를 통한 중소업체 간의 정보교류를 활성화하고 시험/인증센터와 연계지원으로 마케팅을 지원하고자 한다. 뿐만 아니라 국내 화합물반도체 기반의 양산 관련 기관 및 산업체와 연계를 추진 국내 화합물반도체 기반의 초고속/초고주파 설계/제작/측정/평가의 일괄 지원 시스템을 구축하여 향후 우리나라 화합물반도체 관련산업의 혁신적이고 독창적인 중흥을 유도하고자 한다.

4

제 2 장 S-band 80W GaN 전력 소자 개발

제 2 장 S-band 80W GaN 전력 소자 개발

제 1 절 S-밴드 80W GaN 전력소자 설계 및 제작

최근 정보사회의 급속한 발전으로 인해 넓은 주파수 영역의 개인통신 및 위성통 신, 상업용 및 군사용 등에 사용되는 밀리미터파 집적소자(millimeter-wave integrated circuit, MMIC)는 다양한 분야에 걸쳐 그 수요가 빠르게 증가하고 있으 며, 고도의 정보처리 기술의 필요성이 증가하고 있다. 그리고 다양한 고속 정보처 리 기술의 수요를 만족시키기 위하여 그 목적을 구현 할 수 있는 새로운 소자의 개발 및 연구가 전 세계적으로 활발하게 이루어지고 있다.

현재 고주파 및 고출력용 전자소자의 재료로는 실리콘(silicon, Si), 갈륨 아세 나이드(galli µm arsenide, GaAs), 인듐 포스파이드(indi µm phosphide, InP), 갈륨 나이트라이드(galli µm nitride, GaN) 등의 반도체가 주로 사용되고 있는데, 특히 널리 사용되고 있는 실리콘이나 갈륨 아세나이드 반도체의 경우에는 에너지 갭 (~1.42 eV)이 작고 항복전압 (4x105V·cm-1)이 GaN 에 비해 낮기 때문에 고온, 고 주파, 고전압 전력소자용으로는 한계가 있다. 여러 가지 반도체 물질 중 GaN는 큰 에너지 갭(3.4~6.2 eV)으로, 높은 항복전압(~106V·cm-1)과 최대전류 고온 안정성. 높은 전자 포화 속도(~107cm·s-1)및 고효율 등의 특성을 갖고 있어 차세대 고출 력 고온 분야의 반도체 소자로의 응용이 가능하여 전 세계적으로 연구가 활발히 진행되고 있다. 특히, AlGaN/GaN 이종접합(heterojunction) 구조는 두 물질 간의 큰 전도대의 불연속성과 분극현상(polarization effect)으로 인해 발생하는 이차원 전자가스(two-dimensional electron gas, 2DEG) 채널을 이용하여 높은 전자이동도, 높은 항복전압 및 우수한 고출력 특성을 얻는 것이 가능하다. 그러나 이러한 GaN 기반 HEMT 소자의 특성을 개선하기 위해서는 다양한 방법의 연구가 필요하며, 그 방법에는 게이트 길이를 작게 만드는 T-게이트 공정개발, 소자의 문턱전압을 조절 할 수 있는 게이트 리세스 공정개발, 소자의 패시베이션 공정개발, 오믹 저항을

7

개선하기 위한 공정개발 등이 있다.

본 연구에서는 AlGaN/GaN HEMT 전력소자의 제작공정과 0.5 ㎞의 게이트 길이를 갖는 AlGaN/GaN HEMT 전력소자를 제작하여 소자의 DC와 RF 특성을 조사하였다.

1. S-밴드 80W GaN 전력소자 구조

GaN 웨이퍼는 벌크로 성장시키기가 어려운 물질이기 때문에 다양한 종류의 기판 위에 MOCVD(metal organic chemical vapor deposition)방식이나 MBE(molecular beam epitaxy), VPE(vapor phase epitaxy)방식으로 성장을 시켜야 한다. 주로 GaN를 성 장시키는 웨이퍼의 종류로는 Si, SiC, sapphire 등이 있는데 이러한 기판은 GaN 또 는 AlGaN층과의 격자상수가 일치하지 않는 문제가 있기 때문에 기판과 GaN층 또는 AlGaN층 사이에 transition 층을 반드시 성장시켜야 한다.

[그림 2-1]은 SiC 기판을 사용하는 AlGaN/GaN HEMT 전력소자의 에피탁셜 구조 및 소자의 기본구조를 나타낸 것이다. 본 연구에서 사용한 AlGaN/GaN 에피탁셜 구조 는 4H-SiC 기판에 MOCVD (metal organic chemical vapor deposition)방식으로 AlN transition 층, GaN buffer 층, undoped AlGaN 층을 성장시켜 AlGaN 과 GaN 의 이종접 합에 의해 2 차원 전자가스층(2-DEG)을 형성하는 에피탁셜 구조를 사용하였다. AlGaN/GaN HEMT 소자는 2 차원 전자가스층 채널을 이용하여 높은 전자이동도를 가질 수 있어 소자의 전기전도 특성을 향상 시킬 수 있다.

[표 2-1]은 AlGaN/GaN HEMT 를 구성하는 각 물질의 전기적 특성을 비교분석한 것 으로 GaN 가 GaAs 에 비해서 밴드갭이 크고 캐리어의 포화이동도 속도 및 절연파괴 전압이 커서 고출력, 고주파 특성을 나타낸다. AlGaN/GaN HEMT 소자는 기본적으로 소스와 드레인의 오믹전극과 게이트의 Schottky 전극으로 구성되어 있다. 오믹 금 속은 Al 계열의 금속이 주로 사용되고 있으며, 게이트 금속은 Ni 계열의 금속을 주로 사용한다.

8



[그림 2-1] SiC 기판을 사용한 AlGaN/GaN HEMT 소자구조

AlGaN/GaN HEMT 소자의 기본적인 동작원리는 GaN 와 AlGaN 의 이종접합에 의해 발 생된 2 차원 전자가스층을 사용하며, 2 차원 전자가스층의 전자들이 소스에서 드레 인으로 흘러 전류를 발생시킨다. 따라서 AlGaN/GaN HEMT 는 2 차원 전자가스층의 고 속의 전자이동도(1500~2000 cm2/Vs)를 이용하여 고출력, 고전압 특성을 갖는 고주 파 소자를 구현할 수 있다. 2 차원 전자가스층에서 전자의 밀도는 게이트 전압으로 조정할 수 있다. 게이트의 동작원리는 depletion mode 일 때 게이트에 마이너스 전 압을 인가해주게 되면 에너지 밴드 구조에서 electron 가스층을 고갈시켜 전류의 흐름을 차단한다. 게이트에 바이어스가 인가되지 않을 때 GaN 의 전도대역 가장자 리에는 페르미 level 아래에 존재하는 고농도의 2 차원 전자가스가 형성되어 있다. 그리고 게이트에 reverse 바이어스가 공급되면 GaN 에서 전도대역 가장자리는 페르 미 레벨위로 점점 올라가게 되고, 2 차원 전자가스의 밀도가 매우 작아져 AlGaN/GaN HEMT 의 전류는 pinch-off 상태가 되어 흐르지 않게 된다.

	Si	GaAs	4H SiC	InP	GaN
Bandgap(eV)	1.1	1.42	3.26	1.35	3.49
Dielectric Constant(εr)	11.8	12.8	10	12.5	9.0
Thermal Conductivity(W/cmK)	1.5	0.5	4.5	0.7	>1.7
SaturatedDrift Velocity(107cm/s)	1.0	1.3	2.0	1.0	2.1
Breakdown Field(MV/cm)	0.3	0.4	3	0.5	3.3
2DEG Sheet Charge Density(1012cm-2)	-	<4	-	<4	20
Electron Mobility (cm2/Vs)	1400	8500	800	10000	2000

[표 2-1] 주요 반도체 재료의 전기적 특성

2. AlGaN/GaN HEMT 소자 제작 공정

본 연구에서 개발한 S-대역 GaN 전력소자의 제작공정 순서도는 [그림 2-2]와 같다. 전력소자 제작공정에서 소스와 드레인의 오믹패턴은 I-line stepper를 사용한 image reversal lithography 공정으로 진행하였고, E-beam evaporation을 사용하여 오믹 메탈(Ti/Al/Ni/Au)를 증착한 후 리프트 오프하여 형성하고 RTA 로 열처리하여 오믹전극을 형성하였다.

소자격리공정은 AlGaN/GaN HEMT의 소자사이를 전기적으로 분리하기 위한 공정으로
습식 식각방법과 다양한 건식 식각방법 그리고 이온주입형 소자 분리공정이 있다. 본 연구에서는 기존의 건식식각 방법의 격리공정에서 발생하는 누설전류 문제를 해결하기 위하여 이온주입형 소자 격리공정을 개발하여 소자제작에 적용하였다. 이온주입형 격리공정 조건은 Phosphorus 이온, 가속 전압은 60 KeV와 80 KeV, 이온도즈 4x1014/cm2이 사용되었다.

소자격리공정이 끝난 후에 SiN를 증착하고 오믹과 소스전극의 오픈영역을 형성하기 위하여 VIA 리소그라피 공정을 진행하고 SiN 막을 제거한다.

AlGaN/GaN HEMT 소자의 게이트 리세스 공정은 소자의 문턱전압 및 핀치오프 전압을 제어할 수 있고, 높은 항복전압 특성을 얻을 수 있는 것으로 알려져 있다. 그러나 AlGaN/GaN HEMT 소자는 화학적으로 안정하기 때문에 습식 식각방법 보다는 건식 식각방법을 사용하여 게이트 리세스를 진행해야 하는데, 건식 식각방법으로 게이트 리세스를 진행하게 되면 플라즈마에 노출된 게이트 영역이 손상을 받게 되어 소자의 게이트 누설전류 및 항복전압 특성이 저하되게 된다.



[그림2-2] AlGaN/GaN HEMT제작 공정 단계

또한 AlGaN/GaN HEMT 소자의 ICP 게이트 리세스 공정에서 높은 DC 바이어스는 기판 표면에 손상을 주게 되는 원인으로 작용하기 때문에 건식 식각방법의 ICP 게이트 리세스는 낮은 DC 바이어스를 가지면서 기판의 손상을 최소화 할 수 있는 조건이 필요하다. 따라서 본 연구에서는 BC13/C12가스를 사용한 ICP방식의 건식식각 공정을 사용하여 AlGaN/GaN HEMT 전력소자의 게이트 리세스 공정을 개발하였으며, 게이트 리세스는 ICP power 250W, table power 10W, BC13/C12가스 3/18sccm, 압력 5mTorr, He 10mTorr 공정으로 진행하였다. 게이트 리세스 공정 후에 동시에 Schottky 게이트 전극과 interconnection line을 형성하기 위하여 Ni/Au 증착 및 리프트오프 공정을 수행한다. [그림 2-3]은 완성된 GaN HEMT 소자의 단면을 FIB로 제작하여 TEM으로 관찰한 것으로 게이트 길이가 0.5µm, 게이트 헤드 폭이 1.0µm 임을 알 수 있다. 다음으로 멀티 게이트를 갖는 GaN 전력소자를 제작하기 위하여 Au plating으로 air-bridge공정을 진행하여 소스 전극을 병렬로 연결하였다. [그림 2-4]는 GaN HEMT 전력소자가 형성된 4인치 SiC 기판을 보여준다.



[그림2-3] AlGaN/GaN HEMT소자의 단면 TEM 사진



[그림2-4] GaN HEMT 전력소자 제작이 완료된 4인치 SiC 기판

제 2 절 S-밴드 80W GaN 전력소자 측정

1. S-밴드 GaN HEMT (Wg=2x200 µm)의 DC & RF 특성 측정

[그림 2-5]는 게이트 폭이 2 x 200 /m인 GaN HEMT는 게이트 2개, 게이트 길이 0.5 /m, 단위 게이트 폭 200 /m를 갖는 기본 소자이다.



[그림 2-5] 제작된 GaN HEMT 전력소자 사진

DC 측정은 드레인 전압을 0 V 에서 -2.5 V 까지 게이트 전압을 변화시켰을 때의 드레인 전류값 변화를 살피는 I-V 측정과 일정한 드레인 전압에서 게이트 전압을 변화시켰을 때의 드레인 전류와 트랜스 컨덕턴스 변화를 측정하는 트랜스 컨덕턴스 측정 2가지를 수행하였다. I-V 측정조건은 Vds = 0 ~ 20 V, Vgs = 0 ~ -2.5 V (0.5 V step)이고, Gm은 Vds = 10 V에서 Vgs = -5 ~ 0 V이다. [그림 2-6]은 게이트 폭(Wg)이 400 µm인 GaN HEMT 소자를 측정한 I-V 곡선이고, 트랜스 컨덕턴스 Gm을 측정한 그래프이다. 전체 게이트 폭이 400 µm인 GaN HEMT 소자는 Vds = 10 V 에서 Idss = 600 mA이며 우수한 핀치오프 특성을 나타내었다. 트랜스 컨덕턴스 그래프로부터 최대 트랜스 컨덕턴스는 300 mS/mm 이다. RF 특성을 측정하기 위한 측정조건은 주파수 500 MHz ~ 30 GHz에서 드레인 전압 Vd = 10 V, 게이트 전압 -1.2 V 이고 이 조건에서 측정한 S-parameter를 H21과 MSG(maximµm Stable Gain), MAG(Maximum Available Gain)을 이용하여 [그림 2-7]과 같이 차단주파수(cutoff Frequency, ft), 최대발진주파수(Maximum Oscillation Frequency, fmax) 추출하였다. 게이트 폭이 200 µm인 GaN HEMT 소자는 Vds = 10 V, Vgs = -1.2 V 에서 ft = 18.49 GHz, fmax = 36.99 GHz 이다. 드레인 전압 30 V, 게이트 전압 -1 V, 주파수 3GHz 에서 총 게이트 길이 400 µm인 GaN HEMT 전력소자의 전력측정 결과는 [그림 2-8]과 같다. PldB = 31.94 dBm 이었으며 포화전력(Psat)은 33.88 dBm(2.45W) 였다. 따라서 최대전력밀도는 6.11W/mm 의 우수한 특성을 보였다. 이때, 전력이득 Pgain = 16.2 dB 였고 전력부가효율 PAE = 43.8% 값을 나타내었다.



[그림 2-7] 게이트 폭이 2 x 200 µm인 [그림 2-8] 게이트 폭이 2 x 200 µm인 GaN HEMT RF측정 결과 GaN HEMT Power 측정 결과

2. S-밴드 80W급 GaN 전력소자의 전력특성 측정결과

2-1. S-밴드 GaN 전력소자 패키징

앞서 측정한 S-밴드 GaN 전력소자의 칩을 패키지하여 측정 및 평가하기 위해 [그림 2-9]와 같은 도면을 바탕으로 패키지를 제작하였다. 패키지 몸체는 코스텍시스에서 제작하였으며 패키지는 리드 프레임까지 포함하여 17.8 mm x 20.3 mm x 2.08 mm 이며, Tolerence 는 ±0.05 mm 이다. 패키지 몸체는 Cu50W50 으로 제작하였고 Ni 2.5 µm 이상과 Au 2.5 µm 이상의 두께로 도금하였으며, 리드 프레임은 Ni/Cr/Fe/Co 합금으로 이뤄진 Kovar 라는 재질로 제작하였고 리드 당김 강도(Lead Pull Strength)는 90 도 방향에서 0.9 Kgf 이상이 되도록 제작하였다. [그림 2-10]은 제작한 패키지 사진으로서, [그림 2-10]의 (a)는 도면에 따라 제작한 패키지이며, (b)는 GaN HEMT 전력소자를 실장한 패키지 사진이다. [그림 2-11]은 제작한 패키지의 확대 사진으로 패키지한 칩 다이본딩(Eutectic)과 와이어 본딩의 부분을 자세히 살펴볼 수 있다. 제작한 S-밴드 GaN HEMT 전력소자(S020000, Lg=0.5 /m, Wg=20 mm)를 패키지하여 로드풀 시스템을 통해 전력특성을 측정하였으며, 게이트 길이가 0.5 µm 이고 게이트 폭이 20 mm 인 GaN HEMT 전력소자(SO20000)는 3 GHz 에서 80 ₩의 출력전력을 얻었다. 측정결과를 통해 살펴본 바와 같이 GaN HEMT 전력소자(SO20000)의 게이트 누설전류 특성을 개선하여 항복전압과 출력전력을 향상시키는 것이 필요하며, 원활한 방열과 효과적인 접지를 위해 후면 비어홐 공정을 적용하는 것이 요구된다. 또한 패키지에 의한 출력전력 및 전력이득 손실을 줄이기 위하여 본딩 와이어의 길이가 가능한 짧도록 패키지 구조 변경도 필요하다. 아울러 패키지한 GaN HEMT 전력소자(SO20000)의 성능 균일도 향상을 위해 소자의 수율도 더욱 개선되어야 할 것이다.

1 5



[그림 2-9] GaN HEMT 전력소자 패키지 제작을 위한 도면





(a) 제작한 패키지 사진 (b) GaN HEMT 전력소자를 실장한 사진 [그림 2-10] 제작한 패키지 사진



[그림 2-11] 제작한 패키지의 확대사진

2-2. 패키지한 S-밴드 GaN 전력소자의 전력특성 측정결과

[그림 2-12]는 GaN HEMT 전력소자(SO20000)의 사진과 제작한 패키지 사진으로서 소 자의 게이트가 RF 입력부분이 되며 소자의 드레인이 RF 출력부분이 된다. 소오스 는 접지(GND)로 연결하여 소오스 공통 구조(Common Source)이다.



 (a) GaN HEMT 전력소자(S020000) 사진
 (b) 제작한 패키지 사진

 [그림 2-12] GaN HEMT 전력소자(S020000) 사진과 제작한 패키지 사진

패키지 제작을 위하여 GaN HEMT 전력소자(SO20000) 시료들에 대해 게이트 전압을 문턱전압 이하의 충분히 낮은 전압을 인가하고 드레인 전류가 1 mA/mm 가 흐를 때 까지 드레인 전압을 증가시켜 항복전압을 측정하여 패키지 제작 후 동작 전압인 30 V 의 3 배인 100 V 이상이 되는 GaN HEMT 전력소자(SO20000)를 선별하였다. GaN HEMT 전력소자(SO20000)를 실장하여 제작한 패키지를 출력전력특성을 측정 평가하 기 위하여 [그림 2-13]과 같이 로드풀(Load-Pull) 측정 시스템을 구성하였다. 로 드풀 장비는 Maury 사의 튜너인 MT982BU01(0.8~18GHz)를 사용하였고, Bias T 는 Auriga 사의 AU0699-0012(2~8GHz)를 사용하였다. Coupler, Combiner 와 드라이브 앱 프는 Cernex 사의 제품을 사용하였다. 그외에도 Attenuator, Signal generator, Power meter, DC power supply, Spectrum analyzer 등을 사용하여 측정하였다. [그 립 2-14]는 패키지 제작한 GaN HEMT 전력소자(SO20000)의 전력특성을 얻기 위하여 Maury 사의 로드풀 시스템을 이용하여 주파수 3 GHz 에서 측정한 결과를 그래프로 나타낸 것이다. GaN HEMT 전력소자(SO20000)는 드레인 동작전압(Vd)을 30 V 인가하 였고 게이트 전압(Vg)을 -3 V 인가하였다. [그림 2-14]에서 보는 바와 같이 GaN HEMT 전력소자(SO20000)의 포화출력전력(Pout,sat)은 49 dBm 으로 80 W 이며 전력이 득은 8 dB 이다. 이와 같은 특성을 얻었을 때 소자의 입력 정합점 ΓS 는 0.5408∠-176.97°, 출력 정합점 ΓL은0.7982∠126.35° 이다.



[그림 2-13] S-band Load-Pull 측정 시스템 구성도



[그림 2-14] 패키지한 GaN HEMT 전력소자(SO20000) 전력특성

제 3 절 200W S-밴드 pulsed SSPA 설계 및 제작

제작된 S-밴드 80W GaN 전력소자를 이용하여 200W pulsed SSPA를 설계 및 제작하였 다. 제작된 SSPA는 전원부와 구동증폭단 그리고 전력증폭단으로 구성되어있다. 구 동증폭단에는 2W급 상용 MMIC와 10W급 상용 MMIC를 직렬로 구성하여 높은 이득을 가지도록 하였다. 3 번째 구동증폭단에는 상용 60W급 GaN HEMT 전력소자를 직렬로 구동증폭하고, 종단에 개발된 80W급 GaN HEMT 전력소자를 4개 병렬 연결하여 전력 증폭을 한후 Isolator 를 통해서 전력전송되는 구성을 갖도록 설계하였다. 설계된 SSPA의 블록도를 [그림 2-15]에 나타내었다.

19



[그림 2-15] S-band 200W SSPA 의 블록도

[그림 2-16]에 제작된 S-band 200W pulsed SSPA 를 나타내었다. SSPA 의 높은 이득 과 출력전력으로부터 소자들을 보호하기 위하여 모듈 내부에 격벽과 Isolator 를 이용하여 격리와 보호를 할수 있도록 배치하였다. 제작된 SSPA는 30V 단일 전원을 사용하여 구동되도록 하였으며, 펄스폭 100us 에 10%의 Duty Cycle 의 펄스 조건에 서 측정을 하였다. 측정 결과 동작주파수 대역내에서 200W 의 출력전력 특성을 보 였고, 전력이득은 50dB±0.5dB 이다. 3GHz 에서 펄스 방식으로 측정된 SSPA 의 출력 전력 특성을 [그림 2-17]에 나타내었고, [표 2-2]에는 측정된 SSPA 의 측정결과를 정리하여 나타내었다.



[그림 2-16] 제작된 S-band 200W SSPA의 내부모습

LCL			Gate Ctrl	
A1			Gate	
			Select	
1 X:Start-50.0us 20.0us/Div	Y:Top 57.00d	2 Bm 1.00dB/Div	Marker 1 2	
1 Time: 435ns Pow: 53.51dBm 2 Time: 97.0us	ΔT: Avg: Peak:	96.5us 53.12dBm 53.66dBm	Trace Control	
Pow: 52.94dBm	Pk-Avg:	0.54dB	1 of 2 >	

[그림 2-17] 3GHz 에서 측정된 SSPA 의 출력전력 특성

SECTION		Specification	DATA					
Frequency Range		2900~3100MHz	2900MHz	3000MHz	3100MHz			
Peak Output Power		53dBm	> 53dBm					
Input Power Level (@rated Pout)		+3 dBm	+2.7 dB	+1.2 dB	+2.9 dB			
Power Gain (@rated Pout)		48dB (Typ.)	50.3	50.4	50			
Gain Flatness(@rated Pout)		±1.0dB (Typ.)	0.9 dB					
Switching Time(@rated Pout)	ON	1 5.000 (Turn)	0.65 usec					
	OFF	1.Susec(Typ.)	1.61 usec					
Pulse Droop		<0.6dB	0.6dB					
Harmonic(2nd)		<-20dB	-46 dB	-43 dB	-40 dB			
DC Input Current @ Pout: 53.5dBm Pusled		TBD	6.79A	5.94A	5.82A			
Input VSWR		<-14dB	-17.7	-27.5	-15.5			
DC Supply Voltage		30V	30 V					

[표 2-2] S-band 200W pulsed SSPA의 측정결과

제 4 절 결론

ETRI가 보유하고 있는 HEMT기술을 활용하여 GaN 기반의 HEMT 전력소자를 제작하였으며 그 특성을 살펴보았다. 제작한 S-밴드 GaN HEMT 전력소자(SO20000, Lg=0.5 µm, Wg=20 mm)를 패키지하여 로드풀 시스템을 통해 전력특성을 측정하였으며, 게이트 길이가 0.5 µm 이고 게이트 폭이 20 mm 인 GaN HEMT 전력소자(SO20000)는 3 GHz 에 서 80 W의 출력전력을 얻었다. 측정결과를 통해 살펴본 바와 같이 GaN HEMT 전력소 자(SO20000)의 게이트 누설전류 특성을 개선하여 항복전압과 출력전력을 향상시키는 것이 필요하며, 원활한 방열과 효과적인 접지를 위해 후면 비어홀 공정을 적용 하는 것이 요구된다. 또한 패키지에 의한 출력전력 및 전력이득 손실을 줄이기 위하여 본딩 와이어의 길이가 가능한 짧도록 패키지 구조 변경도 필요하다. 아울러 패키지한 GaN HEMT 전력소자(SO20000)의 성능 균일도 향상을 위해 소자의 수율도 더욱 개선되어야 할 것이다. 그리고 제작된 SSPA 는 200W 의 출력전력 특성을 보였다. 제작된 GaN-on-Si RF Power HEMT 소자와 pulsed SSPA 는 S-band 레이더 시스템 또는 이동통신 기지국용 전력증폭기로 적용이 가능할 것으로 판단된다.

제 3 장 GaAs pHEMT 소자를 활용한 Hall Sensor 개발

제 3 장 GaAs pHEMT 소자를 활용한 Hall Sensor 개발

제 1 절 Hall Sensor 제작용 GaAs pHEMT 소자 설계 및 제작

1. Hall Sensor 제작용 GaAs pHEMT 소자 설계 및 에피 구조

최근 Hall sensor 를 혈액을 이용한 의료용 진단 센서로 활용하는 연구가 활발 히 이루어지고 있으며, 본 공정에서는 혈액을 이용한 의료용 진단 센서에 응용되 는 hall sensor 제작을 위해, mobility 가 높은 AlGaAs/InGaAs/AlGaAs double-heterojunction PHEMT wafer 를 적용하여 hall sensor 를 제작하는 것을 내 용으로 하고 있다.

본 연구에 적용된 epi-wafer 는 IQE 사의 PHEMT wafer 로써 면저항은 350 +/- 10 ohm/square 정도의 값을 나타내었고, AlGaAs 층의 Al composition 은 0.23, InGaAs 의 In composition 은 0.19 이었다. Hall 측정에 의한 공정 전 기판의 mobility 는 5,940cm2/Vsec, doping concentration 은 2.94E12 이었다. AlGaAs/InGaAs 이중이종 접합구조 (double hetero junction structure)의 pHEMT 를 사용하면 AlGaAs 층위에 게이트를 형성시킴으로써 Schottky barrier height 를 향상시킬 수 있고 AlGaAs/InGaAs 계면에서 전자의 이동도가 크기 때문에 hall sensor 에 적용 가능성 이 크다. 아울러 FET 측면에서도 AlGaAs/InGaAs pHEMT 소자는 이전에 적용되던 AlGaAs/GaAs HEMT 소자에 비하여 주파수 특성이 우수하고 전류밀도가 높아서 저잡 음 증폭기나 고출력 전력소자로 많이 사용되고 있다.

Hall sensror 제작용 mask pattern 은 [그림 3-1]과 같다. Hall sensror 제작용 mask 에는 hall pattern 을 포함하는 main hall sensor [그림 3-2-1. 하 영역]와 pHEMT 소자로 구성된 test sensor pattern [그림 3-1. 상 영역]으로 구성되며, 본 hall sensor 제작 공정에 적용된 AlGaAs/InGaAs pHEMT epi-wafer 의 구조는 [그림 3-2]와 같다.



(上 영역 : test hall sensor pattern,

下 영역 : main hall sensor pattern)



[그림 3-2] Hall Sensor 1



[그림 3-3] Hall Sensor 2







[그림 3-5] Hall Pattern 2 의 이미지 및 dimension

[그림 3-2]와 [그림 3-3]은 제작될 hall sensor 주요 pattern 별 단면도를 보여 주고 있다. [그림 3-4]과 [그림 3-5]에서는 hall pattern PCM 소자를 이용하여, 제 작될 hall pattern 의 상세한 pattern dimension 정보를 보여주고 있다. 상기와 같 은 dimension 을 가지는 hall pattern 이 hall pattern PCM 소자 및 Main Hall Sensor 및 Test Hall Sensor pattern 에 적용되었다.

PHEMT

i-GaAs Cap	
n-doped AlGaAs	
Si planar doping	
i-AlGaAs spacer,	
undoped InGaAs,	
i-A1GaAs spacer	
Si planar doping	
Buffer layer	
S. I. GaAs substrate	

[표 3-1] Hall sensor 공정에 적용된 epi-wafer structure

본 연구에 적용된 epi-wafer 는 IQE 사의 PHEMT wafer 로써 면저항은 350 +/- 10 ohm/square 정도의 값을 나타내었고, AlGaAs 층의 Al composition 은 0.23, InGaAs 의 In composition 은 0.19 이었다. Hall 측정에 의한 공정 전 기관의 mobility 는 5,940cm2/Vsec, doping concentration 은 2.94E12 이었다. [표3-1]은 Hall Sensor 제 작용 GaAs pHEMT 소자 공정에 적용된 pHEMT epi-wafer 의 epi-structure 를 보여주 고 있다.

2. Hall Sensor 제작용 GaAs pHEMT 소자 제작 공정

Hall sensor 제작을 위한 AlGaAs/InGaAs 이종접합구조의 pHEMT 소자 공정은 [그 림 3-6]과 같은 순서로 수행되었으며, 특히, AlGaAs/InGaAs pHEMT 소자의 제작 공 정 중 게이트 공정은 높은 transconductance 와 낮은 누설전류를 가지는 전자 소자 를 제작하기 위해 게이트 리세스 식각 공정이 필수적으로 적용되었다. 게이트 식 각 공정을 통하여 채널 층의 전류밀도, 임계전압, 항복전압 등의 조절이 가능하다. 게이트 식각 공정은 ICP 또는 RIE 등을 이용한 건식 식각 (dry etching) 또는 습식 식각 (Wet etching) 방법을 이용할 수 있다. 건식 식각의 경우 가속이온 입자들이 채널 층에 충돌함으로써 야기되는 damage 로 인하여 표면에 많은 결함 (defects)이 생성되며, 이로 인하여 소자의 특성이 열화 되는 문제점이 있고, 습식 식각의 경 우 리세스 에칭시 측면방향 (lateral direction)으로의 식각으로 인하여 게이트의 길이가 설계 값 보다 크게 됨으로써 고주파 특성이 열화 되는 문제점이 흔히 발생 된다. 본 공정에서는 1 차 SiNx 유전막/반도체 기판으로 구성되는 게이트 영역에 대해서 게이트 길이를 정의하기 위하여 건식 식각 방법으로 SiNx 유전체를 식각한 후 이차적으로 반도체 기판에 대해서 인산계 용액을 이용한 습식 식각 방법을 이 용하여 damage 가 없는 게이트 리쎄스 영역을 형성시키고, 이렇게 형성된 게이트 리쎄스 영역에 대해서 First metal(게이트 금속)을 증착하여, 게이트 전극 및 배선 을 형성하였다. 게이트 금속으로는 Ti/Pt/Au 계열의 금속층이 적용되었으며, 2nd SiNx 층 이 증착되고, VIA-open 공정을 수행하고, 2nd metal 이 증착되고, 3rd SiNx/SiO2 가 증착되고, VIA-open 공정을 수행한 후 3rd metal 증착됨으로써 공정이 완료되었으며, 본 공정에서는 Au-plating 및 Air-Bridge 공정은 적용되지 않고, 2nd SiNx 층 위로 연결되는 배선을 적용하였다. 3rd metal 층은 1um 두께로 Ti/Au 가 증착되었고, hall sensor pad 영역에만 증착되었다. SiNx 유전체막은 1st SiNx 층은 1000Å, 2nd SiNx 층은 500Å, 3rd SiNx/SiO2 층은 각각 500Å/2000Å 두께로 적 용되었다. Wafer thinning 공정 및 후면 공정은 별도로 이루어지지 않았고, wafer thinning 공정 없이 625um 대의 wafer 두께에서 sawing 공정을 수행하였다. 상기 공정 단계별 단면도는 [그림 3-7]에서 설명되고 있고, [그림 3-8]은 이러한 제작 공정이 완료된 4 인치 AlGaAs/InGaAs pHEMT wafer 를 보여주고 있으며, wafer

3 1

thinning 공정없이 1차 wafer cutting을 수행한 후의 이미 지를 보여주고 있다.



[그림 3-6] AlGaAs/InGaAs pHEMT 공정의 흐름도



(a)

(b)



(c)





(d)









AlGaAs/InGaAs epi. layer

Semi-Insulating GaAs Substrate



[그림3-7] AlGaAs/InGaAs pHEMT 소자의 공정 단계별 단면도



[그림3-8] 제작된 4인치 GaAs pHEMT wafer (Sawing 공정 진행을 위해 sawing 공정용 tape에 부착된 상태)

제 2 절 Hall Sensor 제작용 GaAs pHEMT 소자 측정

[그림 3-9]은 제작된 hall pattern PCM 소자의 사진을 보여주고 있으며, 아래와 같은 hall pattern 들이 main 및 test hall sensor pattern 에 적용되었다. 제작된 Hall pattern 상의 상하 channel 층의 Vd=0V 에서의 channel 저항 및 Vd=5V 에서의 전류를 측정한 결과, Vd=0V 에서의 channel 저항은 4 인치 wafer 상에서 1.330 ~ 1.358 kohm 의 값을 나타내었고, Vd=5V 에서의 전류는 3.3605 ~ 3.4590 mA 이었다. 이러한 hall pattern 에 대한 특성 분석은 의료용 hall sensor 연구 기관에 시편을 제공하여 분석될 예정이다.







FET 소자 ID	소자 dimension
А	Gate length = 0.5um, Gate width = 5um x 1
В	Gate length = 0.5um, Gate width = 10um x 1
С	Gate length = 0.5um, Gate width = 20um x 1
D	Gate length = 0.5um, Gate width = 5um x 2
E	Gate length = 0.5um, Gate width = 10um x 2
F	Gate length = 0.5um, Gate width = 20um x 2

[표 3-2] FET 소자 표시 별 dimension



(가) gate width = 5um (나) gate width = 10um (다) gate width = 20um [그림 3-10] AlGaAs/InGaAs pHEMT epi-wafer 상에 제작된 1 finger FET의 이미 지



(가) gate width = 5um (나) gate width = 10um (다) gate width = 20um [그림 3-11] AlGaAs/InGaAs pHEMT epi-wafer 상에 제작된 2 finger FET 의 이미 지

[표 3-2]에서는 각 FET 소자를 대표 ID 로 표시하고, 각각의 FET 소자별 gate length 와 gate width 를 정리하였다. [그림 3-10] 및 [그림 3-11]에서는 Test Hall sensor pattern 영역 상에 있는 제작된 1-finger 및 2-finger FET 의 사진을 보여주 고 있고, 각각의 제작된 AlGaAs/InGaAs pHEMT FET 소자 ID 별 DC 특성은 [그림 3-12] 에서 [그림 3-17] 에 정리하였다. Gate width = 5um, gate length = 0.5um, 1-finger gate 를 가지는 A 소자의 경우, Vth 는 -0.42V ~ 0V 정도의 값을 가졌으며, drain bias = 3V 에서 transconductance 는 280 ~ 390 mS/mm 정도의 값을 나타내었 다. Gate bias -2V 에서의 drain leakage current 는 400pA ~5nA 정도의 값을 나타 내었다. Gate bias = 0.5V, drain bias = 3V 에서 drain current 는 0.6 ~ 1.3mA 정 도의 값을 나타내었다. Gate width = 10um, gate length = 0.5um, 1-finger gate 를 가지는 B 소자의 경우, Vth는 -1.6V ~ -1.0V 정도의 값을 가졌으며, drain bias = 3V에서 transconductance 는 350 ~ 400 mS/mm 정도의 값을 나타내었다. Gate bias -2V에서의 drain leakage current 는 700nA 이하의 값을 나타내었다. Gate bias = 0V, drain bias = 3V에서 drain current 는 3 ~ 4.5mA 정도의 값을 나타내었다.

Gate width = 20um, gate length = 0.5um, 1-finger gate 를 가지는 B 소자의 경 우, Vth 는 -2.7V ~ -2V 정도의 값을 가졌으며, drain bias = 3V 에서 transconductance 는 300 ~ 340 mS/mm 정도의 값을 나타내었다. Gate bias -4V 에서 의 drain leakage current 는 5 ~ 300 uA 정도의 값을 나타내었다. Gate bias = 0V, drain bias = 3V에서 drain current 는 10~13mA 정도의 값을 나타내었다. 소자 A, B,C 의 특성을 정리하면 수행된 recess etching 공정 조건에서 gate width 20um 소 자는 pinch-off 상태에서의(Gate bias -4V) drain leakage current 가 상대적으로 크 게 나타나는 것으로 보아 under recess 상태로 판단되며, gate width 5um 인 경우 는 정상적으로 동작하는 소자의 수율이 떨어지고, Vth가 (+) 방향으로 shift 되는 것으로 보아 over-recess 상태이며, gate width 10um 인 소자에서 적절한 Vth 및 drain leakage current 값을 얻은 것으로 보아 본 공정에 적용된 gate recess etching 공정에서는 gate width 10um 인 조건이 적절한 것으로 판단된다. 따라서, 인산계 용액을 이용한 gate recess etching 공정 조건에서는 gate width 5um, 10um, 20um 소자를 동시에 제작할 수 없는 것으로 판단되므로, 향후 mask revision 시는 gate recess etching 조건에 적합한 gate width 로 크기를 조절해야 할 것으로 판 단된다. 즉, 본 공정에 적용된 gate recess etching 공정 조건에서는 gate width 10um 가 적합한 것으로 적용하는 것이 바람직할 것으로 판단다. 또한, 이러한 경향 은 2-finger 소자인 경우에도 유사한 경향을 나타내는 것으로 나타났다.

3 7



[그림 3-12] AlGaAs/InGaAs pHEMT 의 전형적인 DC 특성들(총게이트 폭 5um)





[그림 3-13] AlGaAs/InGaAs pHEMT 의 전형적인 DC 특성들(총게이트 폭 10um)

C 소자 : 1-finger FET (Gate Width : 20um x 1)



[그림 3-14] AlGaAs/InGaAs pHEMT 의 전형적인 DC 특성들(총게이트 폭 20um)

Gate width = 5um, gate length = 0.5um, 2-finger gate 를 가지는 D 소자의 경 우, 정상적으로 동작하는 소자가 거의 없는 것으로 나타났고, Gate width = 10um, gate length = 0.5um, 2-finger gate 를 가지는 E 소자의 경우, Vth 는 -1.2V ~ -0.8V 정도의 값을 가졌으며, drain bias = 3V 에서 transconductance 는 380 ~ 430 mS/mm 정도의 값을 나타내었다. Gate bias -3V 에서의 drain leakage current 는 1uA 미만 의 값을 나타내었다. Gate bias = 0V, drain bias = 3V 에서 drain current 는 3 ~ 5mA 정도의 값을 나타내었다. Gate width = 20um, gate length = 0.5um, 2-finger gate 를 가지는 F 소자의 경우, Vth 는 -2.4V ~ -2V 정도의 값을 가졌으며, drain bias = 3V에서 transconductance 는 300 ~ 350 mS/mm 정도의 값을 나타내었다. Gate bias -3V 에서의 drain leakage current 는 10 ~ 200 uA 정도의 값을 나타내었고, Gate bias = 0V, drain bias = 3V 에서 drain current 는 22 ~ 25mA 정도의 값을 나타내는 것으 로 보아, 2-finger FET 의 경우에서도 단일 gate width 20um 인 경우는 under recess 인 상태이고, gate width 5um 인 경우는 over recess 상태로써, gate width 10um 인 경우가 적절한 것으로 판단된다.

D 소자 : 2-finger FET (Gate Width : 5um x 2)



[그림 3-15] AlGaAs/InGaAs pHEMT 의 전형적인 DC 특성들(총게이트 폭 10um); Transconductance 특성





[그림 3-16] AlGaAs/InGaAs pHEMT 의 전형적인 DC 특성들(총게이트 폭 20um)

F 소자 : 2-finger FET (Gate Width : 20um x 2)



[그림 3-17] AlGaAs/InGaAs pHEMT 의 전형적인 DC 특성들(총게이트 폭 40um)

상기 기술된 ETRI AlGaAs/InGaAs PHEMT 공정을 적용하여 제작된 Hall sensor 용 chip 을 활용하여 의료용 센서 외부기관과 공동 제작된 integrated Hall sensor packaging 및 data acquisition board 는 [그림 3-18]에 정리하였다. 제작된 Hall sensor 는 혈액 중의 암세포 진단에 활용되는 바이오센서(Bio-sensor)로써, 나노자 성체(Magnetic nanoparticle)를 이용해 혈액 내의 암세포 표지자(bio marker)를 면 역 염색(immuno labeling)한 혈액을 [그림 3-19] 상에 나타낸 integrated Hall packaging의 모식도 상의 sample로 표시된 영역에 투입함으로써, 나노자성체로 염 색된 혈액 샘플 내의 암세포를 Hal sensor 를 이용해 검출하는 방식으로 동작하는 Hall sensor 이다. 상기 sensor 는 미세유체(microfluidic) 기술을 이용할 경우 빠 른 진단이 가능하며, 암진단(cancer diagnosis) 및 암진단 후 치료 과정에서의 예 후 진단(prognosis)에 이용되며, 모바일 기기와 연동될 경우 암진단의 현장검사 (point of care)도 가능하게 한다. 현재 의료용 센서 외부기관에서 임상실험을 진 행 중에 있다.



[그림 3-18] (가) AlGaAs/InGaAs pHEMT Hall sensor 를 이용한 integrated Hall packaging 및 (나) Data Acquisition board



[그림 3-19] AlGaAs/InGaAs pHEMT Hall sensor 를 이용한 integrated Hall packaging 의 모식도

제 3 절 결론

ETRI 가 보유하고 있는 화합물 반도체 기술을 활용하여 GaAs 기반의 pHEMT 소자 와 Hall pattern 들을 포함하는 hall sensor 를 제작하였으며 pHEMT 소자의 DC 특성 을 살펴보았다. 본 제작 공정에서는 단일 gate width 10um 인 소자가 적절하게 gate recess 공정이 수행되었으며, 단일 gate width 가 20um 인 경우와 5um 인 경우는 각 각 under recess 및 over recess 상태인 것으로 판단된다. ETRI 에서 제작한 GaAs pHEMT 소자 및 hall sensor 에 대해서는 외부 의료용 센서 연구 기관과 연계하여 그 특성을 검증해 보고 필요시 소자 구조 변경 및 공정 최적화 개발 진행예정이 다.

제 4 장 결론

제 4 장 결 론

수요자 중심 화합물반도체 부품산업 기반강화 사업을 수행한 결과 다음과 같은 연구분야에서 아래의 연구 결론을 얻었다.

- ETRI가 보유하고 있는 HEMT기술을 활용하여 GaN 기반의 HEMT 전력소자를 제작하였으며 그 특성을 살펴보았다. 제작한 S-밴드 GaN HEMT 전력소자(SO20000, Lg=0.5 µm, Wg=20 mm)를 패키지하여 로드풀 시스템을 통해 전력특성을 측정하였으며, 게이트 길이가 0.5 µm 이고 게이트 폭이 20 mm인 GaN HEMT 전력소자(SO20000)는 3 GHz에서 80 W의 출력전력을 얻었다. 측정결과를 통해 살펴본 바와 같이 GaN HEMT 전력소자(SO20000)의 게이트 누설전류 특성을 개선하여 항복전압과 출력전력을 향상시키는 것이 필요하며, 원활한 방열과 효과적인 접지를 위해 후면 비어홀 공정을 적용하는 것이 요구된다. 또한 패키지에 의한 출력전력 및 전력이득 손실을 줄이기 위하여 본딩 와이어의 길이가 가능한 짧도록 패키지 구조 변경도 필요하다. 아울러 패키지한 GaN HEMT 전력소자(SO20000)의 성능 균일도 향상을 위해 소자의 수율도 더욱 개선되어야 할 것이다. 그리고 제작된 SSPA는 200W의 출력전력 특성을 보였다. 제작된 GaN-on-Si RF Power HEMT 소자와 pulsed SSPA는 S-band 레이더 시스템 또는 이동통신 기지국용 전력증폭기로 적용이 가능할 것으로 판단된다.
- ETRI 가 보유하고 있는 화합물 반도체 기술을 활용하여 GaAs 기반의 pHEMT 소 자와 Hall pattern 들을 포함하는 hall sensor 를 제작하였으며 pHEMT 소자의 DC 특성을 살펴보았다. 본 제작 공정에서는 단일 gate width 10um 인 소자가 적절
하게 gate recess 공정이 수행되었으며, 단일 gate width가 20um인 경우와 5um 인 경우는 각각 under recess 및 over recess 상태인 것으로 판단된다. ETRI 에서 제작한 GaAs pHEMT 소자 및 hall sensor 에 대해서는 외부 의료용 센서 연 구 기관과 연계하여 그 특성을 검증해 보고 필요시 소자 구조 변경 및 공정 최적화 개발 진행예정이다.

약어표

- HEMT (High Electron Mobility Transistor) : 고전자 이동도 트랜지스터
- HBT (Heterojunction Bipolar Transistor) : 접합 양극성 트랜지스터
- RF (Radio Frequency) : 무선주파수
- Gm (transconductance) : 상호컨덕턴스
- PKG (Package) : 패키지
- Vd (drain voltage) : 드레인 전압
- SSPA (Solid-State Power Amplifier) : 반도체전력증폭기
- HPA (High Power Amplifier) : 고출력증폭기
- LTCC (Low Temperature Cofired Ceramics) : 저온 동시소성 세라믹

기술문서 구성표

● 특허출원(국내 4건/국제 7건)

푀닌 가-	제 목	명	출원(관리)/ 등록번호	실적	비고
국내	GaN 전력반도체소자 시험소켓	한국	DP20131601	11.14	
국내	RF 전력소자 패키지용 내부정합 회로	한국	DP20131603	11.13	
국내	질화물계 반도체소자의 게이트 제조방법	한국	DP20131658	11.15	
국내	입력신호 감지레벨과 자동이득조 절 기능을 구비한 귀환 증폭기	한국	DP20131896	11.27	
국제	GaN Semiconductor device testing apparatus	미국	IP20131438	11.14	
국제	Internal matching circuit for RF power device package	중국	IP20131440	11.13	
국제	Method of fabricating the T-gate electrode in GaN-based semiconductor device	미국	IP20131476	11.15	
국제	Feedback amplifier with input signal sensing level and automatic gain control	미국	IP20131637	11.27	

구분 구	관리번 호	제 목	주 요 내 용	제출자	제출 일시
TDP	TM20130 1222	30W S-band GaN 전력소 자 제작 - 성능분석서 - V1	30W S-band GaN 전력소자 측정 및 분석 자료	강동민	2013.0 5.27
TDP	TM20130 1223	30W GaN-on-Si Power HEMT 소자 특성	30W S-band GaN 전력소자 측정 및 분석 자료	강동민	2013.0 5.27
TDP	TM20130 1586	80W S-band GaN 전력소 자 설계서 - V1.0	80W S-band GaN 전력소자 및 마스크 설계 자료	강동민	2013.0 6.26
TDP	TM20130 1585	80W S-band GaN 전력소 자 성능분석서 - V1.0	80W S-band GaN 전력소자 측정 및 분석 자료	강동민	2013.0 6.26
TM	TM20130 2858	GaN MMIC 파운드리 업 체 현황	GaN MMIC 파운드리 업체인 미국 Cree, TriQuint, RFMD 등에서 제공하는 기술 및 서비스 내용을 정리	김해천	2013.0 9.11
TM	TM20130 2915	GaN HEMT 소자 DC/RF 측정결과(W12)	₩12 웨이퍼의 소자 특성을 측정 및 분석한 결과 정리	김성일	2013.0 9.13
TM	TM20130 2928	Hall Sensor 공정결과 (1)	Hall sensor 공정결과 정 리 기술문서	안호균	2013.0 9.16
TM	TM20130 5956	U13056 공정 결과	중소기업 지원 및 기술이 전에 필요한 S-band GaN HEMT 양산공정을 통한 칩 확보용 공정 진행 내용 정 리	김해천	2013.1 1.22

기술문서(총 15건)

TM	TM20130 6592	X-대역 GaN 전력소자 DC 특성 분석	0.15um T-gate 길이를 갖 는 GaN HEMT소자 DC 특성 분석 정리	윤형섭	2013.1 1.27
TM	TM20130 6750	GaN HEMT 소자의 불량 분석(W29)	₩29 웨이퍼의 높은 누설전 류에 따른 낮은 파괴전압 원인 및 특성 분석	민병규	2013.1 1.28
TM	TM20130 6751	GaN 전력소자 GaNRF2013S 마스크설 계서	S-band 전력소자 양산 버 전용 마스크 설계 결과 정 리	이종민	2013.1 1.28
TM	TM20130 7165	05 wafer 전력소자 측 정 결과서	05wafer 전력소자의 바이 어스에 따른 측정 결과 정 리	이종민	2013.1 1.29
TM	TM20130 7182	GaN on SiC HEMT 공정 결과(F12064-W12)	F12064-W12 웨이퍼의 공정 결과 정리	민병규	2013.1 1.29
TDP	TM20130 9151	LCP기반 밀리미터파 대역 MMIC 내장된 SOP 모듈	LCP 기반 MMIC를 실장하여 패키지 전후의 특성을 비 교하여 RF시스템에서의 활 용을 검토	주철원	2013.1 2.09
TDP	TM20130 9152	LCP 기판을 이용한 패 키지 제작 공정	LCP 기판을 적층시키는 공 정 검토	주철원	2013.1 2.09

본 문서에서 음영 처리된 부분은 (_____) 정보공개법 제9조의 비공개대상정보와 저작권법 및 그 밖의 다른 법령에서 보호하고 있는 제3자의 권리가 포함된 저작물로 공 개대상에서 제외되었습니다.

주 의

- 1. 이 연구보고서는 한국전자통신연구원의 일반사업으로 수행한 연구결과입니다.
- 2. 이 보고서의 내용을 발표할 때에는 반드시 한국전자통신연구원에서 수행한 일반사업 결과임을 밝혀야 합니다.